



INSTITUTO POLITÉCNICO NACIONAL

**ESCUELA SUPERIOR DE INGENIERÍA MECÁNICA Y
ELÉCTRICA**

SECCIÓN DE ESTUDIOS DE POSGRADO E INVESTIGACIÓN

DISEÑO Y CONSTRUCCIÓN DE UN CONVERTIDOR CD-CD PARA APLICACIONES DE TRACCIÓN ELÉCTRICA

T E S I S

QUE PARA OBTENER EL GRADO DE:

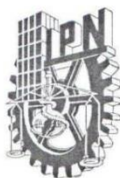
Maestro en Ciencias en Ingeniería Eléctrica

P R E S E N T A:

ING. OSCAR VILLARREAL MARTÍNEZ



MÉXICO, D.F. NOVIEMBRE DE 2013



SIP-14

INSTITUTO POLITÉCNICO NACIONAL
SECRETARÍA DE INVESTIGACIÓN Y POSGRADO
ACTA DE REVISIÓN DE TESIS

En la Ciudad de México, D. F. siendo las 12:00 horas del día 6 del mes de Diciembre del 2012 se reunieron los miembros de la Comisión Revisora de la Tesis, designada por el Colegio de Profesores de Estudios de Posgrado e Investigación de ESIME-Zacatenco para examinar la tesis titulada:

“ DISEÑO Y CONSTRUCCIÓN DE UN CONVERTIDOR CD-CD PARA APLICACIONES DE TRACCIÓN ELÉCTRICA ”

Presentada por el alumno:

VILLARREAL
Apellido paterno

MARTÍNEZ
Apellido materno

OSCAR
Nombre(s)

Con registro:

B	1	0	2	1	5	5
---	---	---	---	---	---	---

aspirante de:

MAESTRO EN CIENCIAS EN INGENIERÍA ELÉCTRICA

Después de intercambiar opiniones, los miembros de la Comisión manifestaron **APROBAR LA TESIS**, en virtud de que satisface los requisitos señalados por las disposiciones reglamentarias vigentes.

LA COMISIÓN REVISORA

Director(a) de tesis

DR. JAIME JOSÉ RODRÍGUEZ RIVAS

Presidente

**DR. LESZEK ZBIGNIEW KAWECKI
ZLOTKOWSKA**

Segundo Vocal

**M. EN C. TOMÁS IGNACIO ASIAIN
OLIVARES**

Tercer Vocal

**M. EN C. PEDRO FRANCISCO
HUERTA GONZÁLEZ**

Secretario

DR. RAÚL ÁNGEL CORTES MATEOS

PRESIDENTE DEL COLEGIO DE PROFESORES

DR. MAURO ALBERTO ENCISO AGUILAR





INSTITUTO POLITÉCNICO NACIONAL

SECRETARIA DE INVESTIGACIÓN Y POSGRADO

CARTA CESIÓN DE DERECHOS

En la Ciudad de México, Distrito Federal, el día **9** del mes de **Diciembre** del año **2012**, el que suscribe **Oscar Villarreal Martínez**, alumno del Programa de **Maestría en Ciencias con especialidad en Ingeniería Eléctrica** con número de registro **B102155**, adscrito a la **Sección de Estudios de Posgrado e Investigación** de la **ESIME Unidad Zacatenco del IPN**, manifiesta que es autor intelectual del presente Trabajo de Tesis bajo la dirección del **Dr. Jaime José Rodríguez Rivas**, y cede los derechos del trabajo titulado: "**Diseño y Construcción de un Convertidor CD-CD para Aplicaciones de Tracción Eléctrica**", al Instituto Politécnico Nacional para su difusión, con fines académicos y de investigación.

Los usuarios de la información no deben reproducir el contenido textual, graficas o datos del trabajo sin permiso expreso del autor y/o director del trabajo. Este puede ser obtenido escribiendo a las direcciones: **oscar.torrent@gmail.com** y/o **jjrodriguezr@ipn.mx**.

Si el permiso se otorga, el usuario deberá dar el agradecimiento correspondiente y citar la fuente del mismo.

Ing. Oscar Villarreal Martínez

RESUMEN

En este trabajo se presenta una propuesta para un sistema de tracción eléctrica, en la cual se plantea contar con un sistema capaz de manejar el flujo de energía de un vehículo. Esto se realiza mediante la construcción de un convertidor CD-CD. Este sistema controla el flujo de energía y proporciona el nivel de voltaje necesario al bus de CD conectado a un inversor que alimenta una máquina eléctrica; con estos elementos se impulsa al vehículo.

El diseño del convertidor CD-CD se hace en base a la energía demandada por el sistema de tracción. El convertidor tiene la característica de permitir un flujo de energía bidireccional debido a la conexión de los elementos que lo constituyen, esto brinda la posibilidad de contar con un frenado regenerativo y poder almacenar energía en un banco de supercapacitores, los cuales se utilizan para actuar como la fuente de energía principal.

El convertidor es controlado mediante el modo de control por corriente pico. Para lograr lo anterior se modela el control y el convertidor para obtener su función de transferencia y con esta se diseña un controlador PID. El controlador se implementa por medio de un DSC de la marca TI.

Se realizaron pruebas en el laboratorio para estudiar el comportamiento del convertidor en operación.

ABSTRACT

This thesis presents a proposal for an electric drive system, which is posed to have a system capable of handling the flow of energy in a vehicle. This is done by building a DC-DC converter. This system controls the energy flow and provides the necessary voltage level of the DC bus connected to an inverter that feeds an electric machine; these elements drive the vehicle.

The design of the DC-DC converter is based on the energy demanded by the drive system. The converter has the feature of allowing bidirectional power flow due to the connection of the elements that constitute it; this offers the possibility of having a regenerative braking and to store energy in a bank of supercapacitors which are used to act as the main energy source.

The converter is controlled by the peak current mode control. To achieve this, control and converter are modeled to obtain its transfer function after that a PID controller is designed. The controller is implemented by means of a DSC from TI.

Tests were conducted in the laboratory to study the behavior of the converter during operation.

DEDICATORIA

A mis padres.

AGRADECIMIENTOS

Al Instituto de Ciencia y Tecnología del Distrito Federal (ICyTDF) por el apoyo proporcionado para la realización de este trabajo de tesis en el marco del proyecto de investigación: “Desarrollo de un Prototipo de Vehículo Eléctrico SUPERCAP para la ciudad de México” (clave ICyTDF: PICC 010-95).

Al Instituto Politécnico Nacional por contribuir con sus instalaciones y planta docente para la realización de mis estudios de posgrado.

A mi director de tesis Dr. Jaime José Rodríguez Rivas por orientar en todo momento mi trabajo.

A los Dres: Leszek Kawecki Zlotkowska, Raúl Ángel Cortés Mateos y a los Maestros Pedro Francisco Huerta González y Tomas Ignacio Asiaín Olivares, por las observaciones hechas durante la revisión de este trabajo de tesis.

ÍNDICE

RESUMEN.....	VII
ABSTRACT	IX
DEDICATORIA	XI
AGRADECIMIENTOS	XIII
INDICE	XV
LISTA DE FIGURAS	XIX
LISTA DE TABLAS	XXI
GLOSARIO DE TÉRMINOS	XXIII

CAPÍTULO 1: INTRODUCCIÓN..... 1

1.1	PLANTEAMIENTO DEL PROBLEMA	1
1.2	ANTECEDENTES	2
1.3	OBJETIVO.....	4
1.3.1	<i>Objetivo general</i>	4
1.3.2	<i>Objetivos particulares</i>	4
1.4	JUSTIFICACIÓN	4
1.5	LIMITACIONES Y ALCANCES	5
1.6	ESTRUCTURA DE LA TESIS	5

CAPÍTULO 2: REVISIÓN LITERARIA DE LOS CONVERTIDORES CD-CD 7

2.1	INTRODUCCIÓN	7
2.2	ESTUDIO DE CONFIGURACIONES DEL CONVERTIDOR CD-CD.....	7
2.2.1	<i>Arquitecturas del sistema de propulsión para vehículos eléctricos</i>	7
2.2.2	<i>Configuraciones del convertidor CD-CD</i>	10
2.2.2.1	<i>Topologías no aisladas</i>	10
2.2.2.2	<i>Topologías aisladas</i>	14
2.2.2.3	<i>Topologías de conmutación suave</i>	14
2.2.2.4	<i>Topologías multipuerto</i>	16
2.3	RESUMEN.....	19

CAPÍTULO 3: DISEÑO DEL CONVERTIDOR Y SU ESTRATEGIA DE CONTROL 21

3.1	INTRODUCCIÓN	21
3.2	CONFIGURACIÓN Y PRINCIPIO DE OPERACIÓN.....	22
3.2.1	<i>Configuración del convertidor</i>	22
3.2.2	<i>Principio de operación del convertidor</i>	23
3.3	DISEÑO Y CONSTRUCCIÓN DEL CONVERTIDOR	26
3.3.1	<i>Selección de componentes</i>	28

3.3.1.1	Dispositivos semiconductores y disipador de calor	27
3.3.1.2	Selección de los componentes magnéticos	28
3.3.1.3	Selección de los capacitores de salida	31
3.3.2	Distribución de las conexiones del circuito	33
3.3.3	Microcontrolador empleado para el control del convertidor	35
3.3.1.3	Software y herramientaz de desarrollo	38
3.3.4	Tarjeta manejadora de señales de compuertas	38
3.3.5	Tarjeta de acondicionamiento y medición	40
3.3.5.1	Transductor de corriente LA100-P/SP13	40
3.3.5.2	Transductor de voltaje LV25-P	41
3.3.6	Fuente de CD empleada y su protección.....	42
3.3.7	Conexión del sistema.....	43
3.4	VERIFICACIÓN EXPERIMENTAL.....	45
3.4.1	Medición de eficiencia	47
3.5	ESTRATEGIA DE CONTROL	48
3.5.1	Modelado del convertidor boost dual	49
3.6	RESUMEN.....	50

CAPÍTULO 4: MODELADO Y CONTROL DEL CONVERTIDOR EN MODO DE CORRIENTE PICO51

4.1	INTRODUCCIÓN	51
4.2	MODELADO DEL CONVERTIDOR.....	52
4.2.1	Método de variables de estado promedio.....	52
4.2.2	Modelo del convertidor en modo reductor	54
4.2.2.1	Funciones de transferencia del convertidor en modo reductor.....	58
4.2.3	Modelo del convertidor en modo elevador.....	58
4.2.3.1	Funciones de transferencia del convertidor en modo elevador.....	64
4.3	CONTROL DE MODO DE CORRIENTE PICO	66
4.3.1	Función de transferencia precisa del modo de control de corriente.....	68
4.4	EL MODELO DE RIDLEY	71
4.4.1	Expresiones generales para las funciones de transferencia.....	74
4.4.2	Función de transferencia para el modelo reductor.....	75
4.4.3	Función de transferencia para el modelo elevador.....	78
4.5	DISEÑO DEL CONTROLADOR	78
4.5.1	Funciones de transferencia para el modelo reductor.	78
4.5.2	Funciones de transferencia para el modelo elevador.	79
4.6	SIMULACIÓN DEL SISTEMA	81
4.7	RESUMEN.....	83

CAPÍTULO 5: IMPLEMENTACIÓN DEL CONTROL DEL CONVERTIDOR Y VALIDACIÓN EXPERIMENTAL.....85

5.1	INTRODUCCIÓN	85
5.2	OPERACIÓN DEL CONVERTIDOR	85
5.3	RESULTADOS EXPERIMENTALES	86

CAPÍTULO 6: CONCLUSIONES Y RECOMENDACIONES.....93

6.1	CONCLUSIONES.....	93
6.2	RECOMENDACIONES	94

	Página
REFERENCIAS	95
APÉNDICE A	113
APENDICE B	117
APENDICE C	123
APENDICE D	131

LISTA DE FIGURAS

Página

FIGURA 1.1 TOPOLOGÍAS DE UTILIZACIÓN UTILIZADAS EN APLICACIONES DE VE.....	5
FIGURA 1.2 IMPLEMENTACIÓN REALIZADA PARA UN VE	6
FIGURA 1.3 CONFIGURACIÓN DE MULTICONVERTIDORES PARA UN VE	6
FIGURA 2.1 TOPOLOGÍAS UTILIZADAS EN APLICACIONES DE VES	10
FIGURA 2.2 OTRAS CONFIGURACIONES PARA HACER EFICIENTE LA ENERGÍA EN VES DE CELDAS DE COMBUSTIBLE	11
FIGURA 2.3 CONCEPTO DE FLUJO DE ENERGÍA BIDIRECCIONAL	12
FIGURA 2.4 CONVERTIDORES ELEVADORES NO AISLADOS: (A) UNIDIRECCIONAL Y (B) BIDIRECCIONAL.....	14
FIGURA 2.5 CONVERTIDORES INTERLEAVED DUAL ELEVADORES CON INDUCTORES INDIVIDUALES: (A) UNIDIRECCIONAL Y (B) BIDIRECCIONAL	14
FIGURA 2.6 FORMAS DE ONDA IDEALES DE CORRIENTE DE UN CONVERTIDOR INTERLEAVED DUAL ELEVADOR.....	15
FIGURA 2.7 CONVERTIDORES BOOST CON CONMUTACIÓN SUAVE: (A) CONVERTIDOR AISLADO BIDIRECCIONAL CON CVC; (B) CONVERTIDOR INTERLEAVED DE TRES FASES CON CVC.....	17
FIGURA 2.8 CONVERTIDOR DE PUENTE COMPLETO UNIDIRECCIONAL CON CVCC.....	18
FIGURA 2.9 CONVERTIDORES MULTI-PUERTO (A) CONCEPTO, (B) CONVERTIDOR ELECTRÓNICO DE POTENCIA DE ENTRADA MÚLTIPLE (CEPEM)	19
FIGURA 2.10 CONVERTIDOR MULTI -PUERTO BIDIRECCIONAL USANDO UN LINK DE CD Y ACOPLAMIENTO MAGNÉTICO.....	20
FIGURA 2.11 CONVERTIDOR BIDIRECCIONAL CVC DE DOBLE PUERTO.....	21
FIGURA 3.1 TOPOLOGÍA DEL CONVERTIDOR.....	24
FIGURA 3.2 ESQUEMA GENERAL DEL SISTEMA DE TRACCIÓN DEL VE	25
FIGURA 3.3 FORMAS DE ONDA IDEALES PARA EL CONVERTIDOR EN MODO SUBIDA.....	26
FIGURA 3.4 FORMAS DE ONDA IDEALES PARA $D > 0.5$	27
FIGURA 3.5 INTERRUPTORES MOSFET UNIDOS AL DISIPADOR DE CALOR	30
FIGURA 3.6 RESULTADOS DADOS POR EL SOFTWARE DE DISEÑO DE METGLAS PARA UN INDUCTOR DE ENTRADA... 33	33
FIGURA 3.7 DISPOSICIÓN DE LA CONEXIÓN DEL CONVERTIDOR PARA VOLTAJES POSITIVOS	36
FIGURA 3.8 DISPOSICIÓN DE LA CONEXIÓN DEL CONVERTIDOR PARA VOLTAJES NEGATIVOS	36
FIGURA 3.9 DETALLES DE LAS PLACAS Y SU CONEXIÓN CON LOS MOSFET	37
FIGURA 3.10 TARJETA DE DESARROLLO LAUNCHXL-F28027	38
FIGURA 3.11 DIAGRAMA DE BLOQUES DEL DSP TMS320F28027	39
FIGURA 3.12 ENTORNO DE DESARROLLO DE CODE COMPOSER STUDIO	40
FIGURA 3.13 DIAGRAMA ELÉCTRICO DE LA TARJETA MANEJADORA DE DISPARO	41
FIGURA 3.14 PLACA DE AISLAMIENTO Y ACCIONAMIENTO DE COMPUERTAS.....	42
FIGURA 3.15 TÉCNICA DE MEDICIÓN DEL TRANSDUCTOR DE CORRIENTE	43
FIGURA 3.16 DIAGRAMA DE CONEXIÓN DEL TRANSDUCTOR DE VOLTAJE.....	43
FIGURA 3.17 TARJETA DE ACONDICIONAMIENTO Y MEDICIÓN	44
FIGURA 3.18 FUENTE TDK LAMBDA GEN 150-100	44
FIGURA 3.19 DIAGRAMA ELÉCTRICO DE LA PROTECCIÓN EN LAS TERMINALES DE SALIDA DE LA FUENTE.....	45
FIGURA 3.20 DIODOS DE PROTECCIÓN PARA LA FUENTE DE ALIMENTACIÓN PROGRAMABLE	45
FIGURA 3.21 DIAGRAMA DE CONEXIONES DEL CONVERTIDOR	46
FIGURA 3.22 FOTOGRAFÍA DEL CONVERTIDOR EN OPERACIÓN.....	47
Figura 3.23 Formas de onda simuladas y medidas para $D=0.52$, $V_{in} = 144V$, $V_{OUT} = 300V$, $P_o = 3461W$	48

FIGURA 3.24 FORMAS DE ONDA SIMULADAS Y MEDIDAS PARA $D=0.63$, $V_{IN} = 120V$, $V_{OUT}= 300V$, $P_o= 3465W$	48
FIGURA 3.25 CONTROL DE CORRIENTE DE UN CONVERTIDOR REDUCTOR ELEVADOR ENTRELAZADO DE DOS RAMAS	51
FIGURA 3.26 FORMAS DE ONDA DE LA CORRIENTE DE CONMUTACIÓN $i_s(t)$ Y CORRIENTE DE CONTROL $i_c(t)$ PARA EL SISTEMA DE CONTROL DE CORRIENTE DEL SISTEMA DE LA FIGURA 3.24	51
FIGURA 3.27 CONTROL DE CORRIENTE DE UN CONVERTIDOR REDUCTOR ELEVADOR ENTRELAZADO DE DOS RAMAS PARA EL TMS320F28027	52
FIGURA 4.1 DIAGRAMA DEL CIRCUITO	55
FIGURA 4.2 DIAGRAMA DEL CIRCUITO SIMPLIFICADO	56
FIGURA 4.3 CIRCUITO EN MODO REDUCTOR DURANTE T_{ON}	59
FIGURA 4.4 CIRCUITO EN MODO REDUCTOR DURANTE T_{OFF}	60
FIGURA 4.5 CIRCUITO EN MODO ELEVADOR DURANTE T_{ON}	65
FIGURA 4.6 CIRCUITO EN MODO ELEVADOR DURANTE T_{OFF}	66
FIGURA 4.7 CONTROL EN MODO DE CORRIENTE	71
FIGURA 4.8 CONTROLADOR DE CORRIENTE EN MODO DE CONTROL DE CORRIENTE PICO	71
FIGURA 4.9 FORMAS DE ONDA DE LAS SEÑALES EN EL CONTROLADOR EN MODO DE CORRIENTE PICO	72
FIGURA 4.10 DIFERENTES VERSIONES DE CORRIENTES EN UN CONTROLADOR DE CORRIENTE	73
FIGURA 4.11 DETALLE DE FIGURA 4,10(A)	74
FIGURA 4.12 MODELO DE PEQUEÑAS SEÑALES DEL CONTROLADOR DE CORRIENTE Y EL CONVERTIDOR	76
FIGURA 4.13 DIAGRAMA DE BODE DEL LAZO DE CONTROL $G_p(s)*G_c(s)$	83
FIGURA 4.14 DIAGRAMA DE BODE DEL LAZO DE CONTROL $G_p(s)*G_c(s)$	84
FIGURA 4.15 DIAGRAMA DE SIMULACIÓN DEL CONVERTIDOR EN MODO ELEVADOR Y SU SISTEMA DE CONTROL	85
FIGURA 4.16 RESPUESTA A CAMBIO EN VOLTAJE EN LA CARGA DEL CONVERTIDOR EN MODO ELEVADOR	86
FIGURA 4.17 DIAGRAMA DE SIMULACIÓN DEL CONVERTIDOR EN MODO REDUCTOR DE VOLTAJE Y SU SISTEMA DE CONTROL	86
FIGURA 4.18 RESPUESTA A CAMBIO EN VOLTAJE EN LA CARGA DEL CONVERTIDOR EN MODO REDUCTOR	87
FIGURA 5.1 IMPLEMENTACIÓN DEL CONTROL EN MODO DE CORRIENTE PICO	90
FIGURA 5.2 SEÑALES MEDIDAS EN LAS TERMINALES DEL MOSFET	91
FIGURA 5.3 PWM MÁXIMO LIMITADO A $D=0.8$ (CANAL 3).....	92
FIGURA 5.4 PWM VARIABLE (CANAL 3) DEPENDIENTE DE LA SALIDA DEL COMPARADOR (CANAL 4).....	92
FIGURA 5.5 DIVISIÓN DE CORRIENTES EN AMBAS RAMAS DEL CONVERTIDOR.....	93
FIGURA 5.6 FORMAS DE ONDA EN ESTADO ESTABLE	94
FIGURA 5.7 FORMAS DE ONDA EN ESTADO ESTABLE	95
FIGURA 5.8 FORMAS DE ONDA ANTE CAMBIOS EN LA CORRIENTE DE CARGA	96
FIGURA A.1 FORMAS DE ONDA IDEAL DE LA CORRIENTE A TRAVÉS DEL TRANSISTOR DURANTE EL ENCENDIDO....	107
FIGURA A.2 FORMAS DE ONDA IDEAL DE VOLTAJE Y CORRIENTE DURANTE LA CONMUTACIÓN EN UN MOSFET	108
FIGURA B.1 DIAGRAMA ELÉCTRICO DEL CONVERTIDOR	111
FIGURA B.2 DIAGRAMA ELÉCTRICO DEL SISTEMA DE CONTROL	112
FIGURA B.3 ESQUEMÁTICO DE LA TARJETA DE MEDICIÓN	113
FIGURA B.4 DISEÑO DE LA PCB PARA EL CI UCC28220D	114
FIGURA B.5 DISEÑO DE LA PCB DE LA TARJETA IMPULSORA DE MOSFETS.....	115
FIGURA B.6 DISEÑO DE LA PCB DE LA TARJETA DE MEDICIÓN DEL CONVERTIDOR.....	116
FIGURA C.1 RAMPA DE COMPENSACIÓN USANDO UNA RAMPA DIGITAL	118
FIGURA C.2 LAZO DE CONTROL DEL CONVERTIDOR EN EL DOMINIO s	121
FIGURA C.3 MEDICIÓN DEL TOTAL DE TIEMPO DEL MARGEN EN BLANCO	122
FIGURA D.1 DIAGRAMA DE FLUJO DEL PROGRAMA.....	130

LISTA DE TABLAS

	Página
TABLA 3.1 ESPECIFICACIONES DEL PROTOTIPO.....	28
TABLA 3.2 PÉRDIDAS ESTIMADAS PARA EL CONVERTIDOR CON PO=8KW, LIN=48.8MH	29
TABLA 3.3 CARACTERÍSTICAS PRINCIPALES DEL INDUCTOR L11 Y L22	32
TABLA 3.4 ELEMENTOS CALCULADOS PARA EL CONVERTIDOR	35
TABLA 3.5 PROPIEDADES DEL MATERIAL AISLANTE.....	37
TABLA 3.6 COMPARACIÓN DE PÉRDIDAS DE POTENCIA CALCULADAS Y MEDIDAS EN EL CONVERTIDOR	49
TABLA 4.1 ELEMENTOS CALCULADOS PARA EL CONVERTIDOR	85

CAPÍTULO 1:

INTRODUCCIÓN

1.1 PLANTEAMIENTO DEL PROBLEMA

Los sistemas electrónicos actuales requieren de fuentes de alimentaciones confiables, de alta calidad y eficiencia. En aplicaciones industriales muchas veces es necesario convertir señales de corriente directa (CD) de magnitud de voltaje constante a una de CD de voltaje variable o viceversa. Cuando el voltaje de entrada es variable y la salida se requiere que sea de un valor constante, ya sea de magnitud menor o mayor que la entrada, el convertidor es utilizado generalmente como una fuente de voltaje de potencia, este es el caso del convertidor que se diseña en este trabajo. El uso de estos convertidores como fuente de corriente es mucho menos frecuente que su uso como fuente de voltaje. Otro tipo de convertidor CD-CD se tiene cuando la señal de entrada de CD es constante (no regulada, como puede ser la señal de salida de una batería o de un rectificador a diodos con filtro) y la señal de CD de salida es variable, este tipo de convertidor se ha utilizado tradicionalmente en el accionamiento de máquinas de CD y en muchas ocasiones se le conoce como Chopper. En los sistemas de tracción basados en el uso de máquinas de CD del tipo serie, todavía es bastante utilizado este tipo de convertidor. Un convertidor de CD-CD puede tener ambos lados aislados o sin aislamiento como ocurre en este trabajo, el aislamiento se puede lograr introduciendo etapas de inversión y rectificación, y entre ambas se coloca un transformador trabajando en alta frecuencia con lo cual se reduce considerablemente su peso y volumen. También los convertidores CD-CD pueden ser unidireccionales o bidireccionales considerando el sentido del flujo de potencia, en este trabajo se expone el diseño de un convertidor bidireccional. Un convertidor de este tipo se puede considerar como el equivalente a un transformador de corriente alterna (CA) con una relación de vueltas que varía de forma continua. Del mismo modo que con un transformador, se puede utilizar como una fuente de CD reductora o elevadora de voltaje.

Los convertidores de CD tienen una alta eficiencia, generalmente superior al 95 %. Se usan en aplicaciones tales como el control de motores de tracción de automóviles eléctricos, tranvías eléctricos, grúas marinas, montacargas, reguladores de voltaje y elevadores en minas. Los convertidores se pueden emplear en el frenado regenerativo

de máquinas eléctricas para devolver la energía a la alimentación, característica que da como resultado un incremento de la eficiencia en sistemas de transporte con paradas frecuentes.

En la literatura se reportan varios tipos de convertidores CD-CD, los más comunes son el tipo elevador, reductor y el tipo reductor-elevador [1-4]. Estos regulan el voltaje a partir de una fuente de energía eléctrica, ya sea principal o auxiliar (baterías, supercapacitores, celdas de combustible, etcétera).

Para que los convertidores CD-CD cumplan el objetivo controlar el flujo de energía manteniendo la estabilidad de las condiciones de voltaje, y así obtener un buen desempeño ante perturbaciones (variaciones en la carga, voltaje de entrada, etc.), es necesario contar con un sistema de control en lazo cerrado en el convertidor CD-CD, como los reportados en [1], [4-5].

El presente trabajo está enfocado al diseño, montaje y pruebas experimentales de un convertidor CD-CD que será empleado en un sistema de tracción eléctrica de un pequeño vehículo eléctrico (VE) en el laboratorio. Además se propone un controlador de tipo lineal para el sistema de manejo de energía.

1.2 ANTECEDENTES

Las investigaciones realizadas en el área de los convertidores de potencia de CD-CD aplicados a los VE han sido extensas. En el año 2008 en [1] Ali Emadi, Young Joo Lee y Kaushik Rajashekara presentan una revisión del diseño y desarrollo de los componentes principales en un VE: motor, convertidor CD-CD, tipos de almacenamiento de energía (baterías, supercapacitores y volantes de inercia), instrumentación y elementos auxiliares de protección (cargadores, relevadores, fusibles).

El nivel de voltaje que el medio de almacenamiento de energía entrega varía de acuerdo al estado de carga y también, al nivel de voltaje del bus de CD, lo que es un desafío para el diseño de un sistema de tracción. Los convertidores CD-CD al reducir o elevar el nivel de voltaje en sus terminales se pueden utilizar para acoplar los componentes principales en un VE. Es por ello que el convertidor tiene que ser confiable, ligero, de pequeño volumen, con la eficiencia más alta y tener un rizado de corriente y voltaje lo más pequeño posible. En el 2006 se presentó un trabajo [2] que compara tres tipos de convertidores (reductor-elevador, CUK, SEPIC) con una topología reductor-elevador en cascada, con esta última se logran menores esfuerzos en sus componentes.

En el año 2011 en [9] Al Sakka, Van Mierlo y Gualous realizaron un estudio comparativo entre tres topologías: elevador de voltaje convencional, elevador de

voltaje entrelazado de 4 ramas con inductores independientes y de puente completo con elevación de voltaje. El resultado de su estudio muestra que el convertidor con cuatro ramas en paralelo es la mejor opción para usarse en tracción eléctrica.

Algunos trabajos realizados en los últimos años en el departamento de Ingeniería Eléctrica de la SEPI, vinculados a la tracción de un VE son los siguientes:

En 2011 C. A. Espinoza A. presentó la simulación e implementación de un electrodinamómetro de 10 HP. que se habilitó en el laboratorio para emular diferentes tipos de cargas mecánicas dinámicas. El software de control se implementó de tal manera que el electrodinamómetro puede trabajar en tres modos de operación: manual, automático y modo vehículo, cada uno de estos modos tiene sus propias características y el usuario es el que se encarga de configurar el tipo de carga que desea emular.

En el año 2011 P. C, Castellanos M. diseñó e implementó el accionamiento de una Máquina Síncrona de Imanes Permanentes (MSIP). La estación de trabajo está constituida por dos máquinas síncronas de imanes permanentes de 10 HP acopladas mecánicamente, un controlador Digital de Señales (DSC) de la marca Freescale, un inversor fuente de voltaje de 1200V – 75A y un electrodinamómetro de 10 HP.

S. G. Calderón G. en el año 2012 muestra el desarrollo de una estación de carga para supercapacitores. Para realizar el diseño se ha dividido el cargador en tres partes: en puente rectificador a diodos, en convertidor CD-CD y en control del convertidor CD-CD. Además de regular la corriente, es capaz de identificar el tipo de alimentación del cargador lo que define el nivel de la corriente que se envía a los supercapacitores

En el año 2012, J. Santana G. realizó el diseño e implementación de un sistema de tracción para un vehículo eléctrico impulsado por una máquina síncrona de imanes permanentes controlada por medio de la técnica de control por campo orientado y empleando un sistema de almacenamiento de energía basado en supercapacitores.

Estos trabajos estuvieron enfocados al desarrollo del sistema de tracción de un pequeño vehículo eléctrico.

Un análisis mas completo de la bibliografía, así como del tipo de convertidor que se utiliza en este trabajo se presenta en el capítulo dos.

Con base a la bibliografía revisada se puede afirmar que una forma de hacer más eficiente el sistema de tracción en un VE es utilizar, al menos, un convertidor de CD-CD, ya que estos presentan una alta eficiencia en su desempeño y permiten

implementar un sistema más eficiente de control del flujo de potencia entre la fuente y la máquina de tracción.

1.3 OBJETIVO

1.3.1 Objetivo general

El objetivo de este trabajo es construir un convertidor CD-CD de elevación de voltaje que controle un flujo de energía (durante la tracción) para ser aplicado en un sistema de tracción de un vehículo eléctrico. Para lograr el objetivo se tiene que diseñar, simular e implementar en el laboratorio un convertidor que satisfaga requerimientos como son los niveles de tensión y corriente que sean demandados por el sistema de tracción propuesto. El funcionamiento del convertidor se valida por medio de pruebas experimentales. Este convertidor será instalado en un pequeño vehículo eléctrico alimentado con supercapacitores como única fuente de energía.

1.3.2 Objetivos particulares

- Analizar y seleccionar una topología adecuada para la aplicación en el sistema de tracción de un pequeño VE.
- Seleccionar y diseñar la estrategia de control para el convertidor.
- Modelar y simular la topología del convertidor seleccionado junto con el método de control propuesto.
- Construir el convertidor CD-CD y realizar su control lográndose un buen funcionamiento durante la conversión.
- Realizar pruebas experimentales en el laboratorio.

1.4 JUSTIFICACIÓN

En sistemas de tracción eléctrica, los convertidores CD-CD se usan para alimentar y controlar el flujo de potencia. Además de este tipo de convertidor, pueden ser usados otros como por ejemplo los inversores, en el caso de que el sistema de tracción utilizado sea con maquinas de corriente alterna (CA).

Actualmente el área de Electrónica de Potencia de la Sección de Estudios de Posgrado e Investigación de la ESIME Zacatenco del IPN, trabaja en un proyecto financiado por el Instituto de Ciencia y Tecnología del Distrito Federal (ICyTDF) titulado: "Desarrollo de un Prototipo de Vehículo Eléctrico SUPERCAP para la Ciudad de México" (clave ICyTDF: PICC 010-95). Este trabajo de tesis se realiza dentro del marco del mencionado proyecto, con el que se pretende desarrollar el convertidor que controla el flujo de energía en el sistema de tracción eléctrica del VE, formado por una batería de supercapacitores, un convertidor CD-CA y una máquina síncrona de imanes permanentes (MSIP).

1.5 LIMITACIONES Y ALCANCES

La presente tesis se limitará a la construcción de un convertidor CD-CD subida/bajada de voltaje y su controlador digital usando un microcontrolador (μc) para el modo de elevación de voltaje. Por motivos de tiempo no fue posible realizar pruebas en modo reductor el cual quedará pendiente para un trabajo futuro así como implementar la opción de permitir un frenado regenerativo

Una vez construido el convertidor será sometido a pruebas experimentales en el laboratorio para validar su funcionamiento.

1.6 APORTACIONES DE LA TESIS

Las principales aportaciones que presenta este trabajo de tesis son las siguientes:

- Diseño y construcción del circuito de potencia y protección del convertidor.
- Fabricación de las tarjetas de control de señales de compuertas y de medición.
- Desarrollo del sistema en modo de control de corriente pico (MCCP) en un microcontrolador, el cual genera las señales PWM a partir de señales de control.

1.7 ESTRUCTURA DE LA TESIS

En el capítulo 1 se plantea la importancia del desarrollo de tecnologías para su uso en sistemas alternativos de tracción. Se hace mención de trabajos previos relacionados con este. Además se presentan los objetivos, así como la justificación y las aportaciones. También se limitan y fijan los alcances del presente trabajo. Por último se muestra el contenido del trabajo.

En el capítulo 2 se presenta una breve descripción de las principales topologías de convertidores CD-CD que existen y que son opciones para su selección como la topología que satisfaga las necesidades requeridas del sistema. Una vez expuestas las configuraciones se tomará la decisión de cuál de estas es la más apropiada para su utilización en base a una comparativa que muestra las ventajas de la configuración elegida.

En el capítulo 3 se plantean los pasos a seguir para el diseño, fabricación y ensamble de todos los elementos que componen el prototipo con la topología seleccionada.

En el capítulo 4 se realiza el modelo del convertidor en sus diferentes modos de operación y se desarrolla una estrategia de control de tipo lineal. Se muestran los resultados de simulaciones de la operación del convertidor.

En el capítulo 5 se describe la implementación y las pruebas que se realizan con el convertidor en el laboratorio para validar experimentalmente su funcionamiento.

En el capítulo 6 se presentan las conclusiones a las que se arriban. También se presentan las recomendaciones para trabajos futuros.

CAPÍTULO 2:

REVISIÓN LITERARIA DE LOS CONVERTIDORES CD-CD

2.1 INTRODUCCIÓN

En los vehículos eléctricos (VE), la unidad de almacenamiento de energía tiene que operar con niveles altos de potencia. Con la actual tecnología en baterías, el almacenamiento de energía tiene un costo debido al decremento de su vida útil, la cual depende de los ciclos de carga y de la capacidad de potencia que se demande. Al introducir un supercapacitor (SC) como elemento auxiliar, la batería puede ser protegida de los picos de energía, permitiendo que su uso sea optimizado solamente para el almacenamiento de energía, extendiéndose de esta forma su tiempo de vida útil, lo que reduce el costo total de la unidad. El SC quedaría destinado solamente a generar o recibir los picos de potencia que se producen durante aceleraciones y frenados bruscos del VE.

Para una utilización plena del supercapacitor, se requiere de un convertidor de voltaje que debe ser tan simple y eficiente como sea posible. Con el uso de una estrategia de control apropiada, el convertidor puede controlar el flujo de energía en el tren motriz del VE, con lo cual se puede elevar la eficiencia del sistema de tracción y frenado.

2.2 ESTUDIO DE CONFIGURACIONES DEL CONVERTIDOR CD-CD

Esta sección presenta una revisión de la literatura de las arquitecturas existentes de sistemas de tracción de VE, vehículos eléctricos híbridos (VEH) y convertidores CD-CD.

2.2.1 Arquitecturas del sistema de propulsión para vehículos eléctricos

Una revisión reciente de arquitecturas híbridas de baterías, SC y celdas de combustible tanto para VE como para VEH reconoce cerca de 30 posibles estructuras [10]. Sin embargo, las tres principales configuraciones para los sistemas de alimentación con celdas de combustible usadas en tracción y en aplicaciones de

generación distribuida se identifican en [11]. Dichas topologías son mostradas en la Figura 2.1 y pueden alimentar la carga con una potencia constante además de recuperar energía. De forma alternativa, la celda de combustible puede ser reemplazada por baterías o por un generador a bordo accionado por una máquina de combustión interna (MCI).

En la Figura 2.1(a) se muestra el uso de una fuente de energía de bajo voltaje, siendo el enlace de CD de alto voltaje, el cual puede ser constante pero requiere de dos convertidores: uno unidireccional y otro bidireccional. De acuerdo a [10], esta topología es la más usada por las principales constructoras de vehículos. De forma contraria, los sistemas de las Figuras 2.1 (b) y (c) sólo emplean un convertidor sencillo, sin embargo, la complejidad del convertidor se incrementa porque en el caso del uso de supercapacitores, su voltaje de salida varía de acuerdo a su estado de carga.

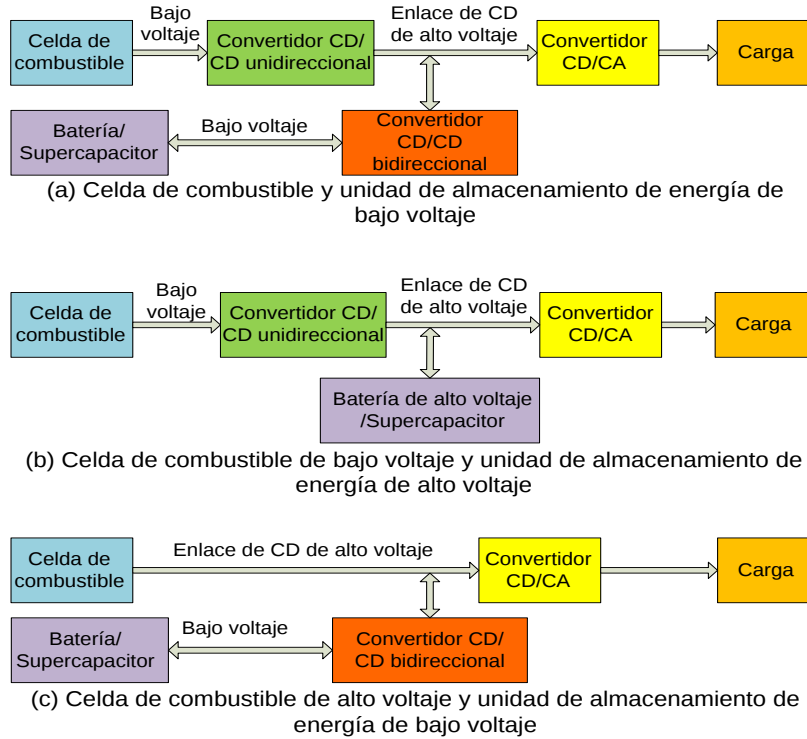


Fig. 2.1 Topologías utilizadas en aplicaciones de VE.

En el trabajo descrito en [12], se muestran resultados de simulación en MATLAB/Simulink donde se investigan 8 posibles configuraciones de sistemas de propulsión de VE con celdas de combustible para dos diferentes ciclos de manejo. Los autores comparan el rendimiento y la eficiencia de las configuraciones asumiendo el mismo chasis del vehículo y concluyen que la topología de la Figura 2.2(a) es la mejor solución. Sin embargo, el análisis sólo asume el uso de baterías de ion de Litio, el uso de SC y el frenado regenerativo no fueron considerados. En un artículo posterior, los

mismos autores amplían el trabajo previo al comparar otras arquitecturas de sistemas de propulsión, pero ahora con cuatro diferentes ciclos de manejo y usando los mismos métodos [13]. Debido a que los ciclos de manejo bajo evaluación presentan perfiles de velocidad-tiempo muy diferentes, las simulaciones fallan en encontrar una topología óptima para todos los perfiles, sin embargo en términos de rendimiento general y rango, este estudio sugiere que la estructura mostrada en la Figura 2.2(a) tiene una eficiencia mayor. Esta topología es similar a la mostrada en 2.1(c), pero con un convertidor CD-CA extra y un motor para accionar un eje común, obviamente su control y construcción mecánica es más compleja. La disposición de la Figura 2.2 (b) emplea baterías como la principal fuente de energía para proveer y recuperar energía del tren motriz, mientras que se usa una celda de combustible como un generador a bordo para recargar la batería y extender el rango del VEH.

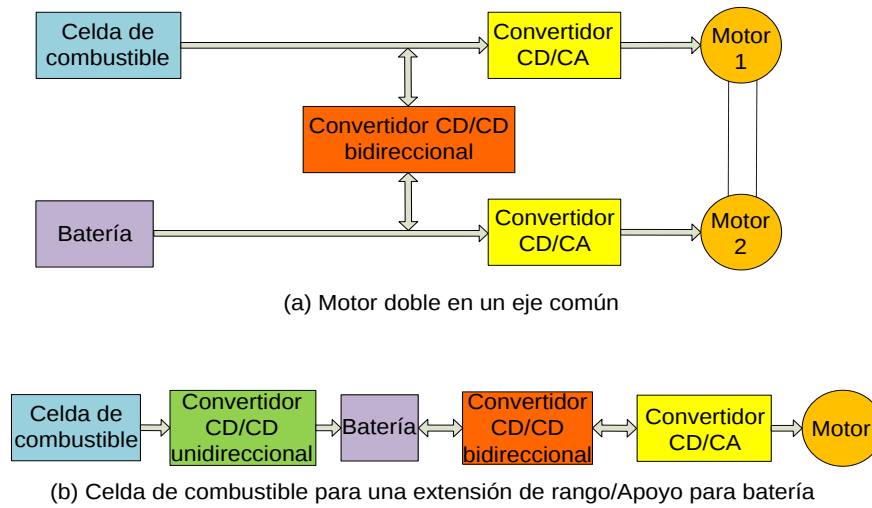


Fig. 2.2 Otras configuraciones para hacer eficiente la energía en VE de celdas de combustible [4].

Los autores identifican la estructura de la Figura 2.2 (b) como la segunda más eficiente. En [14] se propone una estrategia de control de compresión de combustible para las celdas de combustible para incrementar la eficiencia del sistema, pero el nuevo control reduce el rango de algunas topologías y solo incrementa el rendimiento de la topología mostrada en Figura 2.1 (a).

En resumen, el número de posibles configuraciones para el acondicionamiento de energía en VE con celdas de combustible u otro generador eléctrico a bordo es alto por tener diversos componentes y variantes. Cada una tiene diferentes ventajas y desventajas y no hay una configuración con una superioridad evidente para todas las aplicaciones o tamaño del vehículo. Sin embargo, la presencia de un convertidor CD-CD uni o bidireccional es esencial en todas las topologías propuestas.

2.2.2 Configuraciones del convertidor CD-CD

Actualmente existe un gran número de topologías reportadas en la literatura para aplicaciones de tracción. La mejor selección depende en una evaluación cuidadosa de sus ventajas técnicas y de seguridad, sin olvidar la complejidad del control y costo.

La mayoría de los convertidores bidireccionales CD-CD se encuentran dentro de la estructura genérica ilustrada en la Figura 2.3, la cual se caracteriza por ser alimentada ya sea por una fuente voltaje o de corriente en uno de sus extremos [15-19].

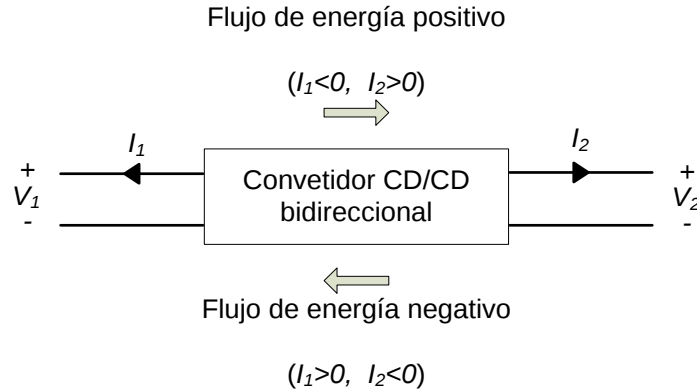


Fig. 2.3 Concepto de flujo de energía bidireccional.

Para lograr un flujo de energía en los convertidores bidireccionales CD-CD, la celda de interruptores debe permitir fluir la corriente en ambas direcciones. El flujo de energía es implementado usualmente con semiconductores unidireccionales como pudieran ser los MOSFET o los IGBT en paralelo con un diodo.

Si el análisis se realiza considerando sus características técnicas, los convertidores pueden ser tanto de conmutación forzada como resonantes (conmutación suave), multifase y multipuerto, o si el análisis se basa en razones de seguridad y en los requerimientos de conversión de voltaje, estos pueden ser aislados o no. En lo que respecta al controlador se pueden usar técnicas lineales o no lineales, además de emplear componentes analógicos o digitales.

El objetivo de esta sección es el presentar las topologías de circuitos más comunes con sus respectivas ventajas y desventajas.

2.2.2.1 Topologías no aisladas

En las referencias [11, 20-23] se han reportado circuitos electrónicos de potencia para celdas de combustible ya sean en generación distribuida o aplicaciones de tracción. Especialmente en [24], se analizan VEH y con celdas de combustible. La mayoría de los convertidores se basan en convertidores elevadores de voltaje no aislados, uni o bidireccional, los cuales se muestran en la Figura 2.4. Dichas configuraciones son las

más simples y actualmente tienen un uso extendido, y forman parte de circuitos más complejos, tales como los de tipo resonante y de estructuras multifase y multinivel. Los transistores son representados como MOSFETs, pero ellos pueden ser IGBTs en aplicaciones de un voltaje mayor. El uso de otros convertidores básicos como el convertidor reductor-elevador no es recomendable para esta aplicación debido a los altos niveles de voltaje y de disipación de calor, a los cuales son sometidos los elementos semiconductores y las corrientes discontinuas de entrada y salida [25, 26].

Debido a la simplicidad del convertidor elevador bidireccional, la configuración mostrada en Figura 2.4 (b), junto con su variante de convertidor en cascada reductor-elevador, es la más usada para aplicaciones de tracción en VE que requieran un flujo de energía bidireccional [27, 28]. En [21], Schupbach y Balda comparan otras topologías bidireccionales básicas y no aisladas tales como la Cúk y la SEPIC/Luo. Tomando como referencia la conexión en modo elevador bidireccional, se concluye que el convertidor elevador bidireccional es el más eficiente por tener menos componentes, además de requerir un solo inductor de un valor menor y los semiconductores son sometidos a un esfuerzo menor debido a los niveles de corriente y de voltaje que manejan.

Los convertidores elevadores presentados en la Figura 2.4 normalmente requieren un inductor de un valor alto para limitar el rizado de corriente de entrada y capacitores de valores altos para filtrar la corriente de salida. También van a tener una capacidad limitada de manejo de energía así como una relación de conversión baja [11, 22, 25]. Sin embargo, una mayor potencia puede ser extraída al usar dispositivos en paralelo como se describe en [25], donde un convertidor elevador bidireccional de 45kW con rectificación síncrona se usa como interfaz entre baterías con un banco de SC. En este trabajo, cuatro MOSFETs fueron usados en paralelo para manejar una corriente de entrada de 360 amperes, todo ello con un diseño térmico y de control cuidadoso para asegurar una distribución igual de corriente en las ramas.

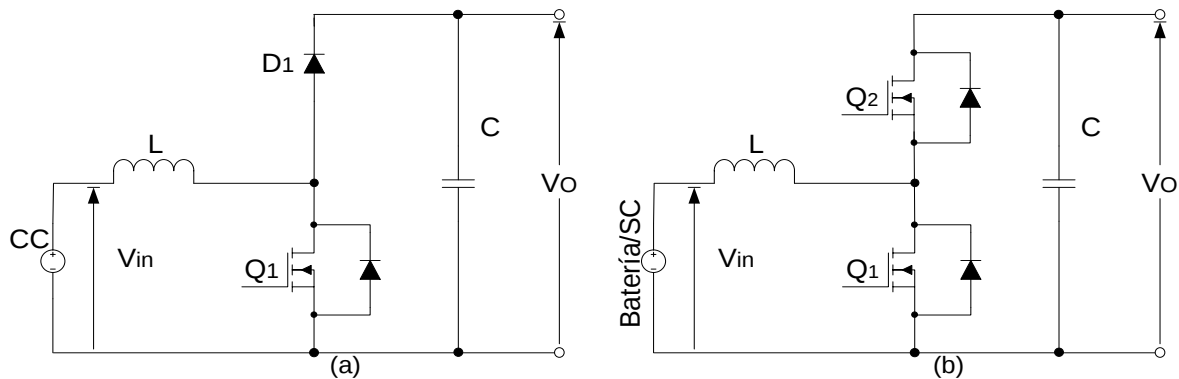


Fig. 2.4 Convertidores elevadores no aislados: (a) unidireccional y (b) bidireccional.

Con un análisis matemático elaborado y resultados de simulaciones, el trabajo mostrado en [29] confirma las capacidades limitadas de esta arquitectura para transferir energía de un banco de supercapacitores a un tren motriz, debido a la resistencia parásita del inductor de entrada. Como resultado, se reduce de forma significativa la eficiencia de transferencia de energía. La baja eficiencia del convertidor elevador a relaciones altas de conversión, causada por la resistencia parásita es descrita en [30], donde el circuito se vuelve ineficiente para relaciones de conversión mayores a cuatro.

Los convertidores elevadores del tipo entrelazado constan de “N” celdas de conmutación en paralelo que comparten la misma fuente en la entrada y un capacitor a la salida, con inductores de entrada individuales o magnéticamente acoplados como se muestra en la Figura 2.5. Las señales de las compuertas de los transistores inferiores están desfasadas por $2\pi/N$ rad una con respecto a la otra, lo que causa una reducción importante en el rizado de las corrientes de entrada y salida [11, 31, 32]. Este efecto puede ser visto en la Figura 2.6 para un convertidor de dos ramas.

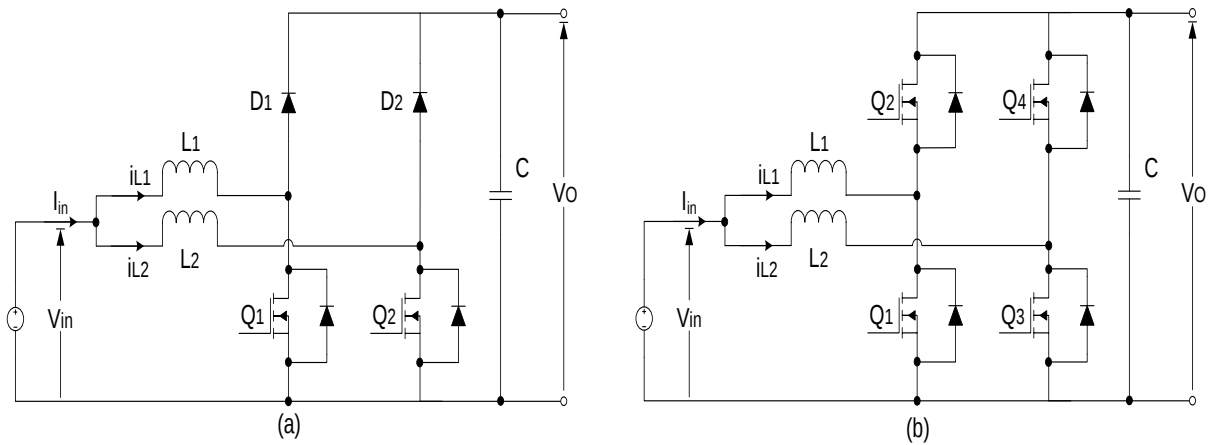


Fig. 2.5 Convertidores entrelazado dual elevadores con inductores individuales: (a) unidireccional y (b) bidireccional.

En la Figura 2.6 se muestra que la señal de control de la segunda rama está desfasada en 180° lo que ocasiona que la frecuencia del rizo de la corriente de entrada aumenta al doble pero se reduce su amplitud. Idealmente se puede alcanzar un rizo de corriente en la entrada de magnitud cero con un ciclo de trabajo $D=0.5$. La frecuencia de rizado de la corriente de salida del filtro capacitivo aumenta en la misma proporción. Los principales inconvenientes de este tipo de convertidor son los rangos limitados de conversión de voltaje, lo que sucede también en el de una sola fase, en los cuales sin un control efectivo de las corrientes, se puede presentar un desbalance entre las ramas.

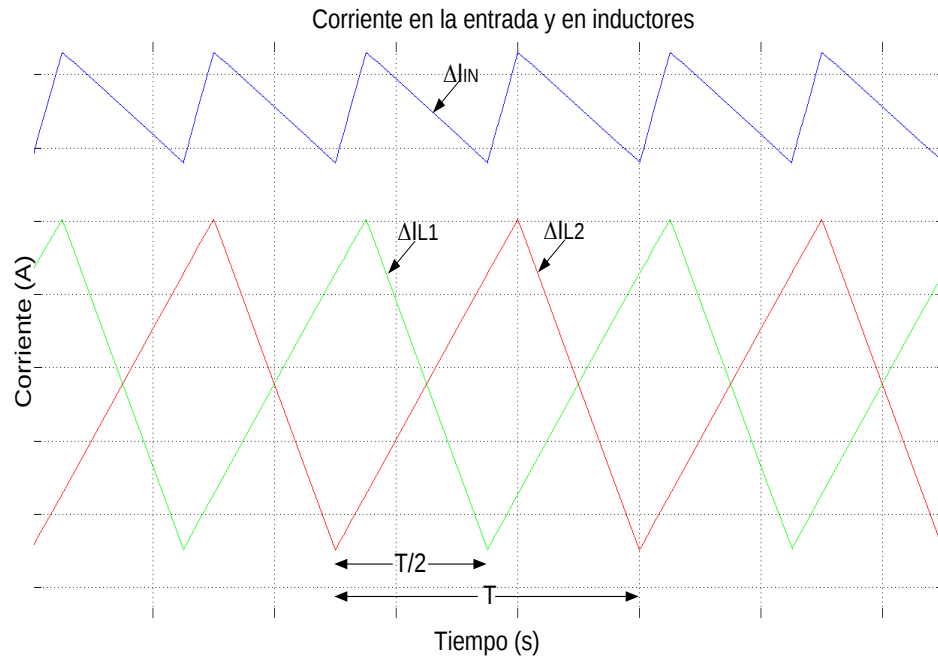


Fig. 2.6 Formas de onda ideales de corriente de un convertidor entrelazado dual elevador.

Se han publicado varios artículos sobre convertidores entrelazados en años recientes, en particular los convertidores buck y boost para generación distribuida, módulos reguladores de voltaje para microprocesadores, rectificación con un alto factor de potencia, convertidores automotrices de 12V/42V y VE de celdas de combustible. Los artículos tratan sobre el diseño, implementación, modelado, control, topologías resonantes y construcción de componentes magnéticos.

El primer artículo donde se reporta el uso de un convertidor elevador entrelazado de dos fases en una aplicación de tracción es [33], donde los autores comparan el uso de convertidores elevadores bidireccionales de una fase y otro de dos fases del tipo entrelazado para alimentar un accionamiento de CA de un VE alimentado por baterías. En este trabajo se usa un transformador como interfaz entre las ramas sin la necesidad de un inductor de entrada extra, la inductancia de fuga es la que determina el rizado máximo de la corriente de entrada. El análisis de los componentes magnéticos incluye un método de desacople. Las ventajas de esta configuración así como una eficiencia más alta quedan resaltadas en el trabajo. Los autores continúan la investigación de este convertidor reportando un trabajo con modulación del ancho de los pulsos (PWM) y control no lineal [34], estrategias de conversión CD/CA para un VE de celdas de combustible/batería [31], análisis y medición de pérdidas [35], una estructura magnética híbrida del transformador de interfaz [36], cálculos para un valor mínimo de capacitores que sirvan de link de CD [37] y la implementación del controlador en una FPGA (del inglés *Field Programmable Gate Array*) [38].

Otros autores han reportado trabajos en convertidores elevadores de tipo entrelazado y son mencionados en el siguiente párrafo.

La referencia [39] presenta un análisis exhaustivo en estado estable de convertidores elevadores de voltaje de múltiples fases entrelazado con inductores acoplados. En [40] se propone un nuevo método de control digital para convertidores del mismo tipo que operan en un modo de conducción continuo de corriente del inductor. En el trabajo [41] se estudia la operación en estado estable del convertidor con inductores acoplados y operación en modo de conducción de corriente discontinuo (MCCD). En [42] se reportan las ecuaciones de diseño para un convertidor boost bidireccional entrelazado de “N” fases para 12V/42V en vehículos. En [43] se presenta el diseño de un convertidor boost entrelazado con un transformador de interfaz (IPT) operando en MCCD y un controlador utilizando un procesador digital de señales (DSP).

2.2.2.2 Topologías aisladas

Cuando se requiere de una relación de transformación alta de voltaje de CD o de aislamiento eléctrico, se debe usar un transformador de alta frecuencia [24]. En tales casos, las topologías son basadas en convertidores del tipo push-pull o tipo puente (completo o medio), dependiendo de los niveles de potencia. El principio de operación es usar la fuente de entrada de corriente o voltaje para generar una forma de onda de CA de alta frecuencia, la cual es tomada por el transformador para luego ser rectificada. Si se implementa el rectificador en el secundario con interruptores, entonces el convertidor es bidireccional. La principal desventaja de estas arquitecturas es la reducción en la eficiencia debido a los componentes adicionales.

La referencia [44] presenta dos configuraciones aisladas bidireccionales para aplicaciones en sistemas de celdas de combustible, las cuales para un convertidor alimentado por corriente son las configuraciones medio puente de tipo L con abrazadera pasiva, y la de puente completo con abrazadera activa. Estas topologías emplean MOSFETs en el lado de bajo voltaje e IGBTs en el lado de alto voltaje, debido al alto voltaje del transformador. Al usar un control de desplazamiento de fases se logran condiciones para conmutación suave.

2.2.2.3 Topologías de conmutación suave

Para mejorar la eficiencia de los convertidores, especialmente a elevadas frecuencias de conmutación, las pérdidas por conmutación pueden ser reducidas por técnicas de conmutación suaves, donde los dispositivos de potencia son conmutados cuando el voltaje y/o la corriente son cero. Varias técnicas son propuestas en la literatura para lograr una Conmutación de Voltaje Cero (CVC) [45-51], Conmutación de Corriente

Cero (CCC) [52-54] o ambas (CVCC) [56] en convertidores del tipo elevador de voltaje.

Un ejemplo de este tipo de convertidor es mostrado en la Figura 2.7(a) [51, 56], el cual está formado por un puente alimentado por corriente en el lado de bajo voltaje y un puente alimentado por voltaje en el lado de alto voltaje, interconectados por un transformador de alta frecuencia. En esta topología particular el CVC se logra por la generación de una forma de onda de corriente bidireccional en el transformador como resultado de aplicarle dos formas de onda cuadrada a través del primario y secundario con un desfase entre ellos. El uso de modulación desfasada controla la dirección y cantidad de flujo de energía en el convertidor. En este trabajo [51] se afirma que este convertidor es adecuado para aplicaciones de mediana potencia, que tiene un mínimo número de dispositivos, pérdidas reducidas y no requiere de elementos resonantes o de conmutación adicionales.

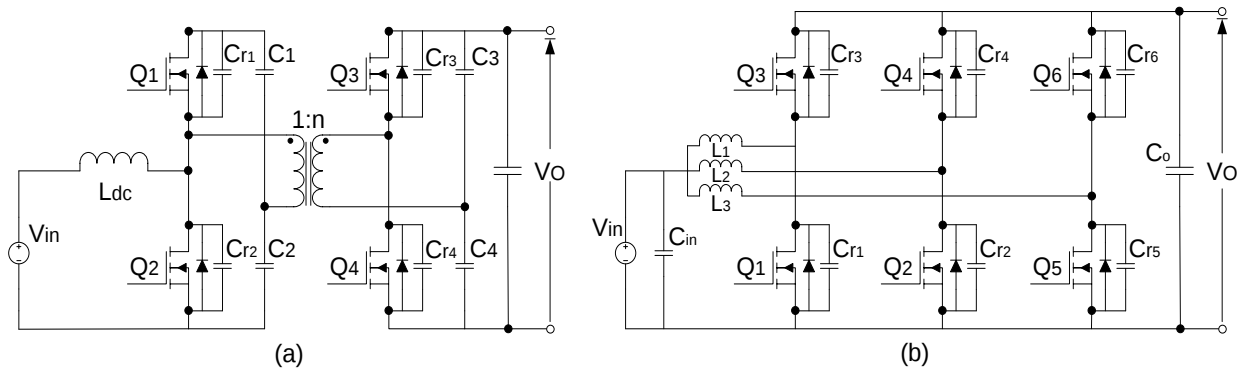


Fig. 2.7 Convertidores boost con conmutación suave: (a) Convertidor asilado bidireccional con CVC; (b) Convertidor entrelazado de tres fases con CVC.

El convertidor de la Figura 2.7 (b) es un convertidor elevador de potencia de tres fases entrelazado con conmutación de voltaje cero [49].

En la referencia [57] se compara un convertidor de puente completo con CVCC con otro de conmutación forzada y CVC de puente completo a una frecuencia de conmutación alta, mostrando una alta eficiencia. Este convertidor, que es mostrado en la Figura 2.8, contiene un inductor saturable, L_b , y un capacitor de bloque de CD, C_b , en serie con el primario del transformador. Controlando el cambio de fase, el medio puente con capacitores snubber opera en CVC y el otro medio puente en CCC, mientras que el voltaje de salida es controlado por el ciclo de trabajo.

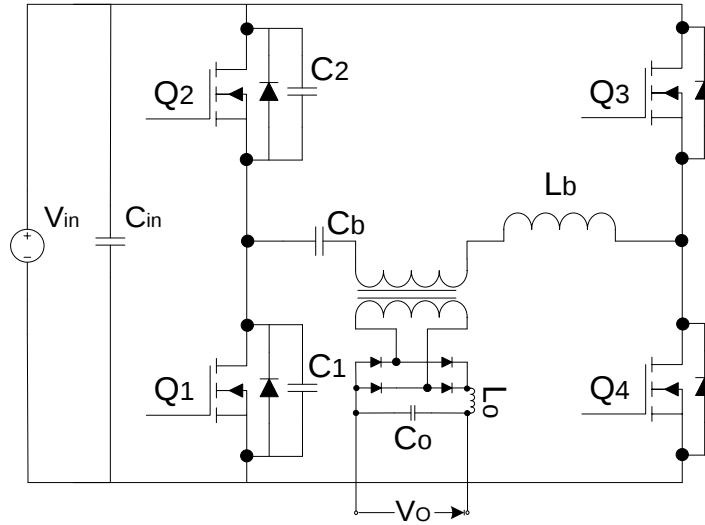


Fig. 2.8 Convertidor de puente completo unidireccional con CVCC.

Varias soluciones propuestas de CVC y CCC para convertidores elevadores entrelazado dependen del uso de circuitos auxiliares para lograr condiciones de conmutación suave. Estas no han sido incluidas aquí debido a su complejidad y por el incremento de la cantidad de componentes y control. Por ejemplo, el convertidor elevador dual propuesto con CVC en [58], requiere además de los componentes principales de potencia, un transistor, tres diodos, un inductor y dos capacitores adicionales. La celda de CVC propuesta en [47] necesita dos transistores, un inductor y cuatro capacitores. El sistema de conmutación PWM con CCC sugerido en [54] requiere un interruptor, tres diodos, un capacitor y un inductor. La referencia [58] propone una red de snubber para una conmutación suave que requiere de dos transistores adicionales con sus respectivos capacitores.

Se presentó recientemente un convertidor elevador unidireccional de dos ramas con CVC en [45] que usa un inductor extra entre las fases y dos capacitores snubber para los transistores. Sin embargo, la complejidad del circuito se incrementa cuando se requiere una operación con CVC para ciclos de trabajo mayores que 0.5 y el control opera por frecuencia, además la relación de conversión de voltaje depende de la carga.

2.2.2.4 Topologías multi-puerto

Los convertidores multi-puerto sirven como interfaz entre los flujos de energía de la celda de combustible, baterías y SC para la alimentación del accionamiento de tracción como se muestra en la Figura 2.9 (a). Algunos circuitos se reportan como convertidores multi-entrada, pero debido a sus capacidades bidireccionales, cualquier entrada puede ser usada como una salida. Estos convertidores son formados por convertidores elevadores bidireccionales individuales conectados en paralelo con un

controlador de manejo de energía como se muestra en la Figura 2.9 (b). Además, los convertidores comparten un bus común de voltaje regulado de CD.

Cada puerto puede tener diferentes niveles de voltaje de entrada y se debe implementar adecuadamente un algoritmo de control para mantener la regulación de voltaje del bus de CD. Con ello se entrega o acepta el pico de energía demandado desde y hacia los supercapacitores durante la aceleración y el ciclo de frenado, además de usar la energía de las baterías cuando las celdas de combustible no se encuentran disponibles. Un ejemplo es el Convertidor Electrónico de Potencia de Entrada Múltiple (CEPEM) descrito en [60, 61], el cual puede entregar 33kW de potencia con un voltaje de salida de 216V, con un arreglo de celdas de combustible de 18kW (100V - 200V), banco de capacitores de 30kW (70V - 126V) y un banco de baterías de 13Ah (120V - 168V). Los convertidores de las baterías y celdas de combustible son solamente de corriente controlada, y el lado del supercapacitor es el responsable del control del voltaje de enlace de CD [62]. La eficiencia reportada es de cerca de un 94%-96% [60], sin embargo la principal desventaja de esta estructura es la complejidad del controlador [63].

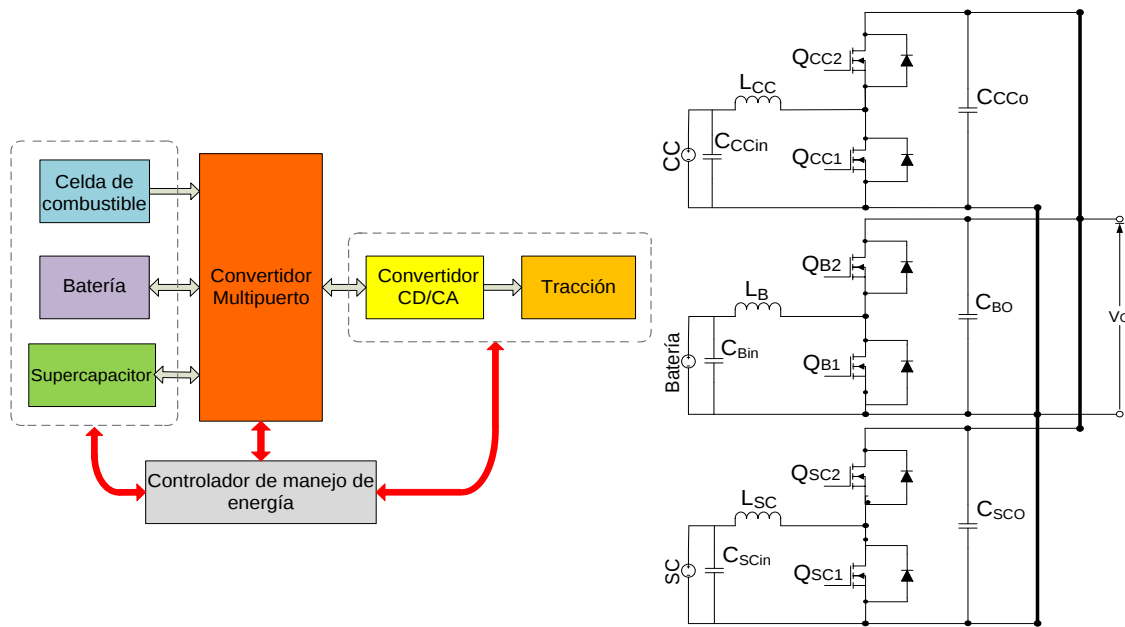


Fig. 2.9 Convertidores multi-puerto (a) Concepto, (b) Convertidor Electrónico de Potencia de Entrada Múltiple (CEPEM).

El convertidor multi-puerto que se reporta en [64] es el circuito base para varios artículos que incluyen: variantes con medio puente y puentes de tres fases, el uso de conmutación con voltaje cero, la implementación del controlador en un DSP, modelado, diseño de estrategias de manejo de energía [65-73]. Por ejemplo, la topología multi puerto presentada en la Figura 2.10 [73] emplea el principio de control de fase de un convertidor de puente completo para alcanzar condiciones de

CVC. La celda de combustible (CC) y el banco de supercapacitores (SC) tienen una interfaz por medio de convertidores elevadores bidireccionales que comparten el mismo enlace de CD de bajo voltaje. C_1 y C_2 forman el capacitor de salida para los dos convertidores y también forman parte del medio puente que opera el transformador de alta frecuencia. Los convertidores de medio puente que operan el transformador, HB2 y HB3, tienen ciclos de trabajos de 0.5 pero son desfasados en su operación por un ángulo ϕ , mientras que HB1 opera de forma entrelazada con respecto de HB2. Debido a que el ciclo de trabajo de HB2 es fijado en 0.5, el voltaje de CD del lado del primario es fijado al doble del voltaje de entrada de la celda de combustible y el voltaje de salida en la carga es determinado por la relación de transformación del transformador. La dirección del flujo de energía entre la fuente de entrada y salida es controlada al variar el desfase entre HB2 y HB3.

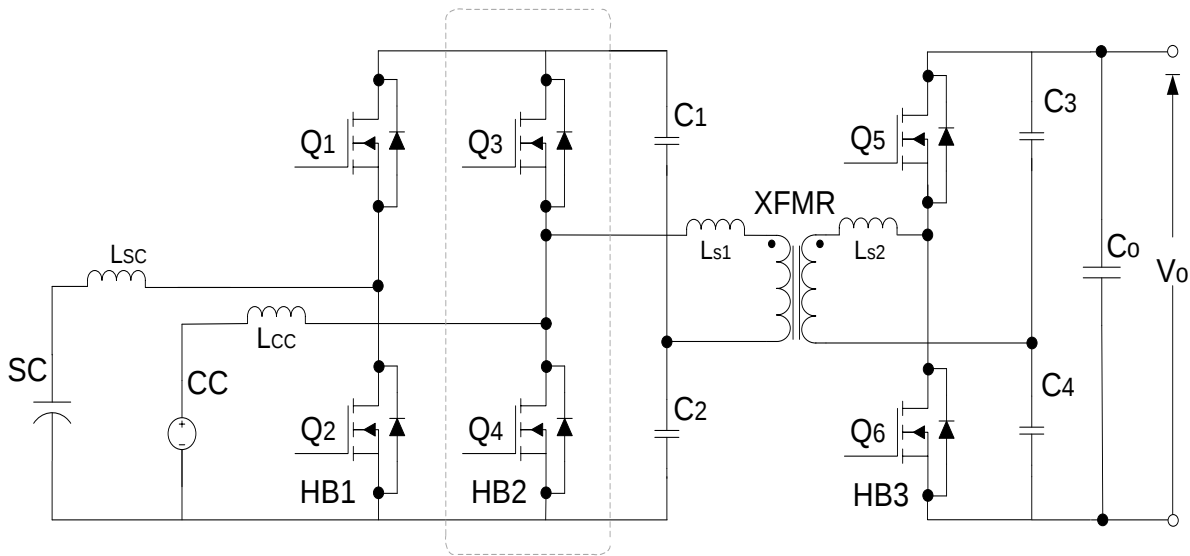


Fig. 2.10 Convertidor multi-puerto bidireccional usando un link de CD y acoplamiento magnético.

La configuración en la Figura 2.10 fue mejorada al reemplazar el convertidor de la celda de combustible por uno de medio puente y un devanado adicional del transformador [72]. El flujo de energía se controla por medio del ciclo de trabajo y los ángulos de desfase entre los convertidores medio puente, y con un control adecuado el convertidor puede operar con CVC sobre un rango de voltaje de entrada muy amplio.

Como en otras variantes, los autores proponen un convertidor CD-CD bidireccional de tres fases y tres puertos [71], que recuerda a la topología de [72], pero que utiliza tres medio puente por puerto, operando como inversores con una modulación de seis pasos y un transformador trifásico. Este circuito es controlado por un desfaseamiento entre ángulos de operación entre los inversores y logra una operación de CVC.

Un convertidor bidireccional de CVC multi-puerto diferente para dos unidades de almacenamiento de energía se reporta en [74]. Este se basa en el convertidor bidireccional de CVC de la Figura 2.7 (a), pero con un medio puente de CVC adicional con un transformador de tres devanados como interfaz, como se ilustra en la Figura 2.11. Se reporta una relación alta de conversión de hasta 30, y una eficiencia alta [74]. Se propone una estrategia de manejo de energía en [75] para ser usada como interfaz entre el convertidor con la celda de combustible, para aplicaciones de tracción.

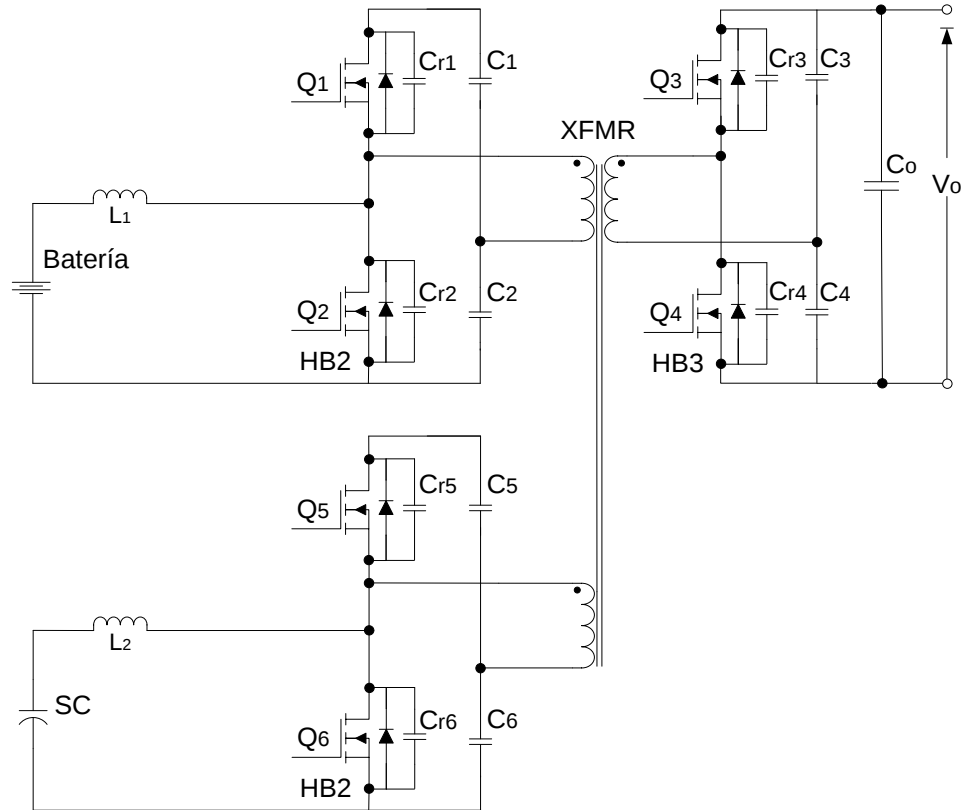


Fig. 2.11 Convertidor bidireccional CVC de doble puerto.

2.3 RESUMEN

Las topologías reductoras y elevadoras por sí solas no cumplen con la capacidad de operar de forma bidireccional, por lo que existen el tipo Cúk, el Sepic/Luo además del medio puente. En esta categoría de convertidores todos tienen la capacidad de permitir un flujo de energía desde y hacia la carga además de hacer posible el elevar el nivel de voltaje en una dirección y reducirlo en la otra.

El sistema basado en un transformador de alta frecuencia también es una opción interesante además de tener aislamiento entre la carga y la fuente de energía. Pero,

desde el punto de vista de mejorar la eficiencia sin aumentar la complejidad del sistema, la arquitectura sin transformador es más atractiva.

El convertidor medio puente tiene la ventaja de que el número de componentes que son sujetos a altos niveles tanto de corriente como de voltaje son menos en comparación a los otros antes mencionados. Se sabe que el número de componentes incrementa las pérdidas así como eleva el costo del sistema. Esta topología también tiene a su favor que los esfuerzos en los componentes activos son reducidos [3]. El voltaje que existe en los transistores en la conexión medio puente es de sólo la mitad del voltaje que se requiere en un convertidor forward o flyback [76]. Si se considera otro nivel de complejidad se tiene la familia de convertidores de puente completo. Estos tienen la posibilidad de trabajar en los cuatro cuadrantes de voltaje y corriente, lo que significa que pueden operar tanto con voltajes y corrientes ya sean positivas como negativas. Como la aplicación de este trabajo no requiere manejar voltajes negativos, se selecciona la configuración de medio puente debido a que cumple con el requerimiento de permitir flujos de potencias bidireccionales mediante la inversión del sentido de la corriente y tener la misma polaridad del voltaje.

Considerando lo anterior, los convertidores de varias fases tienen mejores características en operación comparados a los de una sola fase. Es por ello que se decide trabajar con uno de este tipo. En específico, con un convertidor de dos ramas en medio puente con capacidad de elevar y reducir el nivel de voltaje (convertidores elevador y reductor conectados en paralelo) y que además permite un flujo de energía desde y hacia la fuente de energía como el mostrado en la Figura 2.5 (b).

CAPÍTULO 3:

DISEÑO DEL CONVERTIDOR Y SU ESTRATEGIA DE CONTROL

3.1 INTRODUCCIÓN

El suministro de potencia de la unidad fuente de energía (UFE) al inversor que acciona a la máquina de tracción en VEs, se lleva a cabo generalmente en un nivel de bajo voltaje y, en un gran número de aplicaciones la UFE alimenta directamente al inversor sin necesidad de ningún convertidor que controle el flujo de potencia. Sin embargo, tal arreglo de suministro de energía hacia el inversor afecta negativamente la eficiencia del accionamiento del motor y no permite operaciones como el frenado regenerativo, que en realidad puede contribuir a un aumento de la eficiencia general del vehículo. Esto se logra sólo si la recuperación de la energía del vehículo se realiza por medio de un adecuado control de la corriente de frenado.

A fin de superar los problemas mencionados anteriormente, se puede utilizar un convertidor bidireccional CD-CD entre la UFE y el accionamiento de la máquina de corriente alterna dedicada a la tracción de un VE. Para el funcionamiento en tracción, el convertidor CD-CD se usa para elevar el voltaje del supercapacitor, o cualquiera que sea la fuente de energía, a un nivel que permita una operación con mayor eficiencia durante todo el rango de velocidad del vehículo. El arreglo bidireccional del convertidor CD-CD permite el flujo inverso de energía y el control de la corriente de frenado del motor en un modo regenerativo.

Considerando todo lo anterior, en este capítulo se aborda el diseño de un convertidor bidireccional CD-CD que podrá ser utilizado en la alimentación del inversor de una máquina eléctrica de tracción de un VE. La propuesta de la topología para el convertidor CD-CD es la combinación de una etapa de elevación de voltaje junto con otra de reducción conectadas ambas en antiparalelo, por lo tanto el convertidor puede funcionar en dos cuadrantes de la característica V-I. En este capítulo se muestra un método de selección de los elementos y la estrategia de control usado en los modos de funcionamiento del convertidor. Se describe también la construcción del prototipo.

3.2 CONFIGURACIÓN Y PRINCIPIO DE OPERACIÓN

3.2.1 Configuración del convertidor

En la Figura 3.1 se muestra la topología del convertidor bidireccional propuesto. El convertidor bidireccional está situado entre las fuentes de alto y bajo voltaje para permitir la transferencia de energía. La fuente de energía que será utilizada son SC's que están situados en el lado de bajo voltaje y el bus de CD está en el lado de mayor voltaje, el cual tiene un capacitor de alta frecuencia que sirve de enlace. El bus de CD de alto voltaje provee de energía a la carga que está compuesta por el accionamiento de máquina eléctrica de tracción de un VE.

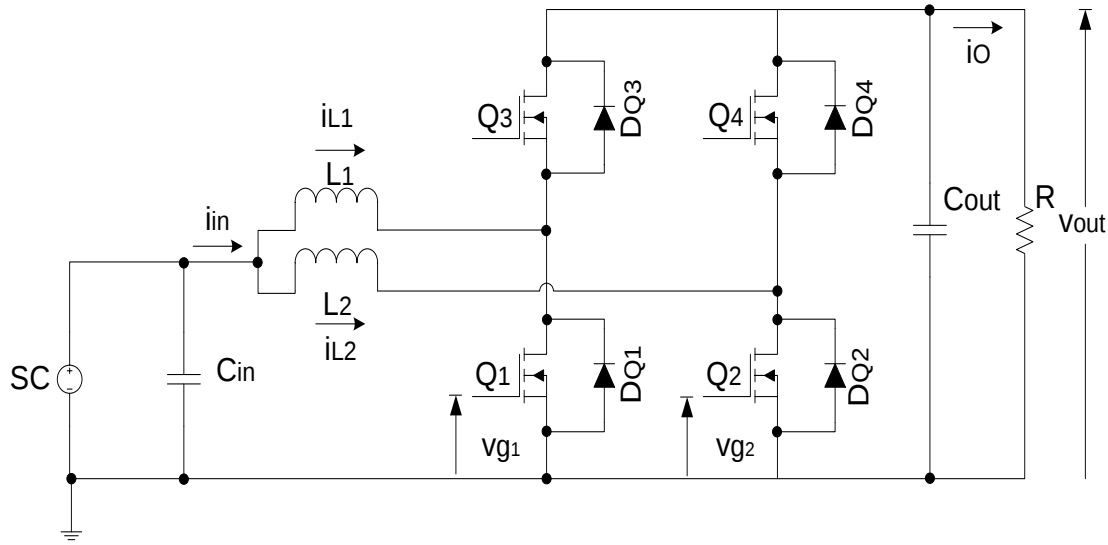


Fig. 3.1. Topología del convertidor.

La disposición del convertidor y los elementos que lo constituyen se muestran en la Figura 3.1. El diagrama esquemático y de la PCB aparecen en el Apéndice B. El convertidor consiste de cuatro Mosfet (transistor de efecto de campo metal-óxido-semiconductor) y cuatro diodos conectados en antiparalelo en una configuración tipo medio puente bidireccional de dos fases. Cada transistor tiene su propio diodo en antiparalelo el cual conduce corriente durante el periodo de conducción libre. Los dos inductores se pueden usar como el inductor "boost" durante el modo de operación de elevación de voltaje o como filtro pasa bajas en el modo de operación de reducción de voltaje. Tanto el capacitor de entrada C_{in} como el capacitor de salida C_{out} sirven como un buffer de energía con poco rizo. Con las corrientes de inductor entrelazadas se reduce el rizo de la corriente que va hacia los capacitores.

En la Figura 3.2 se muestra el esquema general del sistema de tracción del VE. La energía suministrada por el convertidor se envía al inversor para alimentar a una máquina síncrona de imanes permanentes (MSIP). El objetivo principal de este trabajo es el diseño y construcción del convertidor CD-CD que se colocará en el

sistema de tracción del VE, de la forma mostrada en la Figura 3.2 (recuadro azul de la figura).

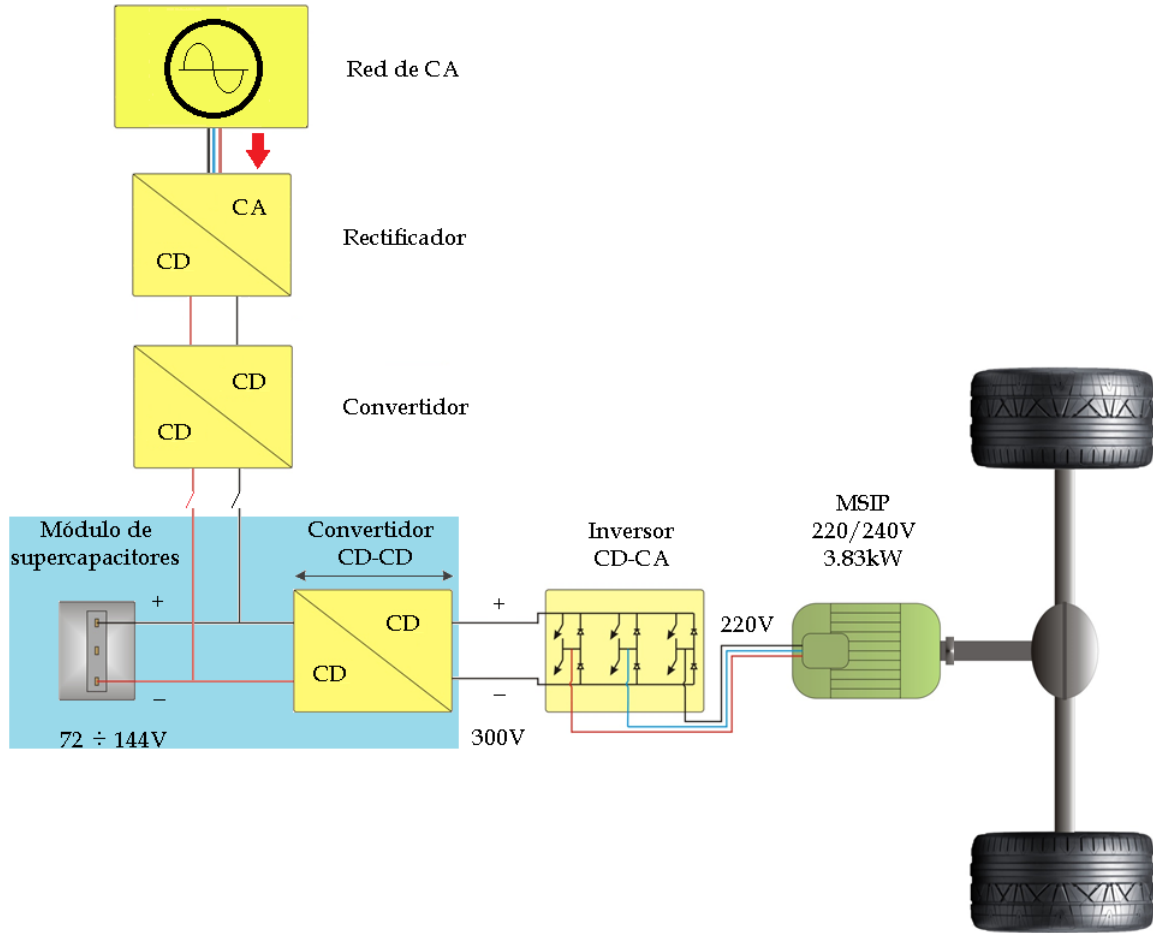


Fig. 3.2 Esquema general del sistema de tracción del VE.

3.2.2 Principio de operación del convertidor

El convertidor opera en un modo entrelazado. La función puede ser descrita como un convertidor buck o boost (dependiendo de la dirección de la corriente promedio por el inductor). Si la corriente promedio del inductor es positiva, usando el sentido mostrado en la Figura 3.1, la función del convertidor es elevar el voltaje (boost). Si la corriente del inductor promedio es en cambio negativa, la función será la de reducir el nivel de voltaje (buck). En la función de elevación del voltaje, el flujo de potencia es desde los SC hacia el motor (tracción), y por el contrario cuando el flujo de potencia se invierte, el motor pasa a modo de frenado regenerativo y el convertidor trabajaría en modo de bajada ya que la energía sería suministrada desde el lado de alto voltaje donde se encuentra el bus de 300 VCD, hacia el lado de bajo voltaje donde se conectan los SC.

El convertidor en medio puente tiene un límite entre el modo de conducción continua (MCC) y el modo de conducción discontinua (MCD), cuando la corriente promedio del inductor es igual a cero y esto ocurre por ejemplo, cuando el convertidor cambia de modo buck a boost y viceversa. El punto de operación del convertidor medio puente es dependiente de los voltajes en ambos lados del convertidor y viene dado por el ciclo de trabajo d [77].

Los interruptores del convertidor en medio puente son interruptores que trabajan por parejas, lo que significa que cuando el transistor superior (Q_3) está en conducción, el transistor inferior (Q_1) se encuentra apagado y viceversa. Lo mismo ocurre con la rama de los otros dos transistores (Q_2 y Q_4). Si ambos transistores de una misma rama conducen al mismo tiempo, existe un corto circuito y se destruyen los transistores, por lo que es imprescindible introducir un tiempo muerto (t_d) entre los tiempos de activación y desactivación de los dispositivos semiconductores de potencia de una misma rama.

Un convertidor entrelazado se compone de “N” celdas de conmutación que comparten la misma fuente de entrada y el mismo capacitor en la salida. En este trabajo se tienen inductores individuales en la entrada. La energía es llevada desde el SC hasta la carga representada por R, a un nivel más alto de voltaje. Si se cambian las posiciones de R y SC según el sentido de la corriente el circuito opera en modo reductor y el voltaje en la carga resistiva es menor que SC. Para un uso como interfaz de SC y un sistema inversor-motor, se conecta el SC del lado de bajo voltaje en paralelo con C_{in} mientras que el lado de alto voltaje se conecta al accionamiento del motor. En la Figura 3.1 se muestran los voltajes v_{g1} y v_{g2} en las compuertas g_1 y g_2 , los cuales estarán desfasados 180° uno con respecto al otro. Este desfase origina una disminución importante en el rizado de las corrientes de entrada y salida [78, 43, 79]. Este efecto se muestra en la Figura 3.3 para un convertidor de dos ramas. Los transistores complementarios operan del mismo modo pero con un tiempo muerto, t_d .

Al tener dos ramas, la frecuencia del rizado de la corriente de entrada aumenta al doble pero disminuye en magnitud.

Se tienen dos desventajas en este tipo de configuración, la primera es que se tiene un rango limitado de conversión de voltaje (una razón de conversión máxima de 4 veces) y la segunda es que, si no se tiene un control efectivo de las corrientes se presenta una división de corriente diferente entre las ramas del convertidor lo que puede provocar inestabilidad.

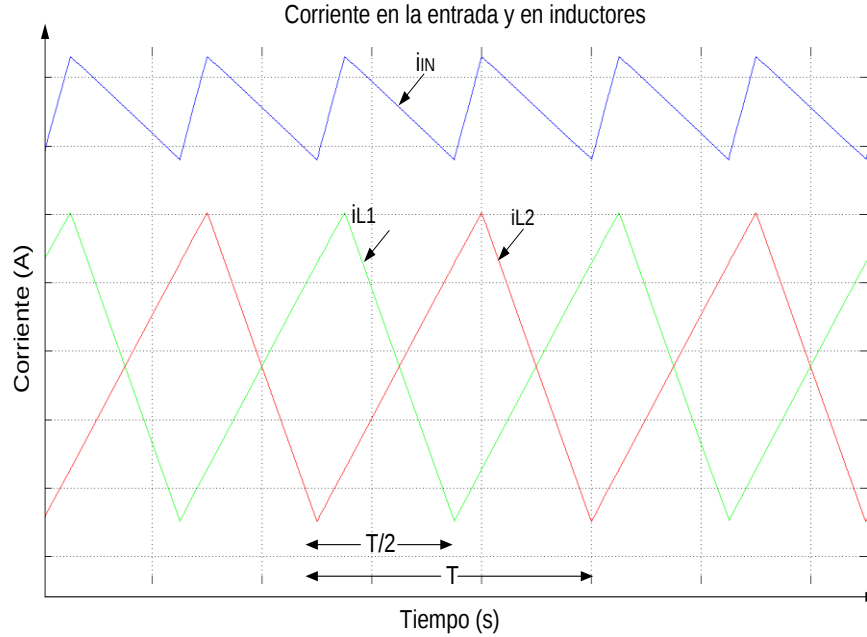


Fig. 3.3 Formas de onda ideales para el convertidor en modo subida.

La Figura 3.4 muestra las formas de onda ideales para la topología usada con dos inductores en la entrada para ciclos de trabajo d mayores a 0.5, que es el modo elevador de voltaje. En dicha figura se muestran los voltajes en las compuertas ($v_{g1}(t)$, $v_{g2}(t)$), la corriente en la entrada ($i_{in}(t)$), las corrientes por los inductores $i_{L1}(t)$ e $i_{L2}(t)$ y el voltaje en el bus de CD ($v_{out}(t)$). Se asume que el convertidor trabaja en modo de conducción continua y que la corriente de entrada i_{in} se divide de forma equitativa en las dos ramas del convertidor.

Cuando un Mosfet está apagado su voltaje en las terminales drenador-fuente es igual al voltaje de salida v_{out} y cuando está encendido es igual a cero. El rizado Δi_{in} se expresa como [81]:

$$\Delta i_{in} = \frac{v_{in} d T}{L_{in}} \left(\frac{1-2d}{d} \right) \quad (3.1)$$

Al usar la relación de conversión que se obtiene de calcular los Volts-segundos positivos y negativos del inductor se obtiene la expresión final [81]:

$$\frac{v_{out}}{v_{in}} = \frac{1}{(1-d)} \quad (3.2)$$

para valores de $0 < D < 1$, que es igual a la relación para un convertidor de subida de una sola celda operando en modo de corriente continua en el inductor.

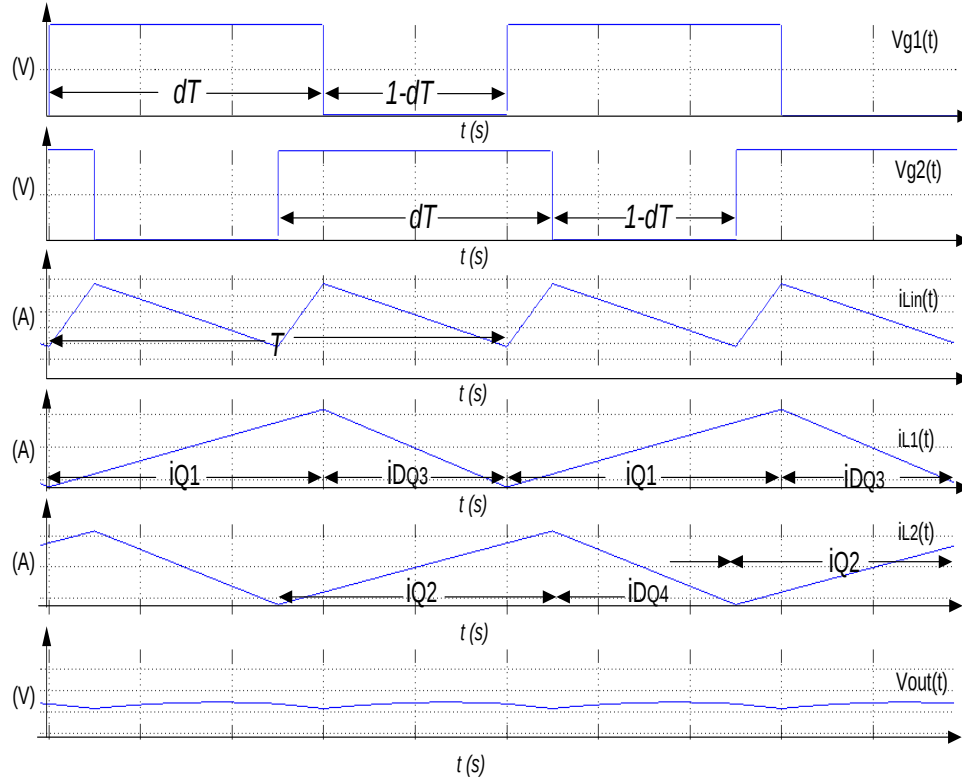


Fig. 3.4 Formas de onda ideales para $d > 0.5$.

El tipo de control utilizado es en modo de control de corriente pico (MCCP), el cual es un método bien estudiado y usado ampliamente para convertidores en electrónica de potencia. Al igual que en [80], se usa un microcontrolador para la implementación del control.

3.3 DISEÑO Y CONSTRUCCIÓN DEL CONVERTIDOR

En esta sección se describe el proceso de diseño del convertidor basado en las especificaciones para la selección de los componentes. El prototipo es capaz de alimentar una carga con una potencia máxima de 8kW y 300V. Tiene un voltaje de entrada variable de 72V-144V y el voltaje en el bus de CD es fijo. Se usó una frecuencia de conmutación del tipo forzada a 40 kHz. En la tabla 3.1 se muestran los principales requerimientos.

En este trabajo el prototipo consta de tres partes principales. La primera es el circuito de potencia que se construye con dos inductores, cuatro Mosfet con diodos en anti paralelo y capacitores de entrada y en el bus de CD. El segundo circuito es el circuito de accionamiento de compuertas donde se emplea el circuito integrado IR2213. Por último para el control se utiliza el microcontrolador TMS320F28027 de Texas Instruments a partir del cual se generan las señales de disparo para las compuertas de los IGBT's.

TABLA 3.1
ESPECIFICACIONES DEL PROTOTIPO

Parámetro	Valor
Potencia máxima continua a la salida	8 kW
Rango de voltaje en la entrada	72 V - 144 V
Voltaje continuo a la salida	300 V
Frecuencia de conmutación	40 kHz
Rizado máximo de corriente con potencia máxima continua y voltaje de entrada mínimo	<10%
Rizado máximo de voltaje con un voltaje máximo	<2%

3.3.1 Selección de componentes

Los principales componentes que generan la mayor cantidad de calor son los dispositivos semiconductores. El disipador de calor, por lo general, representa cerca de un tercio de volumen y peso total del convertidor, y por lo tanto su selección es de gran importancia en el diseño.

La mayoría de las pérdidas en el circuito ocurren en los dispositivos semiconductores, por lo que las pérdidas deben ser estimadas de forma teórica para conocer las necesidades de disipación de calor así como para la selección de componentes que permitan una operación lo más eficiente posible. Las pérdidas en los circuitos de control y protección no son consideradas.

3.3.1.1 Dispositivos semiconductores y disipador de calor

Considerando bajas caídas de voltaje cuando operan y una alta frecuencia de conmutación, se seleccionan los dispositivos Mosfet en lugar de los IGBT, debido a que los Mosfet pueden trabajar a mayores frecuencias con menos pérdidas.

Se realiza una primera estimación de las pérdidas del semiconductor según el procedimiento descrito en [81] (ver Apéndice A), el cuál asume formas de onda ideales con pendientes lineales entre los instantes de conmutación. Varios dispositivos Mosfet, con sus respectivos diodos se compararon, lo que resulto en la selección de los Mosfet APT100M50J de 500V y 100A.

La tabla 3.2 enlista las pérdidas en los Mosfet y diodos en los extremos del punto de operación. En los cálculos se usa la resistencia en conducción ($R_{DS(on)}$) del Mosfet a una temperatura de 100°C ($R_{DS(on)}=38m\Omega$) y los parámetros del diodo se tomaron considerando una corriente de 75A entre las terminales fuente y drenador del diodo (I_{SD}). Se presentan los valores del diodo tomados de las gráficas correspondientes, como son el voltaje de activación (V_{FM}), tiempo de recuperación inversa (t_{rr}), carga de recuperación inversa (Q_{rr}) y la velocidad del decremento de la corriente de (di_F/dt) que se espera. Para calcular los tiempos de conmutación se usa una impedancia del circuito de accionamiento de compuerta de 1.5Ω [82], un resistor de compuerta de 3Ω y un voltaje entre la compuerta y fuente de 15V.

TABLA 3.2
PÉRDIDAS ESTIMADAS PARA EL CONVERTIDOR CON $P_O=8\text{kW}$, $L_{IN}=48.8\text{mH}$

V_{in} (V)	V_o (V)	d	I_L (A)	di_F/dt (A/ μs)	t_{rr} (ns)	Q_{rr} (μC)	V_{FM} (V)	ΔI_{inmin} (A)	ΔI_{inmax} (A)	P_T (W)
72	300	0.76	56	630	200	2.5	1.0	43	70	409
144	300	0.52	46	630	425	14	1.0	39	4.3	243

El punto de operación más demandante está señalado en la tabla 3.2, que es la condición de voltaje de entrada más bajo con un voltaje y potencia de salida máximos, en este caso se tienen unas pérdidas de potencia total estimadas (P_T) de 409W, sin embargo se considera una disipación de potencia de 425W para calcular la resistencia térmica ($R_{\Theta SA}$) requerida como se observa en la Figura. 3.5.

Asumiendo una resistencia térmica entre la unión y casco ($R_{\Theta JC}$) de $0.15^\circ\text{C}/\text{W}$, entre casco y disipador ($R_{\Theta CD}$) de $0.13^\circ\text{C}/\text{W}$ y un incremento de 60°C entre el disipador y el ambiente, se calcula una resistencia térmica de $0.18^\circ\text{C}/\text{W}$ usando la ecuación [108]:

$$T = T_j - T_a = P_T (R_{\Theta JC} + R_{\Theta CD} + R_{\Theta SA}) \quad (3.3)$$

$$115^\circ\text{C} - 35^\circ\text{C} = 425\text{W} (0.15^\circ\text{C}/\text{W} + 0.13^\circ\text{C}/\text{W} + R_{\Theta SA}) \quad (3.4)$$

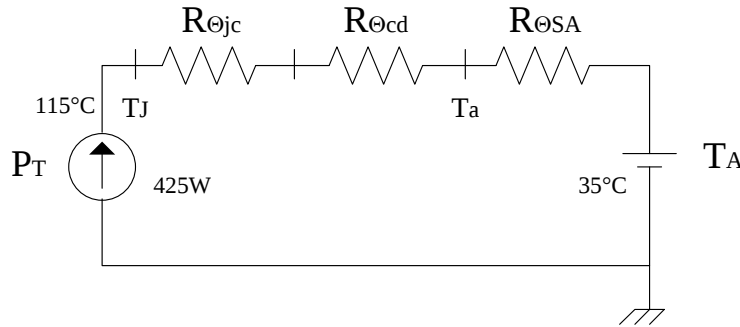


Fig. 3.5 Representación del circuito térmico.

Después de considerar los requerimientos de disipación de calor se usa un disipador de calor de la marca Fischer Electronik de rango $0.06^\circ\text{C}/\text{W}$ el cual tiene un ventilador estándar de 15V. En la Figura 3.6 se muestra una fotografía de los cuatro Mosfet unidos al disipador.

3.3.1.2 Selección de los componentes magnéticos

El valor del inductor está ligado directamente con el rizado de corriente, dependiendo del valor del rizado así serán los esfuerzos máximos presentes en los dispositivos semiconductores y los valores picos de corriente que se obtengan.



Fig. 3.6 Interruptores Mosfet unidos al disipador de calor.

Para el cálculo del inductor se toman en consideración tres condiciones: a) la ecuación que define el voltaje en el inductor, b) la corriente de mayor amplitud, la cual se obtendrá en modo elevador y c) el ciclo de trabajo d del convertidor en modo elevador, debido a que en este modo se obtienen las mayores corrientes ($d > 0.5$) y se consideran los casos de mayor exigencia para el diseño ($V_{in}=144V$ y $R_L=12\Omega$).

Tomadas en cuenta dichas condiciones se calcula el valor del inductor comenzando por la ecuación que define el voltaje del inductor, se tiene que:

$$V_L = L \frac{di_L}{dt} \quad (3.5)$$

Para la ec. 3.5 se redefinen

$$di_L = \Delta i_L; \quad dt = t_{on} \quad (3.6)$$

Para $d > 0.5$, la corriente pico a pico del inductor de entrada se obtiene al integrar los Volts-segundos positivos aplicados al inductor de entrada. Se utiliza la forma de onda de $V_{Lin}(t)$ presentada en la Figura 3.4, por lo que

$$\Delta i_{in} = \frac{1}{L} \int_0^{dT-T/2} v_{in}(t) dt = \frac{v_{in}}{L} \left(d - \frac{1}{2} \right) T \quad (3.7)$$

Simplificando se tiene

$$\Delta i_{in} = \frac{v_{in} dT}{L} \left(\frac{2d-1}{d} \right) \quad (3.8)$$

Donde:

Δi_{in} - Rizo de corriente en el inductor (A)

T - Periodo de conmutación (s)

f_c - Frecuencia de conmutación (Hz)

v_{in} - Voltaje de entrada (V)

d - Ciclo de trabajo

L - Inductancia de entrada (μH)

Los inductores fueron diseñados para tener un rizado de corriente menor a 10% bajo la condición más demandante (V_{in} igual a 72V y V_{out} igual a 300V).

El material a emplear para los devanados, el número de vueltas, dimensiones del núcleo se obtienen considerando los cálculos del rizado de la corriente propuesto según las ecuaciones (3.5) y (3.8). Además de los resultados obtenidos mediante el programa de diseño Metglas DCC core obtenido en la página web del fabricante [84]. Los devanados fueron enrollados usando tiras de cobre de 54 mm x 0.1016 mm con una capa de aislamiento de papel Nomex de 100 μm entre cada vuelta. Al final se obtuvo una inductancia de 48.8 μH .

Se seleccionan los núcleos de los inductores del tipo Alloy de Metglas [83]. Este material es construido con acero de material amorfo Alloy 2605SA1, de la familia C-Cores POWERLITE®, provee beneficios tanto en diseño como en rendimiento sobre los de Si-Fe, ferrita y núcleos MPP debido a las siguientes características: alta densidad de flujo de saturación (1.56T) según los datos proporcionados por el fabricante, peso y volumen reducidos (permitiendo diseños compactos), bajo incremento en la temperatura, disminución de pérdidas además de ser un producto comercial con diferentes dimensiones a escoger. Las ecuaciones de diseño para inductores al usar núcleos de metal amorfo con una alta corriente se tomaron de [85, 86]. El diseño final aparece como es dado por el programa en la Figura 3.7 y sus características principales son presentadas en la Tabla 3.3

TABLA 3.3
CARACTERÍSTICAS PRINCIPALES DEL INDUCTOR L_{11} Y L_{22}

Propiedad	Valor
Inductancia (μH)	48.8
Resistencia medida (Ω)	0.58
Rizado de corriente pico-pico calculado (A)	$\Delta I_{in} = 9.3\text{A}$ con $D=0.76$
Número de vueltas	12
Frecuencia (kHz)	40
Número del tipo de núcleo y fabricante	AMCC-50, Metglas
Material del núcleo	Metal amorfo, Alloy 2605SA1
Devanado (mm)	Tiras de cobre, 54 x 0.1016
Peso calculado (kg)	0.59
Pérdidas calculadas en núcleo y devanado (W)	19.27

Metglas®, Inc.

Inputs to DC Reactor Core Design Tool

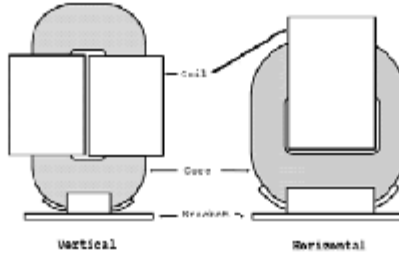
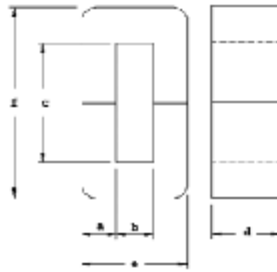
Inductance	I _{peak}	DC Current	High Freq Ripple	Frequency	Insulator Thickness	Former Thickness	Ambient Temp	Air Flow	Number of Gaps	Core Size
henries	Amps	Amps	Amps	Hz	cm	cm	°C	cfm		
0.0000488	102.3	93	9.3	40000	0.013	0.2	40	0	2	AMCC50

Core size selected by Designer AMCC50

Summary of DC Reactor Design

No. of Turns	Copper Area	Copper Thknss	Copper Width	Total Gap	Spacer Per Leg	Copper Loss	Core Loss	Total Temp
	sq.cm	cm	cm	mm	mm	watts	watts	°C
12	0.27	0.05	5.4	0.7	0.4	4.65	14.62	73

CORE DETAILS



NOTE:

- 1) Calculations are for still air with no cooling device.
- 2) High frequency losses are only calculated for fundamental.
- 3) Rac is based on the Dowell formula.
- 4) One coil on the core is assumed for surface area calculation.

Core Data

Part No.	A mm	B mm	C mm	D mm	E mm	F mm	Lm cm	Ac sq.cm	Mass kg	Wa sq.cm	WaAc cm4
AMCC50	16	20	70	25	52	102	24.9	3.3	0.59	14	46.2
AMCC50 * 1	16	20	70	25	52	102	24.9	3.3	0.59	14	46.2

METGLAS ALLOY2605SA1

MASS +(-) 3%

Designs generated by this software are believed to be accurate and reliable , but are presented without guarantee or warranty, expressed or implied. Designer needs to verify all the information provided in this software using it in actual circuitry.

Any additional design questions should be directed to: Metglas Inc. Applications Development Group at 1-800-581-7654 OR e-mail questions to Metglas@metglas.com.

Fig. 3.7 Resultados dados por el software de diseño de Metglas para un inductor de entrada.

3.3.1.3 Selección de capacitores de salida

La selección de los capacitores conectados en paralelo que forman el capacitor equivalente de salida C_{out} se hizo en base a la corriente y rizo de corriente calculada, por ello se eligió utilizar capacitores de polipropileno en vez de electrolíticos. Se

emplean de la marca CDE cuyo modelo es el UNL6W30K-F con capacidades de 30μF y 600V que al final se conectan en paralelo para tener un valor de 180μF.

En el convertidor CD-CD se cuenta con un capacitor C_{out} que cumple con dos funciones: la primera función es operar como un capacitor de desacople entre el inversor y el convertidor cuando trabaja en modo reductor, y la segunda función es ser el capacitor de filtro de salida del convertidor en modo de subida.

Para el cálculo del valor de la capacitancia, se tiene:

$$i_c = C \frac{dv_c}{dt} \quad (3.9)$$

Por lo que

$$dv_c = \frac{1}{C} \int_0^{d*T} i_c dt \quad (3.10)$$

Al considerar al convertidor en modo de subida, el voltaje en el capacitor es igual al voltaje de salida, entonces:

$$C = \frac{d * I_o}{\Delta_{v_o} f_c} \quad (3.11)$$

Donde:

C - Capacitor (F)

f_c - Frecuencia de conmutación (Hz)

I_o - Corriente de salida (A)

Δ_{v_o} - Rizado del voltaje de salida (V)

d - Ciclo de trabajo

Con la configuración del convertidor en modo elevador, se determina cuál es el voltaje máximo que debe soportar el capacitor, además que es necesario considerar el rizado y cualquier posible perturbación de voltaje en este punto. El nivel de voltaje soportado debe obedecer a la expresión siguiente.

$$V_C \geq V_{out}$$

Para la aplicación en el convertidor en modo elevador es deseable tener un valor de capacitancia lo mayor posible, ya que así el filtrado será mejor además de brindar una protección a los Mosfet contra picos de voltaje elevados. El mayor inconveniente de utilizar un capacitor de un valor mayor es la corriente de carga, corriente que se produce en el momento de conectar este elemento a una fuente de energía, esta es de una magnitud mayor que la que fluye en estado estable. Las pérdidas en los filtros capacitivos originadas por los elementos resistivos en los capacitores son de un valor bajo y no se calculan.

La tabla 3.4 muestra los valores de los elementos a usar en el convertidor.

TABLA 3.4
ELEMENTOS CALCULADOS PARA EL CONVERTIDOR

Característica	Valor
Potencia	8kW
Inductor	48.8 μ H
C _{out}	180 μ F
ESR _{Cout}	1.5m Ω
C _{in}	120 μ F

3.3.2 Distribución de las conexiones del circuito

Para limitar la inductancia en serie y evitar grandes transitorios de sobre-voltaje en los dispositivos semiconductores en los instantes de conmutación, las conexiones del circuito fueron hechas usando barras planas como conductores.

Las terminales J1 y J2 conectan los inductores L1 y L2 a las terminales del drenador de los Mosfet. J5 es la terminal GND para la fuente de voltaje de entrada. Las señales de la tarjeta de disparo son conectadas de forma directa a las terminales de compuerta por medio de cable blindado. Los capacitores de salida son soldados en el bus de salida. Por último se conecta la carga a las terminales J3 y J4.

En la Figura 3.8 se muestra la capa superior que es usada para los voltajes positivos y en la Figura 3.9 se presenta la capa inferior usada para los voltajes negativos.

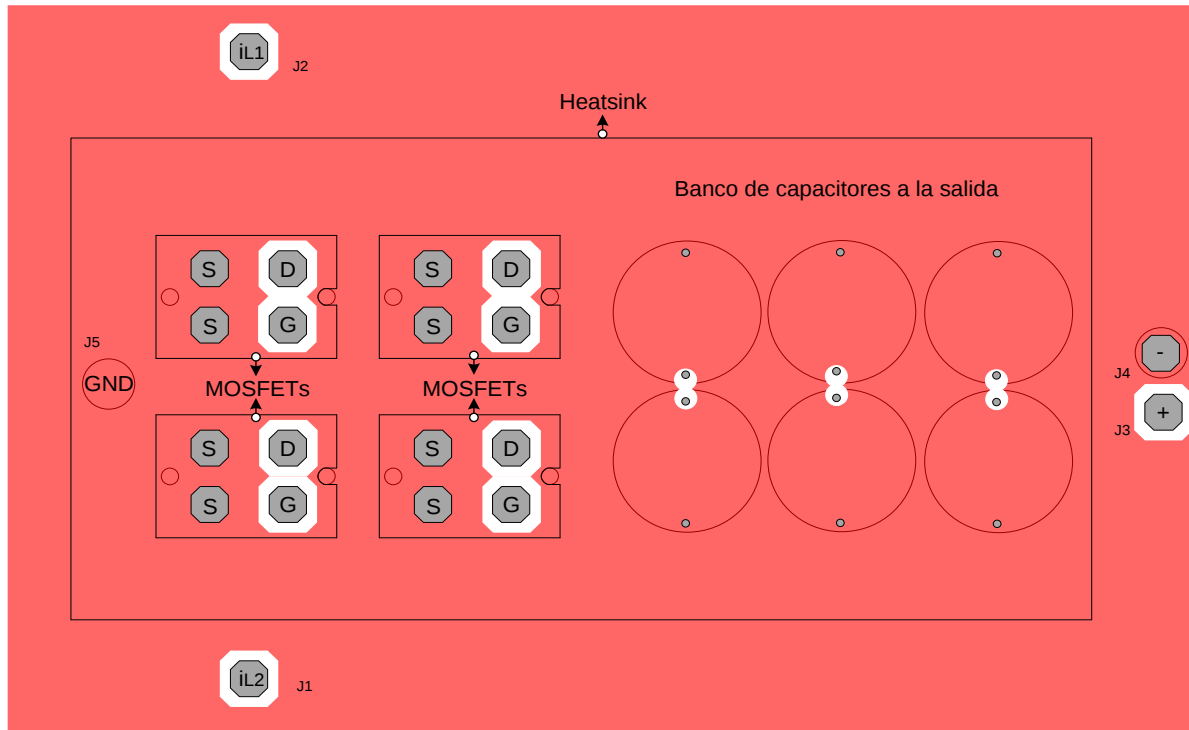


Fig. 3.8 Disposición de la conexión del convertidor para voltajes positivos.

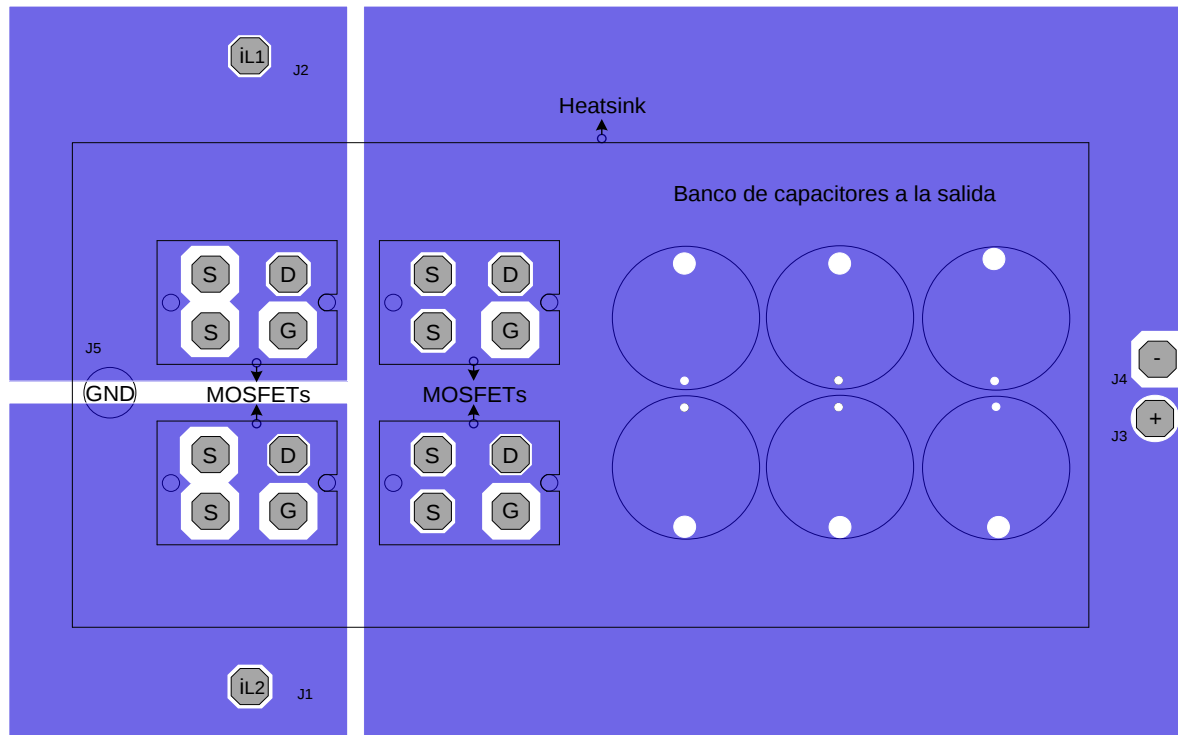


Fig. 3.9 Disposición de la conexión del convertidor para voltajes negativos.

Se usa papel NOMEX como medio aislante entre las placas positiva y negativa [87-89]. El grosor de cada placa de cobre y su correspondiente capa aislante es de 0.4 mm respectivamente. En la tabla 3.5 se resumen las características más importantes de este material [90] y en la Figura 3.10 se muestra una fotografía del área de conexión de los Mosfet en las dos placas.

TABLA 3.5
PROPIEDADES DEL MATERIAL AISLANTE

Propiedad	Valor
Resistencia dieléctrica subida rápida CA (kV/mm)	22
Temperatura continua máxima (°C)	150
Temperatura intermitente máxima (°C)	250
Resistencia de aislamiento después de inmersión en agua (kV/mm)	30.7
Conductividad térmica a través de la lámina (WmK)	0.114



Fig. 3.10 Detalle de las placas y su conexión con los Mosfet.

3.3.3 Microcontrolador empleado para el control del convertidor

Para implementar el sistema de control se selecciona un microcontrolador (μc). Los requerimientos para la selección del μc son los relacionados con la velocidad de cálculo, costo y complejidad. El muestreo del convertidor analógico digital (ADC), la acción del convertidor digital analógico (DAC) y la generación de la señal PWM son acciones que deben ser lo suficientemente rápidas para actualizar el lazo de control durante un tiempo menor al periodo de conmutación. Si el lazo de control es demasiado lento la corriente en el convertidor es inestable.

El convertidor se controla usando un μ c de Texas Instruments modelo TMS320F28027 el cual genera las señales de disparo que son usadas por el circuito de accionamiento de compuertas que activa a los Mosfet y es mostrado en la Figura 3.11. El MCCP usa dos transductores de corriente LEM que miden la corriente en cada uno de los inductores de entrada además de un transductor de voltaje en el bus de CD, los cuales sirven para formar los lazos (tanto el interno de corriente como el externo de voltaje) de retroalimentación del controlador.

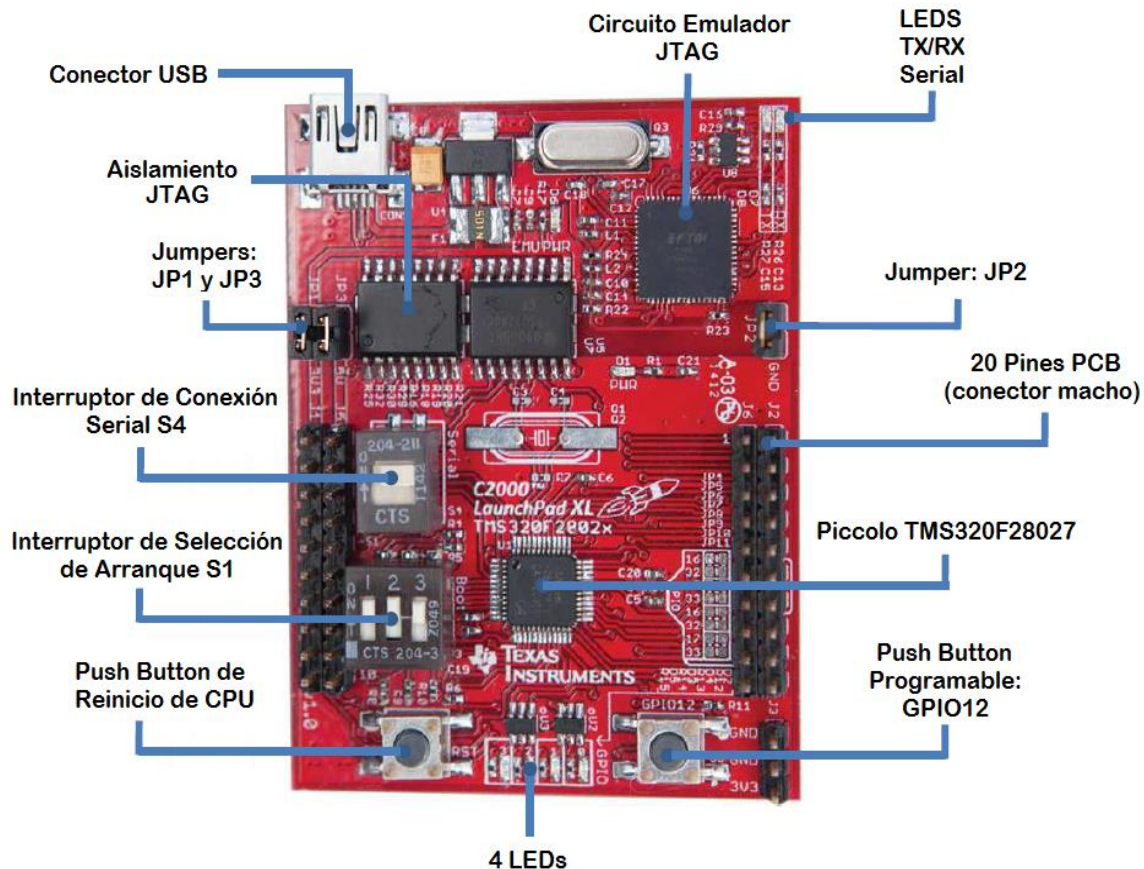


Fig. 3.11 Tarjeta de desarrollo LAUNCHXL-F28027.

En la Figura 3.12 se muestra el diagrama a bloques con los elementos que forman el μ c según la información del fabricante.

Características principales del μ c TMS320F28027

- CPU C28x™ de 32-bit.
- Ciclo sencillo de 32-bit MAC.
- Rendimiento de hasta 60-MHz.
- Compatibilidad total del software con generaciones previas.
- Memoria Flash: 32 KB.
- Memoria RAM: 6 KB.

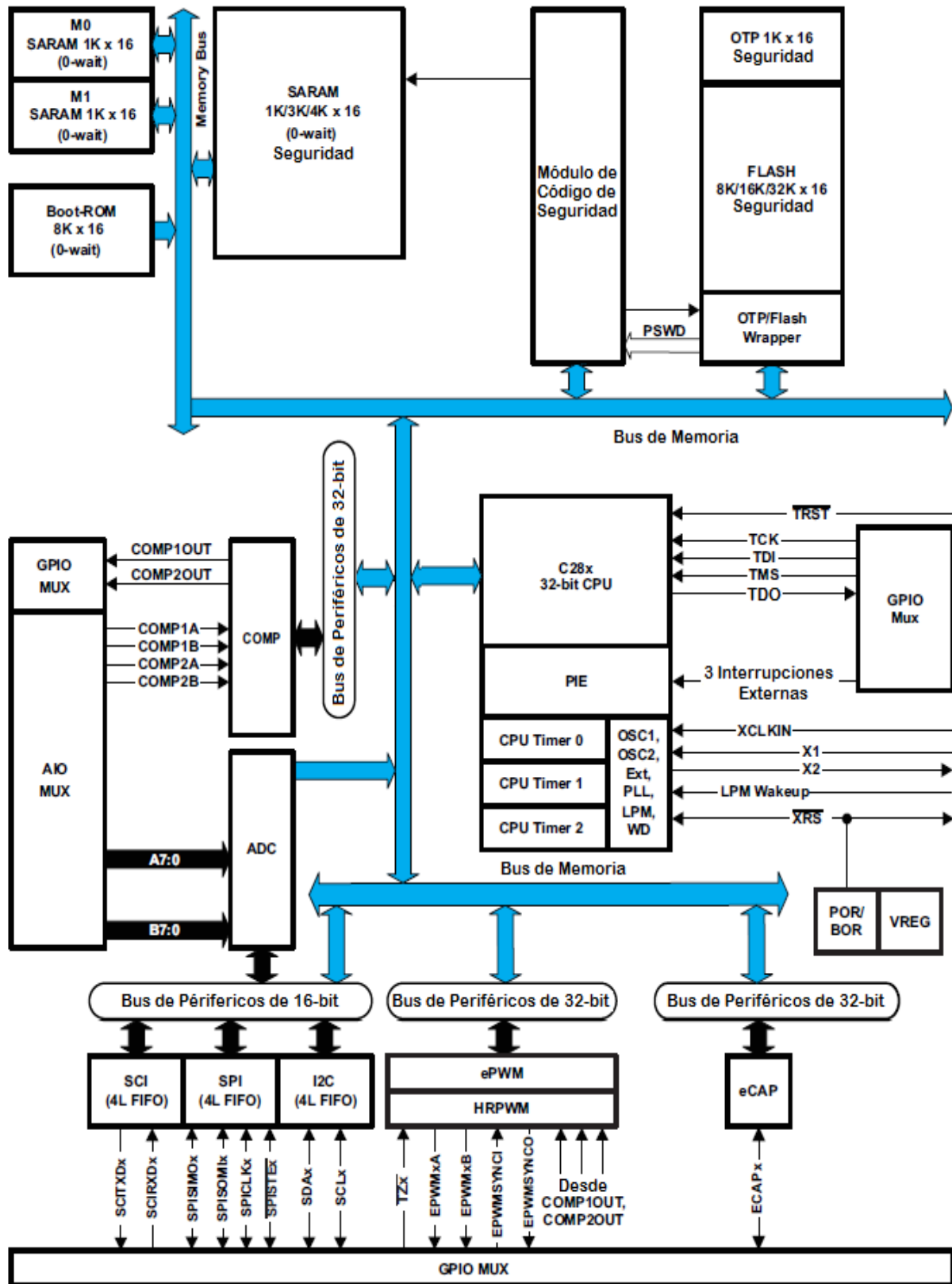


Fig. 3.12 Diagrama de bloques del μ c TMS320F28027 [107].

- Voltaje de alimentación 3.3V.
- Dos osciladores de alta precisión (10 MHz).
- Cuatro módulos PWM de 2 canales con resolución de 15 bits.
- Resolución de 150-ps en a frecuencia y ciclo de trabajo de la señal PWM.
- Dos convertidores analógico/ digital de 10 bits.
- Trece ADC de 12 bit con canales individuales de disparo y velocidad de 4.6 MSPS.
- Dos comparadores analógicos con referencia de 10 bits.
- Interfaz de comunicación serial.
- Hasta 22 I/O de propósito general.
- Temporizadores para CPU, PWM y watchdog.

3.3.3.1 Software y herramientas de desarrollo

Code Composer Studio® es un programa de Texas Instruments® que contiene todas las herramientas necesarias para el desarrollo y creación de aplicaciones empleadas en procesadores de la familia C2000. Con este programa se comunican la PC y el DSP para implementar los algoritmos de control. El entorno de desarrollo se presenta en la Figura 3.13.

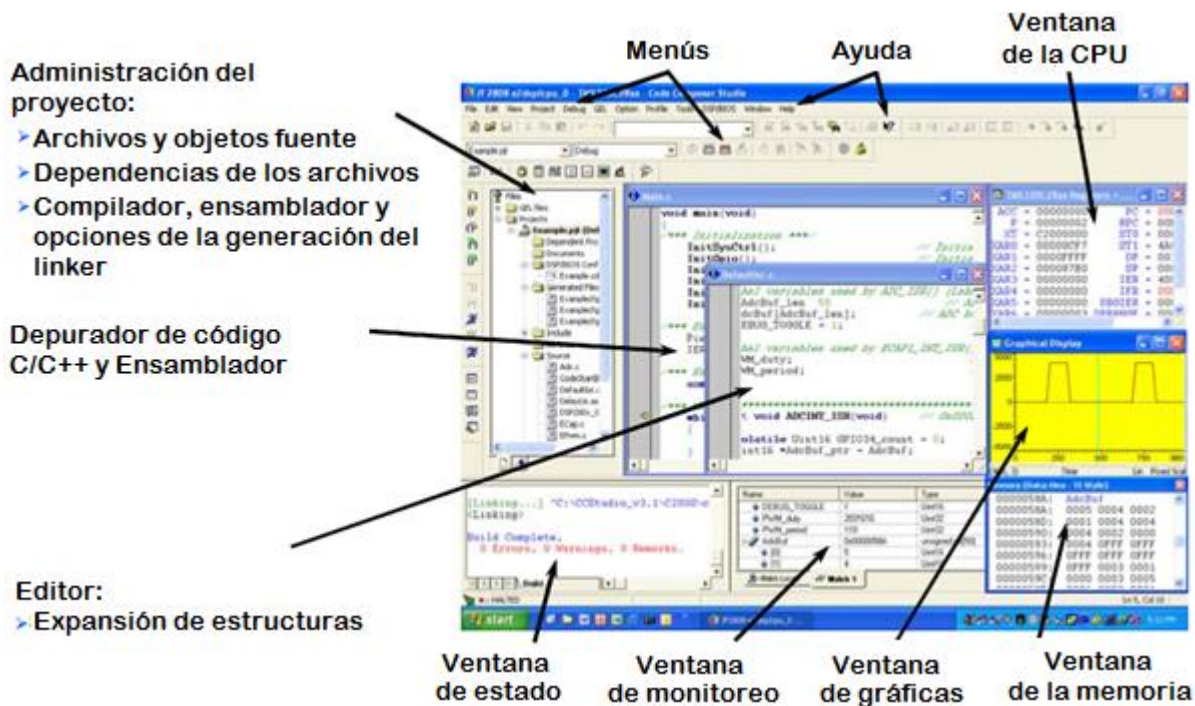


Fig. 3.13 Entorno de desarrollo de Code Composer Studio (CCS).

3.3.4 Tarjeta de control de señales de compuertas

Se usan circuitos accionadores de compuerta (gate drivers) para lograr una conmutación rápida y confiable. En la Figura 3.1 se puede ver que los transistores de la parte superior de ambas ramas necesitan una atención mayor ya que la terminal de la fuente del elemento no tiene la misma referencia que los de la parte inferior. La

marca fabricante de circuitos integrados International Rectifier® ofrece un conjunto de accionadores de compuertas para las topologías de medio puente, los cuales emplean la técnica de operación boot-strap para asegurar la conmutación de los interruptores superiores. En este trabajo se utilizan dos fuentes independientes para el circuito de disparo de los Mosfet ubicados en la parte superior de ambas ramas.

Los circuitos accionadores de compuerta son los encargados de proporcionar niveles de voltaje y corriente requeridos para alcanzar los estados de corte y saturación de los dispositivos semiconductores de potencia. En específico el IR2213 es capaz de operar a altas frecuencias de conmutación y solamente requiere de la conexión de algunos componentes adicionales, además es capaz de soportar voltajes de hasta 500 V en la etapa de potencia, entregar 2A máximos de corriente en la compuerta, tener una señal de compuerta de magnitud 10V- 20V junto con una entrada lógica de deshabilitación SD (shutdown) la cual puede inhibir las señales hacia la compuerta. En [108] se muestra una guía práctica para el cálculo de la resistencia de compuerta R_g .

Además de los circuitos IR2213 se requiere de una etapa de aislamiento para proteger el dispositivo de control. Esto se logra mediante el uso de optoacopladores HCPL-2531 que efectivamente separan el circuito de potencia del de control. Para un funcionamiento óptimo de los LEDs que conforman dicho dispositivo se requiere una corriente mínima de 16 mA según recomienda el fabricante, corriente que se toma del buffer inversor HD74LS240P que es un elemento amplificador que evita el efecto de carga en el circuito generador de señales. Es recomendable el uso de un diodo ultrarrápido conectado en paralelo con R_g para evitar que corrientes parásitas enciendan el Mosfet además de un diodo Zener que limite el voltaje en la compuerta. El diagrama eléctrico de la tarjeta se muestra en la Figura 3.14 y en la Figura 3.15 una fotografía.

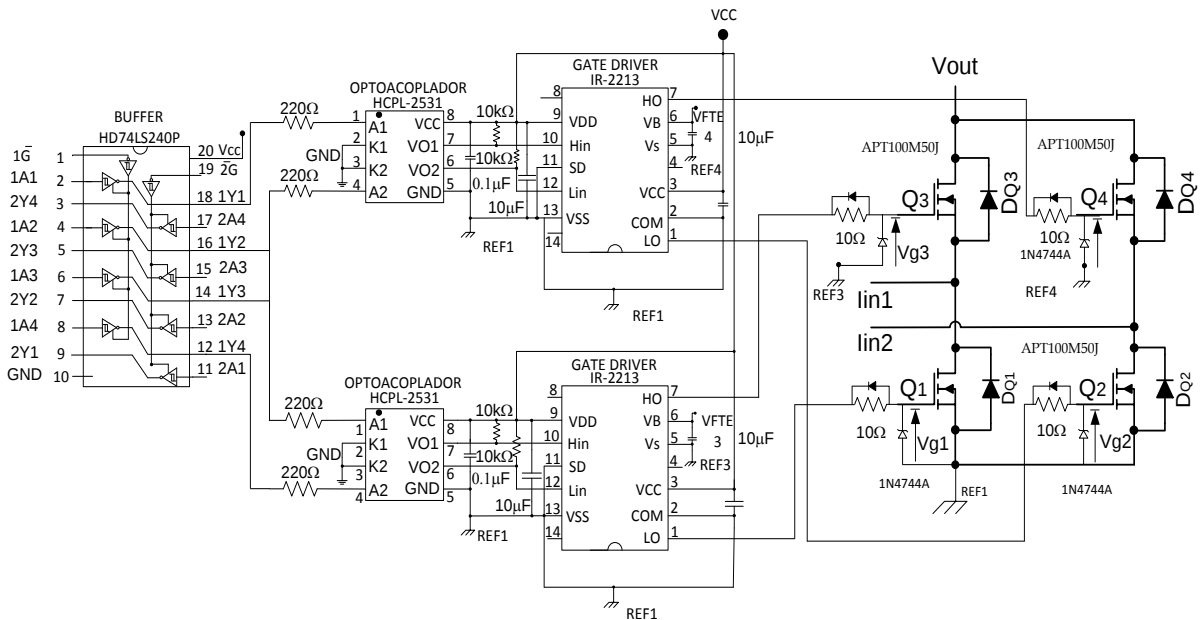


Fig. 3.14 Diagrama eléctrico de la tarjeta accionadora de compuerta.

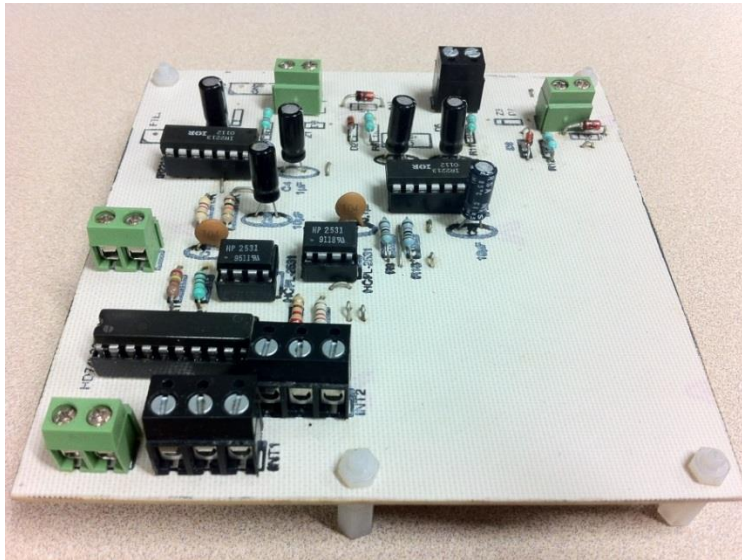


Fig. 3.15 Placa de aislamiento y accionamiento de compuertas.

3.3.5 Tarjeta de acondicionamiento y medición

Para lograr un control rápido y preciso es necesario tener mediciones de voltaje y corriente de forma rápida y exacta, además de que la influencia de la medición en el circuito sea tan pequeña como sea posible. Ya que el sistema de control sólo lee valores analógicos en un rango de 0 a 3.3 V los valores de voltaje y corriente tienen que ser escalados. Todo lo anterior se logra por medio de transductores de voltaje y corriente conectados en una placa de acondicionamiento y medición.

La placa se encarga de realizar las mediciones mediante transductores de la marca LEM® los cuales cumplen las funciones de medir y aislar. Se utilizan dos modelo LA 100-P/SP13 para la medida de la corriente que circula por cada una de las ramas del convertidor y uno tipo LV25-NP destinado para obtener la medida de voltaje del bus de CD.

3.3.5.1 Transductor de corriente LA100-P/SP13

Los transductores son capaces de medir una corriente de hasta los 100 A. Este tipo de traductores de corriente funcionan por compensación de efecto Hall, son de bucle cerrado y consiguen medir corrientes continuas, alternas, de impulso y mezcladas.

El circuito de acondicionamiento está formado por una fuente de corriente para la polarización del sensor que está en el rango de los 10mA de CD, un amplificador para dar una ganancia a la magnitud de la señal y un filtro pasa bajas, con este acondicionamiento se fija la señal en un rango para que pueda ser leída en el convertidor análogo-digital (DAC) del μ c.

En la medición en lazo cerrado (Figura 3.16), el voltaje de salida del sensor de efecto Hall se amplifica previamente y después se excita una etapa en push-pull cuya corriente de salida circula por una bobina secundaria arrollada en el núcleo magnético. El campo magnético creado en la bobina secundaria cancela el flujo del primario, manteniendo un nivel de flujo en el núcleo próximo a cero. Se cumple que: $I_p \cdot N_p = I_s \cdot N_s$. Generalmente, $N_p = 1$, con lo que la corriente en el secundario queda dividida por N_s . Por ejemplo, un sensor con $N_s = 1000$ (relación 1:1000) proporciona una salida de 1mA/A. El valor de la corriente I_s se puede obtener midiendo la caída de voltaje en una resistencia R_M . El fabricante especifica un valor mínimo de R_M que garantice la adecuada disipación de potencia del circuito y un valor máximo que evite su saturación.

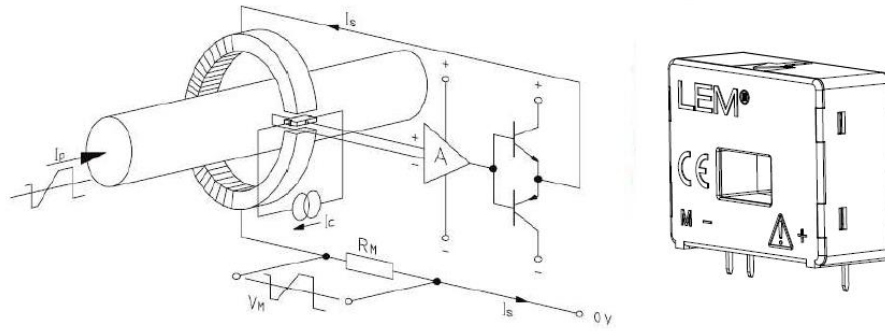


Fig. 3.16 Técnica de medición del transductor de corriente.

3.3.5.2 Transductor de voltaje LV25-P

Con la finalidad de medir con precisión el voltaje de CD se utiliza un convertidor de medida de voltaje en lazo cerrado (compensado) que también usa el efecto Hall. Para realizar una medición, una corriente proporcional al voltaje medido debe pasar a través de una resistencia externa R_1 , la cual es seleccionada e instalada en serie con el circuito primario del transductor. Otra ventaja de usar este elemento es que provee aislamiento entre el circuito de potencia y el de control. En la Figura 3.17 se muestra el diagrama de conexión del transductor de voltaje como lo proporciona el fabricante.

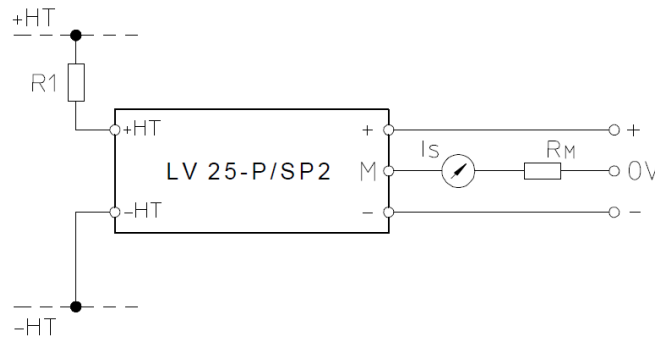


Fig. 3.17 Diagrama de conexión del transductor de voltaje.

Finalmente, en la Figura 3.18 se presenta una fotografía de la conexión de los elementos en la tarjeta de acondicionamiento y medición.

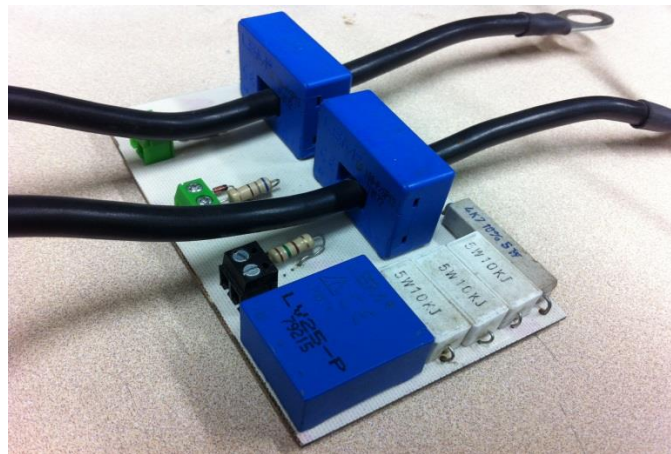


Fig. 3.18 Tarjeta de acondicionamiento y medición.

3.3.6 Fuente de CD empleada y su protección

Durante las pruebas se trabajó con una fuente de alimentación auto protegida y programable de voltaje y corriente de CD modelo TDK-Lambda GEN150-100 de la serie Genesys que alimenta al convertidor y simula el cambio en el voltaje de entrada del módulo de SC. Las características del equipo pueden consultarse en [109]. En la Figura 3.19 se muestra una imagen de la fuente.



Figura 3.19 Fuente TDK Lambda Gen 150-100.

Considerando que la fuente de CD utilizada no soporta la inversión del flujo de potencia (regeneración) es necesario colocar entre las terminales de salida de la fuente y las terminales del bus de CD del convertidor un arreglo de diodos como se muestra en la Figura 3.20.

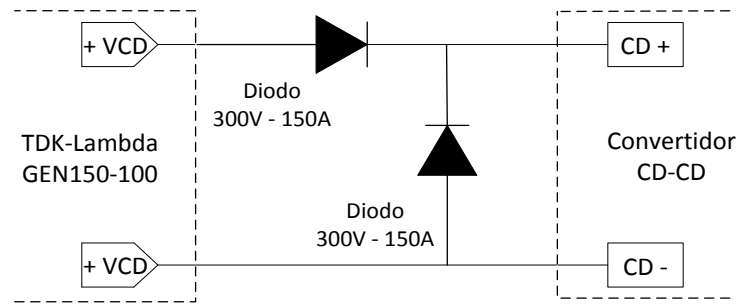


Figura 3.20 Diagrama eléctrico de la protección en las terminales de salida de la fuente.

La capacidad de los diodos que se usan es de 300V – 150A, estos parámetros se eligen de acuerdo a lo especificado en el manual de la fuente [109]. Los diodos están montados sobre un disipador de calor marca Fischer Electronik con un coeficiente térmico de rango 0.15 °C/W, este disipador está unido a un ventilador estándar de 12V como se ve en la Figura 3.21.



Figura 3.21 Diodos de protección para la fuente de alimentación programable.

3.3.7 Conexión del sistema

El convertidor en operación usa todos los elementos descritos en secciones anteriores como se ve en el diagrama de conexión de la Figura 3.22 y en la fotografía del sistema en operación presentado en la Figura 3.23.

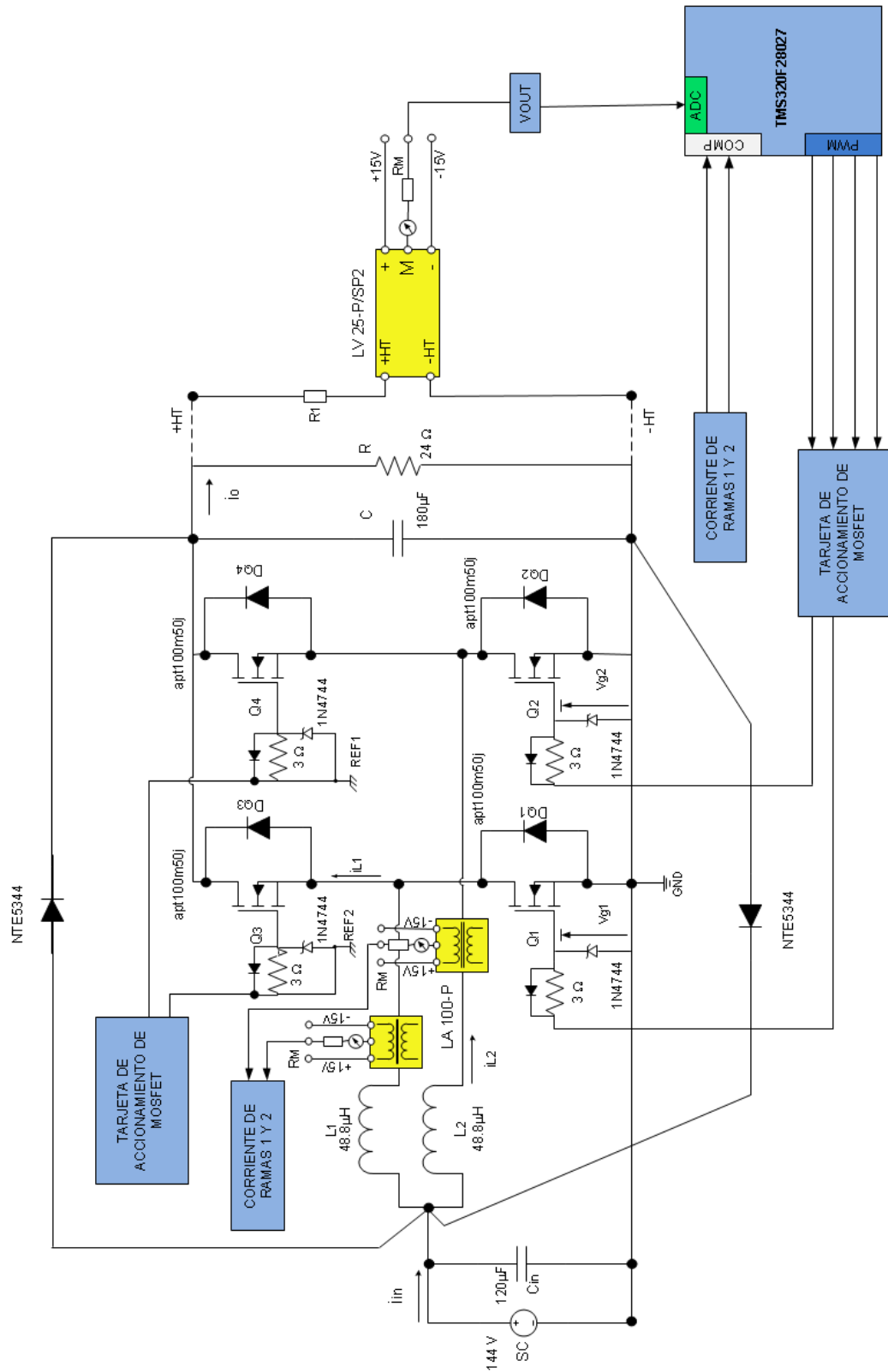


Fig. 3.22 Diagrama de conexión del convertidor.

La Figura 3.22 presenta un diagrama de conexión simplificado (para mayor detalle ver el Apéndice B).



Fig. 3.23 Fotografía del convertidor en operación.

3.4 VERIFICACIÓN EXPERIMENTAL

En la sección siguiente se mide y compara la eficiencia del convertidor.

3.4.1 Medición de eficiencia

Para validar los cálculos de las pérdidas se realizaron mediciones de eficiencia en los voltajes de entrada y salida con una potencia de salida definida en el convertidor. Las mediciones se hicieron usando dos puntas de voltaje diferencial y dos de corriente de un osciloscopio LeCroy WaveSurfer como se muestra en el diagrama de la Figura 3.24. Las mediciones se tomaron después de varios minutos en operación en las condiciones que se indican. Para una mejor precisión se tomaron y promediaron tres mediciones para obtener el resultado final. Se empleó la función de valores promedio del osciloscopio para determinar los niveles de corriente usados para los cálculos de potencia.

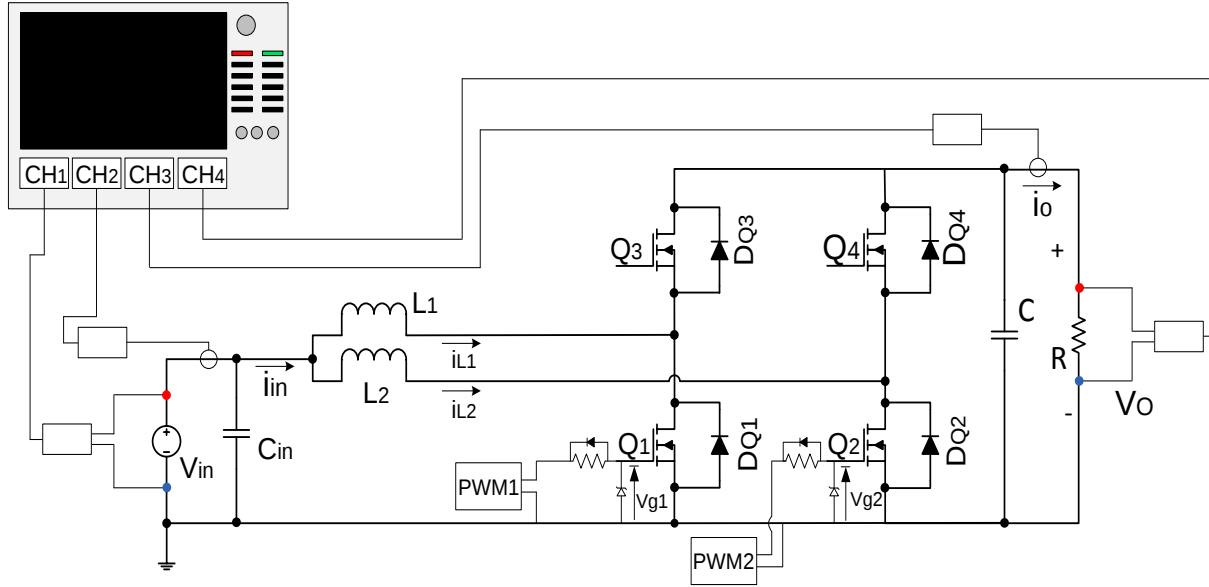


Fig. 3.24 Diagrama de conexiones para la medición de potencia del convertidor en operación.

Los resultados promedio, mostrados en la tabla 3.6, confirman que el convertidor opera con una eficiencia cercana a 95% sobre un amplio rango de condiciones. Existe una coincidencia entre las pérdidas calculadas y las medidas en el rango de condiciones de operación lo cual confirma la precisión de los cálculos de diseño. En general los valores de las eficiencias calculadas son menores a las obtenidas experimentalmente y esto es atribuido a pérdidas adicionales no consideradas en los cálculos tales como las conexiones del circuito y a las aproximaciones tomadas para el cálculo de pérdidas.

TABLA 3.6

COMPARACIÓN DE PÉRDIDAS DE POTENCIA CALCULADAS Y MEDIDAS EN EL CONVERTIDOR

Experimental						Calculado		
V_{in} (V)	V_o (V)	R (Ω)	P_{in} (W)	P_o (W)	η_m (%)	V_{in} (V)	V_o (V)	η_c (%)
110	298	26.5	3829	3618	94.5	110	300	95.5
144	300	26.5	3705	3541	95.6	144	300	96.3

3.5 ESTRATEGIA DE CONTROL

El esquema de control que se utiliza es el control de corriente pico [91], en el cual la salida del convertidor se controla por medio de la corriente de pico de conmutación $i_L(t)$. La señal de entrada del control es una corriente $i_L(t)$ y una red de control opera al transistor como interruptor, de tal forma que la corriente pico del transistor sea de un valor igual a v_{iref} . Como se muestra en la Figura 3.25. El ciclo de trabajo $d(t)$ se controla por v_{iref} así como de las corrientes del inductor, voltaje en el capacitor y

voltaje de entrada. Los convertidores que trabajan con una corriente controlada se dice que operan en el modo de control de corriente pico (MCCP).

En la Figura 3.25 y 3.27 se muestra el diagrama de bloque de un controlador de corriente, además la Figura 3.26 ilustra las formas de onda en operación en estado estable. Un pulso de reloj en la entrada Set del latch inicializa el periodo de conmutación causando que la salida Q del latch sea un alto y encienda el transistor. Mientras que el transistor conduzca, la corriente que circula es igual a la corriente del inductor $i_L(t)$, la cual se incrementa con una razón de cambio positiva igual a m_1 y depende de los valores de la inductancia, voltajes y carga del convertidor.

En convertidores más complicados, $i_L(t)$ debe seguir la suma de corrientes de varios inductores. Eventualmente la corriente $i_L(t)$ se incrementa a un valor igual a v_{iref} . Es en este punto que el controlador apaga el transistor lo que provoca que la corriente que fluye por el inductor disminuya en el tiempo que resta del periodo de conmutación.

El controlador debe medir la corriente de conmutación $i_L(t)$ con un elemento diseñado para tal fin para comparar $i_L(t)$ con v_{iref} usando, en este caso, un comparador analógico. En la práctica, se comparan voltajes proporcionales a $i_L(t)$ y v_{iref} , con una constante de proporcionalidad R_f . Cuando $i_L(t) \geq v_{iref}$, el comparador reinicia el latch lo que hace que el transistor se apague durante el tiempo restante del periodo de conmutación.

Se construye un lazo de retroalimentación para regular el voltaje de salida. El voltaje de salida $v_o(t)$ es comparado con un voltaje de referencia V_{ref} para generar una señal de error. Esta señal de error se aplica a la entrada de una red de compensación y, la salida de esta lleva se convierte en la señal de control v_{iref} . Para diseñar el lazo de retroalimentación se necesita simular las variaciones en la señal de control v_{iref} y como el voltaje de entrada $v_{in}(t)$ afecta al voltaje de salida $v_o(t)$.

La principal ventaja del MCCP es su dinámica simple. En primer lugar, la función de transferencia de control a la salida de pequeñas señales $\hat{v}_s(s)/\hat{i}_c(s)$ contiene un polo menos que $\hat{v}_s(s)/\hat{d}(s)$. En realidad, este polo es desplazado a una frecuencia alta, cercana a la frecuencia de conmutación del convertidor. Es cierto que el MCCP requiere de un circuito para la medición de la corriente de conmutación v_{iref} , sin embargo, en la práctica dicho circuito es también requerido en sistemas de control de ciclo de trabajo para una protección del transistor contra corrientes excesivas durante transitorios y condiciones de falla. El MCCP usa la información disponible de la medición de corriente durante la operación normal del convertidor para obtener dinámicas del sistema simples. Se pueden prevenir fallas debido a corrientes de

conmutación excesivas al limitar el valor de v_{ref} . Esto asegura que el transistor se apague cuando la corriente de conmutación sea demasiado alta.

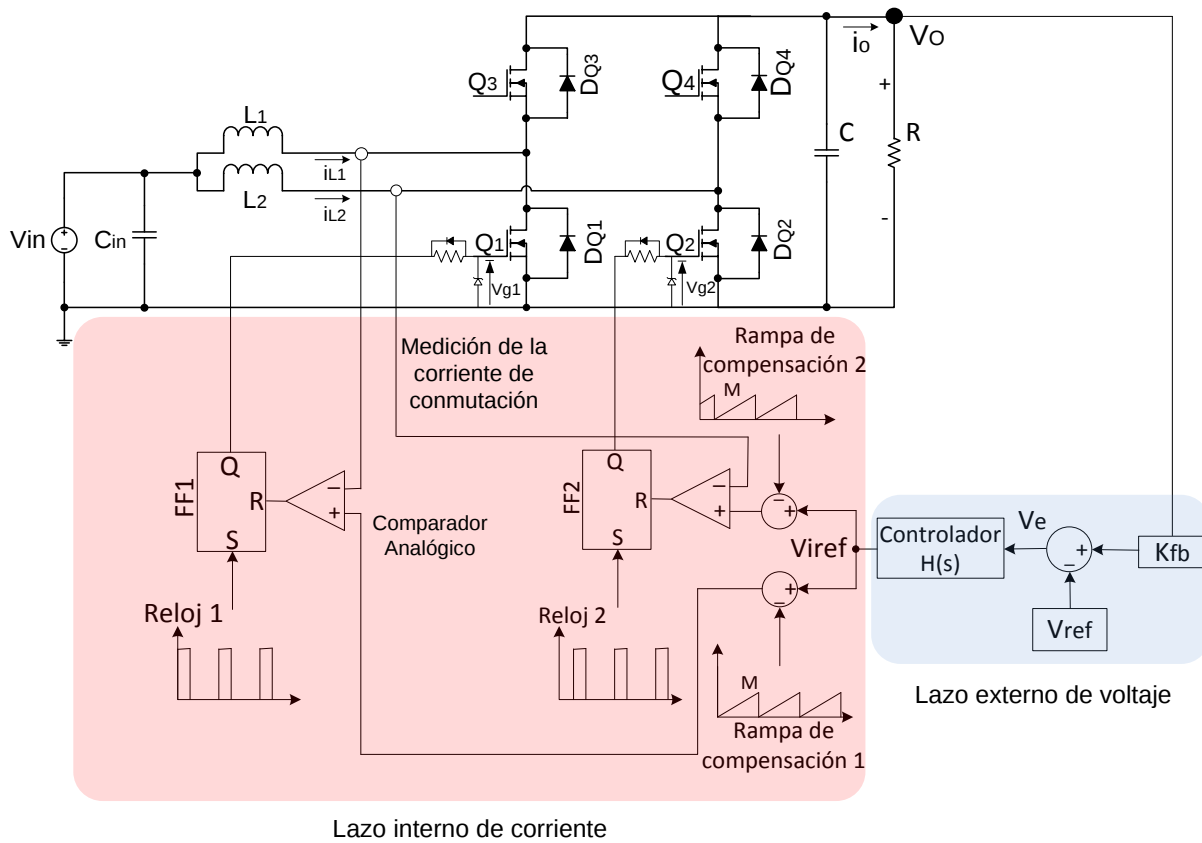


Fig. 3.25 Control de corriente de un convertidor redutor elevador entrelazado de dos ramas. La corriente pico transitoria reemplaza al ciclo de trabajo como la entrada para el control.

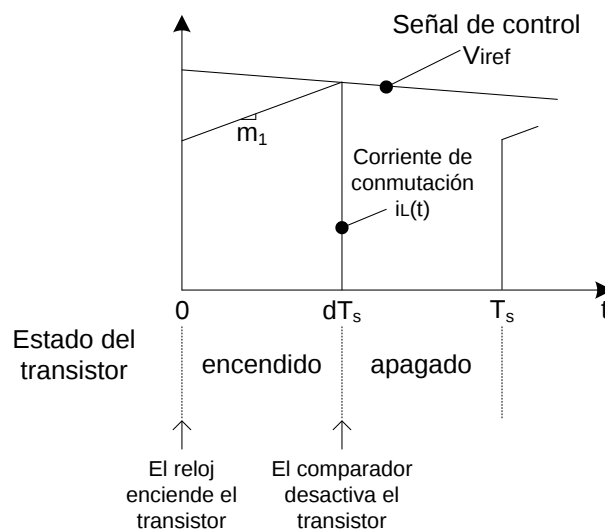


Fig. 3.26 Formas de onda de la corriente de conmutación $i_s(t)$ y corriente de control $i_c(t)$ para el sistema

de control de corriente del sistema de la Fig. 3.24.

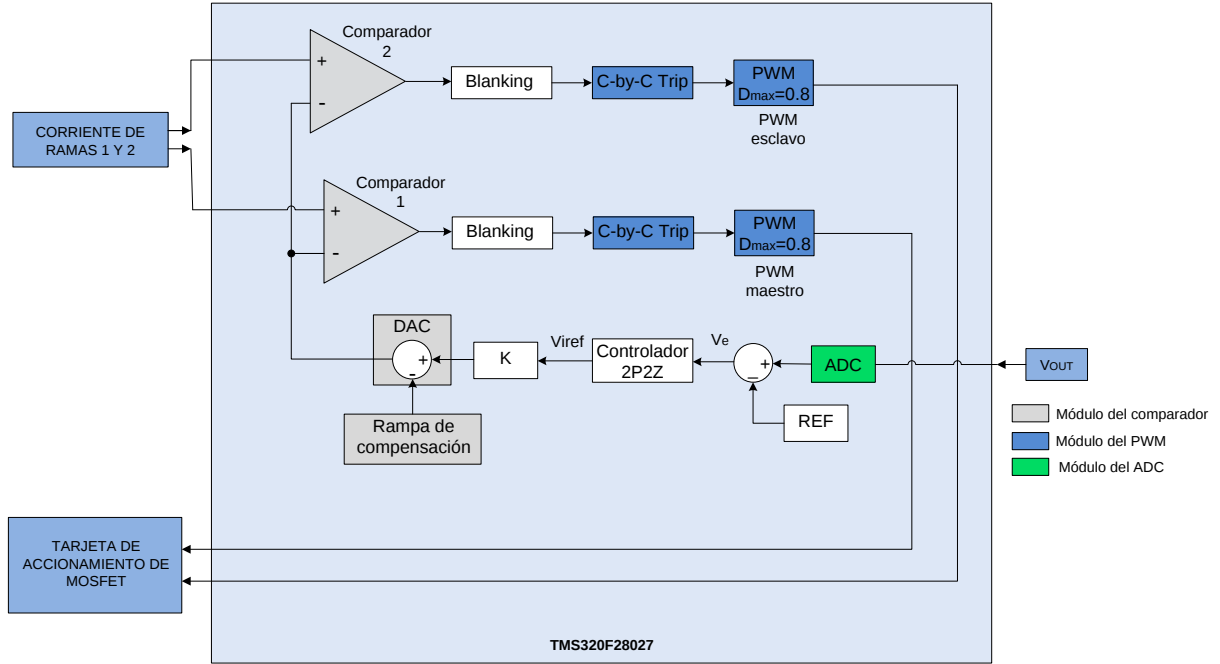


Fig. 3.27 Control de corriente de un convertidor reductor elevador entrelazado de dos ramas para el DSP TMS320F28027.

Una desventaja del MCC es su susceptibilidad al ruido de las señales $i_s(t)$ e $i_c(t)$. Este ruido puede reiniciar el latch de forma prematura arruinando la operación del controlador. En particular, se requiere de una señal de corriente de conmutación filtrada para remover los picos de corriente causados durante la conmutación. La adición de una rampa artificial al control mejora la inmunidad del circuito al ruido.

3.5.1 Modelado del convertidor boost dual

El método de modelado establecido por Middlebrook y Cuk [92] es usado comúnmente para derivar las funciones de transferencia de pequeñas señales de convertidores electrónicos de potencia usando el promediado de variables de estado. Sin embargo el entrelazado de las señales de control incrementan la complejidad del sistema además de que nuevos modos de operación aparecen debido a la generación de nuevos subcircuitos.

Un procedimiento común para determinar las funciones de transferencia de pequeñas señales de convertidores boost es considerar todo el convertidor como una unidad boost sencilla con una inductancia equivalente igual a las inductancias de entrada en paralelo. Entonces se aplica un método de variables de estado promediado y se obtiene una función de transferencia equivalente.

Un ejemplo de este procedimiento es presentado en [93, 94] para un convertidor elevador de cuatro fases. Aquí, los autores emplean el circuito equivalente de un convertidor elevador de una sola fase para derivar la función de transferencia de control a la salida de pequeñas señales. Los parámetros en el convertidor equivalente son los valores originales en una escala de un factor cuatro a uno. Para la derivación de las funciones de transferencia, el modelo de conmutación PWM para convertidores boost con modo de corriente continua en el inductor es aplicado como lo establece Vorpérian en [95, 96].

3.6 RESUMEN

Como se estableció al final del capítulo 2, se ha decidido ocupar la configuración de modo elevador-reductor bidireccional en configuración tipo puente H de dos fases, justificado principalmente a que el valor de la magnitud de la corriente de rizado de entrada disminuye de forma proporcional según el número de fases, lo que ocasiona una disminución en los esfuerzos a que son sometidos los componentes del sistema. El enlace necesario entre la fuente de energía, tal como un arreglo de supercapacitores, con el sistema de tracción de un VE requiere de un convertidor CD-CD. Los voltajes del SC varían en un rango de 144V a 72V, recomendado por el fabricante, mientras que el sistema de tracción requiere ser elevado a un valor mayor. Los convertidores de varias fases representan una excelente opción para rangos de conversión de voltaje de cuatro veces a uno.

Se describió el diseño de un prototipo de convertidor de 8kW lo que incluye la selección de semiconductores, disipador de calor, diseño de componentes magnéticos y la disposición de las conexiones. Pruebas experimentales validan el funcionamiento del diseño y las predicciones teóricas.

CAPÍTULO 4:

MODELADO Y CONTROL DEL CONVERTIDOR EN MODO DE CORRIENTE PICO

4.1 INTRODUCCIÓN

Inicialmente el sistema se puede describir como el cambio entre diferentes conexiones del convertidor en sistemas lineales invariantes en el tiempo durante cada periodo de conmutación. Posteriormente es representado como un sistema lineal variante en el tiempo. Existen diversos métodos que aproximan estos sistemas variantes en el tiempo a un sistema lineal, tales como el promediado de variables de estado [97], promediado del circuito [98, 99] y el método de inyección de corriente [100]. El método ocupado en este capítulo es el de promediado de variables de estado para derivar modelos del convertidor en sus dos modos de operación. Los modelos obtenidos serán usados al obtener el modo de control de corriente.

4.2 MODELADO DEL CONVERTIDOR

Para propósitos del diseño del controlador de un convertidor de fases múltiples entrelazadas, este puede ser simplificado en una versión de una única fase. El número de fases sólo afecta la inductancia equivalente en modelos simplificados y no tiene influencia alguna en el modelo final. Se muestra en la Figura 4.1 el modelo de dos fases.

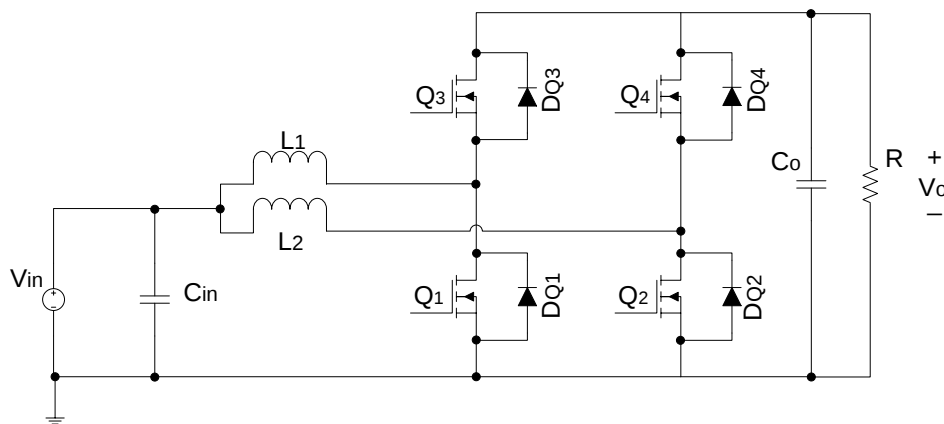


Fig. 4.1. Diagrama del circuito.

El modelo obtenido puede ser extendido a un convertidor de n fases. El circuito equivalente de una fase es mostrado en la Figura 4.2. Existen dos fuentes de voltaje V_H del bus de corriente directa y V_L que representa el voltaje de los SC's. Con dos fuentes de voltaje la corriente promedio del inductor i_L o la corriente de salida i_o pueden fluir en ambas direcciones. Resistor R_1 representa una carga en la aplicación de modo subida con carga resistiva. R_2 es una carga resistiva en modo bajada. Los capacitores C y C_{in} indican el banco resistivo a la entrada y salida. Dos transistores Q_1 y Q_2 , son controlados por señales de control complementarias de forma separada.

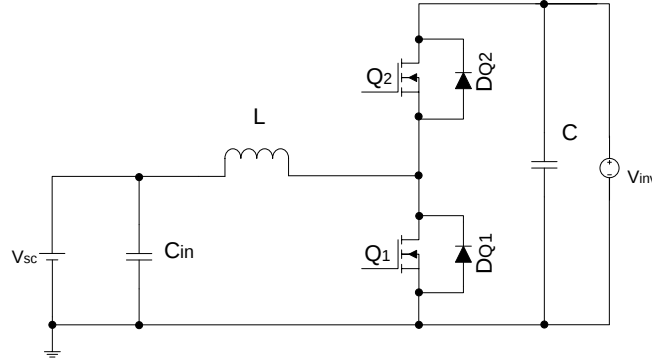


Fig. 4.2. Diagrama del circuito simplificado.

Para un numero de n fases, la inductancia equivalente L es la inductancia de una fase L_1 dividido por n .

4.2.1 Método de variables de estado promedio

El método de promediado de variables de estado [101, 102] es descrito brevemente en esta sección. La descripción en variables de estado de sistemas dinámicos es pieza fundamental de la teoría del control moderno; el método de variables de estado hace uso de esta descripción para derivar ecuaciones promedio de pequeñas señales de convertidores con conmutación PWM.

El circuito del convertidor contiene estados independientes que forman el vector de estado $x(t)$ y tiene como fuentes independientes las que forman el vector de entrada $u(t)$. Durante el primer subintervalo, cuando los interruptores están en la posición 1 (encendido), el convertidor se reduce a un circuito lineal que puede ser descrito por las siguientes ecuaciones de estado:

$$\begin{aligned} \frac{dx(t)}{dt} &= A_1 x(t) + B_1 u(t) \\ y(t) &= C_1 x(t) + E_1 u(t) \end{aligned} \quad (4.1)$$

Durante el segundo subintervalo, con los interruptores en a posición 2 (apagado), el convertidor se reduce a otro circuito lineal cuyas ecuaciones de estado son

$$\begin{aligned}\frac{dx(t)}{dt} &= A_2x(t) + B_2u(t) \\ y(t) &= C_2x(t) + E_2u(t)\end{aligned}\tag{4.2}$$

Durante los dos subintervalos, los elementos del circuito son conectados de forma diferente, por lo que las respectivas matrices de estado A_1 , B_1 , C_1 , E_1 y A_2 , B_2 , C_2 , E_2 pueden ser diferentes. Dadas tales ecuaciones de estado el resultado de las ecuaciones de estado promediadas son las ecuaciones de estado de equilibrio y modelos de pequeñas señales de ca.

Se sabe que las frecuencias naturales del convertidor así como las frecuencias de variaciones de las entradas del convertidor son mucho más pequeñas que la frecuencia de conmutación, entonces, el modelo de variables de estado promediado que describe al convertidor en equilibrio es

$$\begin{aligned}0 &= AX + BU \\ Y &= CX + EU\end{aligned}\tag{4.3}$$

donde las matrices promedio son

$$\begin{aligned}A &= DA_1 + D'A_2 \\ B &= DB_1 + D'B_2 \\ C &= DC_1 + D'C_2 \\ E &= DE_1 + D'E_2\end{aligned}\tag{4.4}$$

Las componentes cd de equilibrio son

$$\begin{aligned}X &= \text{vector de estado en equilibrio (cd)} \\ U &= \text{vector de entrada en equilibrio (cd)} \\ Y &= \text{vector de salida en equilibrio (cd)} \\ D &= \text{ciclo de trabajo en equilibrio (cd)}\end{aligned}\tag{4.5}$$

Las cantidades definidas en ec. (4.5) representan los valores en equilibrio de los vectores promedio. La ec. (4.3) puede ser resuelta para encontrar el estado de equilibrio y los vectores de salida:

$$\begin{aligned}X &= -A^{-1}BU \\ Y &= (-CA^{-1}B + E)U\end{aligned}\tag{4.6}$$

Las ecuaciones de estado del modelo de pequeñas señales de ca son:

$$\begin{aligned}\frac{d\hat{x}(t)}{dt} &= A\hat{x}(t) + B\hat{u}(t) + \{(A_1 - A_2)X + (B_1 - B_2)U\}\hat{d}(t) \\ \hat{y}(t) &= C\hat{x}(t) + E\hat{u}(t) + \{(C_1 - C_2)X + (E_1 - E_2)U\}\hat{d}(t)\end{aligned}\tag{4.7}$$

Las cantidades $\hat{x}(t)$, $\hat{u}(t)$, $\hat{y}(t)$ y $\hat{d}(t)$ en ec. (4.7) son pequeñas variaciones de ca cerca del punto de operación estacionario definido por las ecuaciones (4.3) a (4.6).

La ec. (4.7) puede ser rescrita como

$$\begin{aligned}\frac{d\hat{x}(t)}{dt} &= A\hat{x}(t) + B'\hat{u}'(t) \\ \hat{y}(t) &= C\hat{x}(t) + E'\hat{u}'(t)\end{aligned}\tag{4.8}$$

B' y E' se definen como

$$B' = [B \quad B_d]\tag{4.9}$$

$$E' = [E \quad E_d]\tag{4.10}$$

Donde

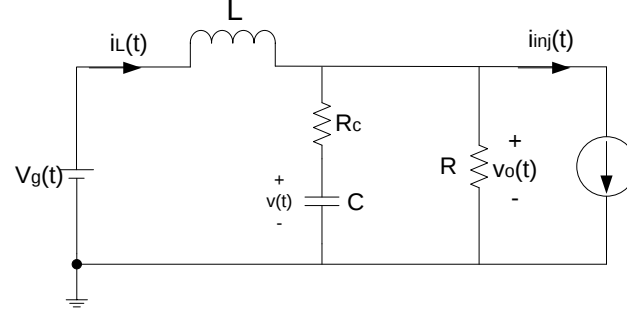
$$B_d = (A_1 - A_2)X + (B_1 - B_2)U\tag{4.11}$$

$$E_d = (C_1 - C_2)X + (E_1 - E_2)U\tag{4.12}$$

4.2.2 Modelo del convertidor en modo reductor

Al asumir que el convertidor opera en un modo de conducción continua se deben considerar dos diferentes sistemas.

Mientras que el transistor este encendido el voltaje en las terminales del diodo es igual al voltaje de entrada. El circuito en la Figura 4.3 muestra al convertidor durante el tiempo t_{on} cuando el transistor se encuentra en conducción. Se añade una fuente de corriente $i_z(t)$ de la forma mostrada en la Figura 4.3, esta es añadida al sistema para modelar para determinar cambios en la corriente de carga.


 Fig. 4.3. Circuito en modo reductor durante t_{on} .

De la Figura 4.3 se obtienen las siguientes ecuaciones:

$$\frac{di_L(t)}{dt} = \frac{1}{L} (v_{in}(t) - v_o(t)) \quad (4.13)$$

$$\frac{dv(t)}{dt} = \frac{1}{C} \left(i_L(t) - \frac{v_o(t)}{R} - i_z(t) \right) \quad (4.14)$$

$$v_o(t) = v(t) + R_c \left(i_L(t) - \frac{v_o(t)}{R} - i_z(t) \right) \quad (4.15)$$

Reagrupando (4.15) y sustituyendo en (4.13) y (4.14) se tiene

$$\frac{di_L(t)}{dt} = -\frac{RR_c}{(R+R_c)L} i_L(t) - \frac{R}{(R+R_c)L} v(t) + \frac{1}{L} v_{in}(t) + \frac{RR_c}{(R+R_c)L} i_z(t) \quad (4.16)$$

$$\frac{dv(t)}{dt} = -\frac{R}{(R+R_c)C} i_L(t) - \frac{1}{(R+R_c)C} v(t) - \frac{R}{(R+R_c)C} i_z(t) \quad (4.17)$$

Al usar $i_L(t)$ y $v(t)$ como variables de estado, así como $v_{in}(t)$ y $i_z(t)$ como señales de entrada y $v_o(t)$ como la señal de salida se obtiene el siguiente sistema dado por (4.1):

$$\frac{dx(t)}{dt} = A_1 x(t) + B_1 u(t)$$

$$y(t) = C_1 x(t) + E_1 u(t)$$

donde

$$x(t) = \begin{bmatrix} i_L(t) \\ v(t) \end{bmatrix} \quad (4.18)$$

$$u(t) = \begin{bmatrix} v_{in}(t) \\ i_z(t) \end{bmatrix} \quad (4.19)$$

$$y(t) = v_o(t) \quad (4.20)$$

$$A_1 = \begin{bmatrix} -\frac{RR_c}{(R+R_c)L} & -\frac{R}{(R+R_c)L} \\ \frac{R}{(R+R_c)C} & -\frac{1}{(R+R_c)C} \end{bmatrix} \quad (4.21)$$

$$B_1 = \begin{bmatrix} \frac{1}{L} & \frac{RR_c}{(R+R_c)L} \\ 0 & -\frac{R}{(R+R_c)C} \end{bmatrix} \quad (4.22)$$

$$C_1 = \begin{bmatrix} \frac{RR_c}{R+R_c} & \frac{R}{R+R_c} \end{bmatrix} \quad (4.23)$$

$$E_1 = \begin{bmatrix} 0 & -\frac{RR_c}{R+R_c} \end{bmatrix} \quad (4.24)$$

El circuito en la Figura 4.4 se usa para derivar las ecuaciones durante el tiempo t_{off} en el que el transistor se encuentra fuera de conducción.

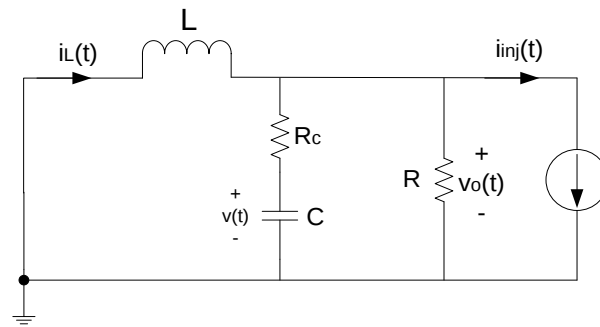


Fig. 4.4. Circuito en modo reductor durante t_{off} .

El sistema queda definido como

$$\begin{aligned}\frac{dx(t)}{dt} &= A_2x(t) + B_2u(t) \\ y(t) &= C_2x(t) + E_2u(t)\end{aligned}$$

donde

$$A_2 = A_1 \quad (4.25)$$

$$B_2 = \begin{bmatrix} 0 & \frac{RR_c}{(R+R_c)L} \\ 0 & -\frac{R}{(R+R_c)C} \end{bmatrix} \quad (4.26)$$

$$C_2 = C_1 \quad (4.27)$$

$$E_2 = E_1 \quad (4.28)$$

Aplicando el método de variables se tiene que (4.4) es igual a

$$A = \begin{bmatrix} -\frac{RR_c}{(R+R_c)L} & -\frac{R}{(R+R_c)L} \\ \frac{R}{(R+R_c)C} & -\frac{1}{(R+R_c)C} \end{bmatrix} \quad (4.29)$$

$$B = \begin{bmatrix} D\frac{1}{L} & \frac{RR_c}{(R+R_c)L} \\ 0 & -\frac{R}{(R+R_c)C} \end{bmatrix} \quad (4.30)$$

$$C = \begin{bmatrix} \frac{RR_c}{R+R_c} & \frac{R}{R+R_c} \end{bmatrix} \quad (4.31)$$

$$E = \begin{bmatrix} 0 & -\frac{RR_c}{R+R_c} \end{bmatrix} \quad (4.32)$$

Las siguientes ecuaciones se obtienen al usar (4.3)

$$0 = -\frac{R_c}{(R+R_c)}V - \frac{R}{(R+R_c)}V + DV_{in} \quad (4.33)$$

$$V_o = \frac{R_c}{(R + R_c)} V + \frac{R}{(R + R_c)} V \quad (4.34)$$

Se obtienen ahora los valores del ultimo termino de (4.7) denominados B' y E', donde

$$B_d = 0X + \begin{bmatrix} \frac{1}{L} & 0 \\ 0 & 0 \end{bmatrix} U = \begin{bmatrix} \frac{V_{in}}{L} \\ 0 \end{bmatrix} \quad (4.35)$$

$$E_d = 0X + 0U = 0 \quad (4.36)$$

Por último se tiene que

$$B' = \begin{bmatrix} \frac{D}{L} & \frac{RR_c}{(R + R_c)L} & \frac{V_{in}}{L} \\ 0 & -\frac{R}{(R + R_c)C} & 0 \end{bmatrix} \quad (4.37)$$

$$E' = \begin{bmatrix} 0 & -\frac{RR_c}{R + R_c} & 0 \end{bmatrix} \quad (4.38)$$

Se tienen así todos los componentes de la ec. (4.7)

4.2.2.1 Funciones de transferencia del convertidor en modo reductor

Las funciones de transferencia de control a la salida, impedancia a la salida y susceptibilidad de audio son derivadas del sistema linealizado en (4.8). La transformada de Laplace de (4.8) es

$$\begin{aligned} s\hat{x}(s) &= A\hat{x}(s) + B'\hat{u}'(s) \\ \hat{y}(s) &= C\hat{x}(s) + E'\hat{u}'(s) \end{aligned} \quad (4.39)$$

La ec. (4.39) puede describirse como

$$\begin{aligned} \hat{x}(s) &= (sI - A)^{-1} B'\hat{u}'(s) \\ \hat{y}(s) &= C\hat{x}(s) + E'\hat{u}'(s) \end{aligned} \quad (4.40)$$

Donde

$$\hat{x}(s) = \begin{bmatrix} \frac{RR_c}{(R+R_c)L} + s & \frac{R}{(R+R_c)L} \\ -\frac{R}{(R+R_c)C} & \frac{1}{(R+R_c)C} + s \end{bmatrix}^{-1} \bullet \begin{bmatrix} \frac{D}{L} & \frac{RR_c}{(R+R_c)L} & \frac{V_{in}}{L} \\ 0 & -\frac{R}{(R+R_c)C} & 0 \end{bmatrix} \hat{u}'(s) \quad (4.41)$$

$$\hat{x}(s) = \frac{1}{R + s(L + RR_cC) + s^2(R + R_c)LC} \bullet \begin{bmatrix} D(1 + s(R + R_c)C) & R(1 + sR_cC) & V_{in}(1 + s(R + R_c)C) \\ RD & -sRL & RV_{in} \end{bmatrix} \hat{u}'(s) \quad (4.42)$$

De la ec. (4.42) se pueden extraer seis funciones de transferencia que son las siguientes:

$$\frac{\hat{i}_L(s)}{\hat{d}(s)} = \frac{V_{in}(1 + s(R + R_c)C)}{R + s(L + RR_cC) + s^2(R + R_c)LC} \quad (4.43)$$

$$\frac{\hat{v}(s)}{\hat{d}(s)} = \frac{RV_{in}}{R + s(L + RR_cC) + s^2(R + R_c)LC} \quad (4.44)$$

$$\frac{\hat{i}_L(s)}{\hat{i}_z(s)} = \frac{R(1 + sR_cC)}{R + s(L + RR_cC) + s^2(R + R_c)LC} \quad (4.45)$$

$$\frac{\hat{v}(s)}{\hat{i}_z(s)} = \frac{-sRL}{R + s(L + RR_cC) + s^2(R + R_c)LC} \quad (4.46)$$

$$\frac{\hat{i}_L(s)}{\hat{v}_{in}(s)} = \frac{D(1 + s(R + R_c)C)}{R + s(L + RR_cC) + s^2(R + R_c)LC} \quad (4.47)$$

$$\frac{\hat{v}(s)}{\hat{v}_{in}(s)} = \frac{RD}{R + s(L + RR_cC) + s^2(R + R_c)LC} \quad (4.48)$$

La segunda ecuación en (4.40) es igual a

$$\hat{y}(s) = \begin{bmatrix} \frac{RR_c}{R + R_c} & \frac{R}{R + R_c} \end{bmatrix} \hat{x}(s) + \begin{bmatrix} 0 & -\frac{RR_c}{R + R_c} & 0 \end{bmatrix} \hat{u}'(s) \quad (4.49)$$

La función de control a la salida es obtenida al combinar las ec. (4.49), (4.43) y (4.44) como se muestra a continuación

$$\frac{\hat{v}_o(s)}{\hat{d}(s)} = \frac{RR_c}{R+R_c} \frac{\hat{i}_L(s)}{\hat{d}(s)} + \frac{R}{R+R_c} \frac{\hat{v}(s)}{\hat{d}(s)} = \frac{RV_g(1+sR_cC)}{R+s(L+RR_cC)+s^2(R+R_c)LC} \quad (4.50)$$

La impedancia de salida es obtenida al combinar (4.49), (4.45) y (4.46).

$$Z_{out}(s) = -\frac{\hat{v}_o(s)}{\hat{i}_z(s)} = -\frac{RR_c}{R+R_c} \frac{\hat{i}_L(s)}{\hat{i}_z(s)} - \frac{R}{R+R_c} \frac{\hat{v}(s)}{\hat{i}_z(s)} + \frac{RR_c}{R+R_c} = \frac{sRL(1+sR_cC)}{R+s(L+RR_cC)+s^2(R+R_c)LC} \quad (4.51)$$

La impedancia de salida es la impedancia del convertidor con respecto a las terminales de salida. R, la impedancia de carga es incluida en la impedancia de salida.

La susceptibilidad de audio es derivada al combinar (4.49), (4.47) y (4.48).

$$\frac{\hat{v}_o(s)}{\hat{v}_{in}(s)} = \frac{RR_c}{R+R_c} \frac{\hat{i}_L(s)}{\hat{v}_{in}(s)} + \frac{R}{R+R_c} \frac{\hat{v}(s)}{\hat{v}_{in}(s)} = \frac{RD(1+sR_cC)}{R+s(L+RR_cC)+s^2(R+R_c)LC} \quad (4.52)$$

La susceptibilidad es también denominada la función de transferencia de línea a la salida y la función de transferencia de entrada a la salida.

Se puede resumir que en esta sección se hizo una descripción en variables de estado del convertidor en modo buck en los dos estados de operación. Estos dos estados fueron usados para obtener un modelo lineal invariante en el tiempo al hacer uso del método de promedio de variables de estado. Por ultimo se obtuvieron varias funciones de transferencia del modelo que serán usadas en secciones posteriores.

4.2.3 Modelo del convertidor en modo elevador

En esta sección se obtiene el modelo del convertidor boost operando en modo continuo en variables de estado promedio para después desarrollar un modelo lineal invariante en el tiempo.

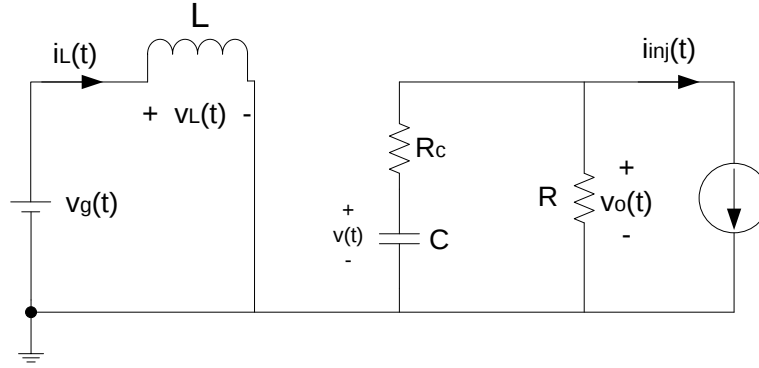


Fig. 4.5. Circuito en modo elevador durante t_{on} .

De la Figura 4.5 se obtienen las siguientes ecuaciones:

$$\frac{di_L(t)}{dt} = \frac{1}{L} v_{in}(t) \quad (4.53)$$

$$\frac{dv(t)}{dt} = \frac{1}{C(R+R_c)} v(t) - \frac{R}{C(R+R_c)} i_z(t) \quad (4.54)$$

$$v_o(t) = \frac{R}{R+R_c} v(t) - \frac{RR_c}{R+R_c} i_z(t) \quad (4.55)$$

Al usar las ecuaciones (4.53), (4.54) y (4.55) y del hecho que se usa a $i_L(t)$ y a $v(t)$ como vectores de estado además de que $v_{in}(t)$ y $i_z(t)$ forman el vector de entrada ya a se obtiene el siguiente sistema en variables de estado dado por (4.1):

$$\frac{dx(t)}{dt} = A_1 x(t) + B_1 u(t)$$

$$y(t) = C_1 x(t) + E_1 u(t)$$

donde

$$y(t) = v_o(t) \quad (4.56)$$

$$A_1 = \begin{bmatrix} 0 & 0 \\ 0 & -\frac{1}{(R+R_c)C} \end{bmatrix} \quad (4.57)$$

$$B_1 = \begin{bmatrix} \frac{1}{L} & 0 \\ 0 & -\frac{R}{(R+R_c)C} \end{bmatrix} \quad (4.58)$$

$$C_1 = \begin{bmatrix} 0 & \frac{R}{R+R_c} \end{bmatrix} \quad (4.59)$$

$$E_1 = \begin{bmatrix} 0 & -\frac{RR_c}{R+R_c} \end{bmatrix} \quad (4.60)$$

El circuito mostrado en la Figura 4.6 se usa para derivar las ecuaciones durante t_{off} .

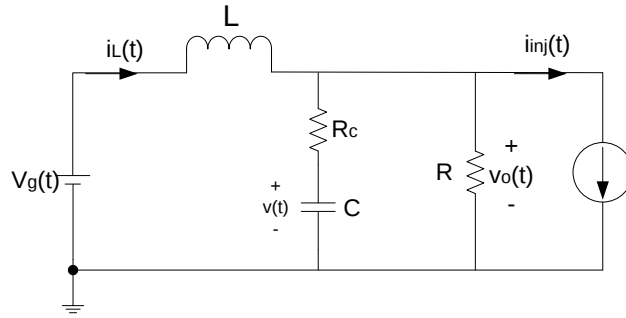


Fig. 4.6. Circuito en modo elevador durante t_{off} .

El sistema queda definido como

$$\frac{dx(t)}{dt} = A_2 x(t) + B_2 u(t)$$

$$y(t) = C_2 x(t) + E_2 u(t)$$

donde

$$A_2 = \begin{bmatrix} -\frac{RR_c}{(R+R_c)L} & -\frac{R}{(R+R_c)L} \\ \frac{R}{(R+R_c)C} & -\frac{1}{(R+R_c)C} \end{bmatrix} \quad (4.61)$$

$$B_2 = \begin{bmatrix} \frac{1}{L} & \frac{RR_c}{(R+R_c)L} \\ 0 & -\frac{R}{(R+R_c)C} \end{bmatrix} \quad (4.62)$$

$$C_2 = \begin{bmatrix} \frac{RR_c}{R+R_c} & \frac{R}{R+R_c} \end{bmatrix} \quad (4.63)$$

$$E_2 = E_1 \quad (4.64)$$

Aplicando el método de variables se tiene que (4.4) es igual a

$$A = \begin{bmatrix} -D' \frac{RR_c}{(R+R_c)L} & -D' \frac{R}{(R+R_c)L} \\ D' \frac{R}{(R+R_c)C} & -\frac{1}{(R+R_c)C} \end{bmatrix} \quad (4.65)$$

$$B = \begin{bmatrix} \frac{1}{L} & D' \frac{RR_c}{(R+R_c)L} \\ 0 & -\frac{R}{(R+R_c)C} \end{bmatrix} \quad (4.66)$$

$$C = \begin{bmatrix} D' \frac{RR_c}{R+R_c} & \frac{R}{R+R_c} \end{bmatrix} \quad (4.67)$$

$$E = \begin{bmatrix} 0 & -\frac{RR_c}{R+R_c} \end{bmatrix} \quad (4.68)$$

Las siguientes ecuaciones se obtienen al usar (4.3)

$$0 = -\frac{R_c}{(R+R_c)}V - \frac{R}{(R+R_c)}D'V + V_{in} \quad (4.69)$$

$$V_o = \frac{R_c}{(R+R_c)}V + \frac{R}{(R+R_c)}V \quad (4.70)$$

Se obtienen ahora los valores del ultimo termino de (4.7) denominados B' y E', donde

$$B_d = \begin{bmatrix} \frac{RR_c}{(R+R_c)L}I_L + \frac{R}{(R+R_c)L}V \\ -\frac{R}{(R+R_c)C}I_L \end{bmatrix} \quad (4.71)$$

$$E_d = -\frac{RR_c}{R+R_c} I_L \quad (4.72)$$

Sean $V=RD'I_L$ y $\frac{V}{V_{in}} = \frac{1}{1-\frac{R}{R+R_c}D}$ que una vez sustituidos en (4.71) y (4.72) se tiene

$$B_d = \begin{bmatrix} \frac{V_{in}}{LD'} \\ -\frac{V_{in}}{(RD'+R_c)CD'} \end{bmatrix} \quad (4.73)$$

$$E_d = -\frac{R_c V_{in}}{(RD'+R_c)D'} \quad (4.74)$$

Por último se tiene que

$$B' = \begin{bmatrix} \frac{1}{L} & \frac{RR_c D'}{(R+R_c)L} & \frac{V_{in}}{LD'} \\ 0 & -\frac{R}{(R+R_c)C} & -\frac{V_{in}}{(RD'+R_c)CD'} \end{bmatrix} \quad (4.75)$$

$$E' = \begin{bmatrix} 0 & -\frac{RR_c}{R+R_c} & -\frac{R_c V_{in}}{D'(RD'+R_c)} \end{bmatrix} \quad (4.76)$$

Se obtienen así todos los componentes de la ec. (4.7) para el convertidor boost.

4.2.3.1 Funciones de transferencia del convertidor en modo elevador

Las funciones de transferencia de control a la salida, impedancia a la salida y susceptibilidad de audio son derivadas del sistema linealizado en (4.8). La transformada de Laplace de (4.8) se define como [30]:

$$\begin{aligned} \hat{x}(s) &= (sI - A)^{-1} B' \hat{u}'(s) \\ \hat{y}(s) &= C \hat{x}(s) + E' \hat{u}'(s) \end{aligned} \quad (4.40)$$

Donde

$$\hat{x}(s) = \begin{bmatrix} \frac{RR_c D'}{(R+R_c)L} + s & \frac{RD'}{(R+R_c)L} \\ -\frac{RD'}{(R+R_c)C} & \frac{1}{(R+R_c)C} + s \end{bmatrix}^{-1} \cdot \begin{bmatrix} \frac{1}{L} & \frac{RR_c D'}{(R+R_c)L} & \frac{V_{in}}{LD'} \\ 0 & -\frac{R}{(R+R_c)C} & -\frac{V_{in}}{D'(RD'+R_c)C} \end{bmatrix} \hat{u}'(s) \quad (4.77)$$

$$\hat{x}(s) = \frac{1}{RD'(RD'+R_c)/(R+R_c) + s(L+RR_c CD') + s^2(R+R_c)LC} \cdot \begin{bmatrix} 1+s(R+R_c)C & RD'(1+sR_c C) & \frac{V_{in}}{D'}(1+\frac{RD'}{RD'+R_c} + s(R+R_c)C) \\ RD' & -\frac{R^2 R_c DD'}{(R+R_c)} - sRL & \frac{V_{in}}{D'(RD'+R_c)}(R^2 D'^2 - s(R+R_c)L) \end{bmatrix} \hat{u}'(s) \quad (4.78)$$

De la ec. (4.78) se pueden extraer seis funciones de transferencia que son las siguientes:

$$\frac{\hat{i}_L(s)}{\hat{d}(s)} = \frac{\frac{V_{in}}{D'}(1+\frac{RD'}{RD'+R_c} + s(R+R_c)C)}{RD'(RD'+R_c)/(R+R_c) + s(L+RR_c CD') + s^2(R+R_c)LC} \quad (4.79)$$

$$\frac{\hat{v}(s)}{\hat{d}(s)} = \frac{\frac{V_{in}}{D'(RD'+R_c)}(R^2 D'^2 - s(R+R_c)L)}{RD'(RD'+R_c)/(R+R_c) + s(L+RR_c CD') + s^2(R+R_c)LC} \quad (4.80)$$

$$\frac{\hat{i}_L(s)}{\hat{i}_z(s)} = \frac{RD'(1+sR_c C)}{RD'(RD'+R_c)/(R+R_c) + s(L+RR_c CD') + s^2(R+R_c)LC} \quad (4.81)$$

$$\frac{\hat{v}(s)}{\hat{i}_z(s)} = \frac{-\frac{R^2 R_c DD'}{(R+R_c)} - sRL}{RD'(RD'+R_c)/(R+R_c) + s(L+RR_c CD') + s^2(R+R_c)LC} \quad (4.82)$$

$$\frac{\hat{i}_L(s)}{\hat{v}_{in}(s)} = \frac{1+s(R+R_c)C}{RD'(RD'+R_c)/(R+R_c) + s(L+RR_c CD') + s^2(R+R_c)LC} \quad (4.83)$$

$$\frac{\hat{v}(s)}{\hat{v}_{in}(s)} = \frac{RD'}{RD'(RD'+R_c)/(R+R_c) + s(L+RR_c CD') + s^2(R+R_c)LC} \quad (4.84)$$

La segunda ecuación en (4.40) es igual a

$$\hat{y}(s) = \begin{bmatrix} \frac{RR_c}{R+R_c} D' & \frac{R}{R+R_c} \end{bmatrix} \hat{x}(s) + \begin{bmatrix} 0 & -\frac{RR_c}{R+R_c} & -\frac{R_c V_{in}}{(RD' + R_c)D'} \end{bmatrix} \hat{u}'(s) \quad (4.85)$$

La función de control a la salida es obtenida al combinar las ec. (4.85), (4.79) y (4.80) como se muestra a continuación

$$\begin{aligned} \frac{\hat{v}_o(s)}{\hat{d}(s)} &= \frac{RR_c D'}{R+R_c} \frac{\hat{i}_L(s)}{\hat{d}(s)} + \frac{R}{R+R_c} \frac{\hat{v}(s)}{\hat{d}(s)} - \frac{R_c V_{in}}{(RD' + R_c)D'} = \\ &= \frac{\frac{V_{in}}{(RD' + R_c)D'} (R^2 D'^2 - s(R+R_c)L)(1+sR_c C)}{RD'(RD' + R_c)/(R+R_c) + s(L+RR_c CD') + s^2(R+R_c)LC} \end{aligned} \quad (4.86)$$

La impedancia de salida es obtenida al combinar (4.83), (4.79) y (4.80).

$$\begin{aligned} Z_{out}(s) &= -\frac{\hat{v}_o(s)}{\hat{i}_z(s)} = -\frac{RR_c D'}{R+R_c} \frac{\hat{i}_L(s)}{\hat{i}_z(s)} - \frac{R}{R+R_c} \frac{\hat{v}(s)}{\hat{i}_z(s)} + \frac{RR_c}{R+R_c} = \\ &= \frac{(\frac{R^2 R_c D D'}{R+R_c} + sRL)(1+sR_c C)}{RD'(RD' + R_c)/(R+R_c) + s(L+RR_c CD') + s^2(R+R_c)LC} \end{aligned} \quad (4.87)$$

La susceptibilidad de audio es derivada al combinar (4.83), (4.81) y (4.82).

$$\begin{aligned} \frac{\hat{v}_o(s)}{\hat{v}_g(s)} &= \frac{RR_c D'}{R+R_c} \frac{\hat{i}_L(s)}{\hat{v}_g(s)} + \frac{R}{R+R_c} \frac{\hat{v}(s)}{\hat{v}_g(s)} = \\ &= \frac{RD'(1+sR_c C)}{RD'(RD' + R_c)/(R+R_c) + s(L+RR_c CD') + s^2(R+R_c)LC} \end{aligned} \quad (4.88)$$

Se observa en la función de transferencia de control a la salida (4,86), tiene un cero en la región derecha del plano “s” y es un sistema de fase no mínima.

4.3 CONTROL DE MODO DE CORRIENTE PICO

En el modo de control por corriente se usan dos lazos de control. En la Figura 4.7 se muestran dichos lazos. El lazo interno es rápido y controla la corriente del inductor, $i_L(t)$. El lazo externo es más lento en comparación y controla el voltaje de salida $v_o(t)$. La corriente del inductor es retroalimentada por medio del controlador de corriente en el lazo interno mientras que el exterior lo hace por medio del controlador de voltaje. El controlador de voltaje tiene la señal de referencia $v_{ref}(t)$. El controlador de

voltaje hace que $v_o(t)$ sea igual a $v_{ref}(t)$ al cambiar su señal de control, $i_c(t)$. Esta señal luego es usada como señal de referencia para el controlador de corriente. El controlador de corriente tiene por objeto igualar los valores de $i_c(t)$ e $i_L(t)$ al variar el valor de su señal de control, $d(t)$, que es la señal de entrada del convertidor.

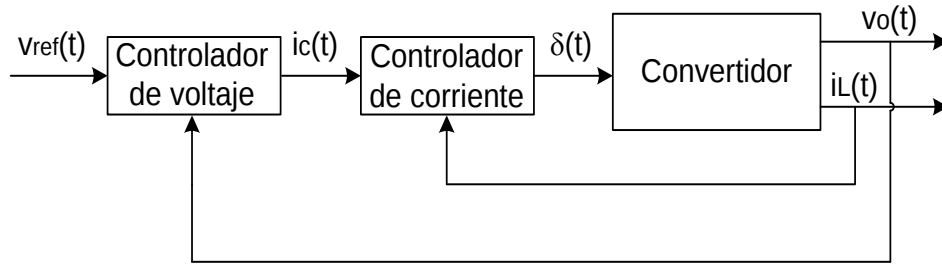


Figura 4.7 Control en modo de corriente.

En la Figura 4.8 se muestra el controlador en modo de control de corriente pico

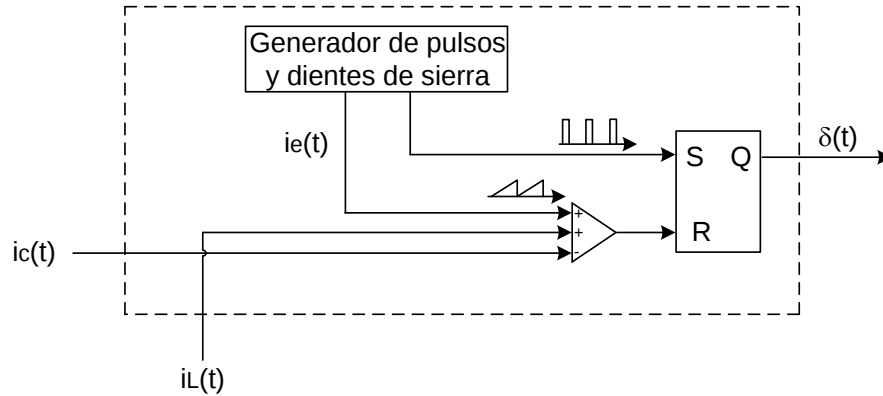


Figura 4.8 Controlador de corriente en modo de control de corriente pico.

La operación del controlador mostrado trabaja del siguiente modo: El periodo de la señal del generador de pulsos es igual a T_s y la señal fija el valor de salida del SR-latch. Cada vez que esto ocurre, el transistor es encendido y la corriente del inductor, $i_L(t)$, se incrementa como se ve en la Figura 4.9. Cuando $i_L(t)$ es de un valor mayor a $i_e(t)$ el SR-latch es reiniciado y $i_L(t)$ reduce su valor hasta el siguiente ciclo.

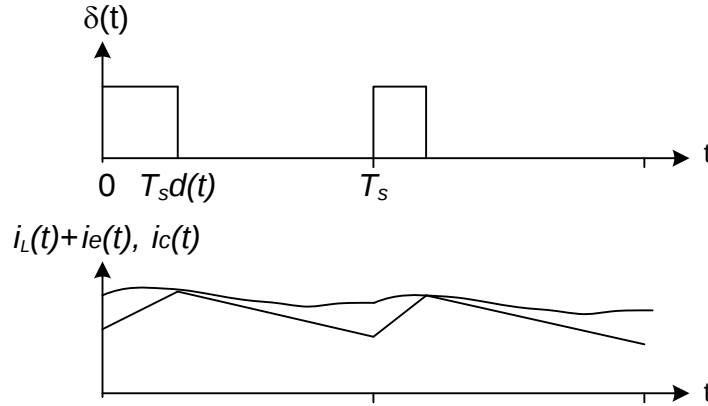


Fig. 4.9 Formas de onda de las señales en el controlador en modo de corriente pico.

Para ser compatible con las definiciones hechas por Ridley en [103], la señal de dientes de sierra, $i_e(t)$, será llamada rampa externa de ahora en adelante.

La señal de retroalimentación $i_L(t)$ puede causar inestabilidad [30]. El control de la corriente del inductor es inestable si D es mayor a un valor de 0.5. Es inestable en el sentido que el ciclo de trabajo $d(t)$, nunca alcanza un valor constante incluso si $i_c(t)$ es constante. Sin embargo, es estable en el sentido de que el valor pico de $i_L(t)$ es igual a $i_c(t)$.

Es posible obtener estabilidad incluso cuando el valor de D es mayor que 0.5 si se emplea una rampa de compensación [30]. Con la ayuda de una rampa de compensación, $i_c(t)$ es comparada con la suma de $i_L(t)$ y una rampa externa $i_e(t)$. La pendiente de la suma es mayor que solo la pendiente de $i_L(t)$. El valor α característico se define como

$$\alpha = \frac{M_2 - M_e}{M_1 + M_e} \quad (4.89)$$

donde M_e es la pendiente de $i_e(t)$, M_1 es la pendiente de $i_L(t)$ mientras el transistor se encuentra encendido y M_2 es la pendiente de $i_L(t)$ mientras el transistor está apagado. Ninguno de los valores definidos M_e , M_1 y M_2 son valores negativos. M_e debe ser elegido tal que $|\alpha| < 1$ para lograr estabilidad.

4.3.1 Función de transferencia precisa del modo de control de corriente.

La Figura 4.10 muestra las formas de onda de las señales $i_c(t)$ menos la de $i_e(t)$. También se presentan dos versiones diferentes de la corriente del inductor. La primera versión, de línea sólida, muestra la forma de onda del inductor en estado estable. La segunda, de líneas punteadas, representa la forma de onda del inductor bajo una perturbación de $i_c(t)$ como es graficado en 4.10(a). Se asume que el transistor

enciende y apaga en $t=nT_s$ y $t=(n+D)T_s$ respectivamente. En 4.10(a) se observa una perturbación en la corriente del inductor que es igual a la diferencia entre las dos versiones de la corriente del inductor en la Figura 4.10(a) y que se muestra en 4.10(c).

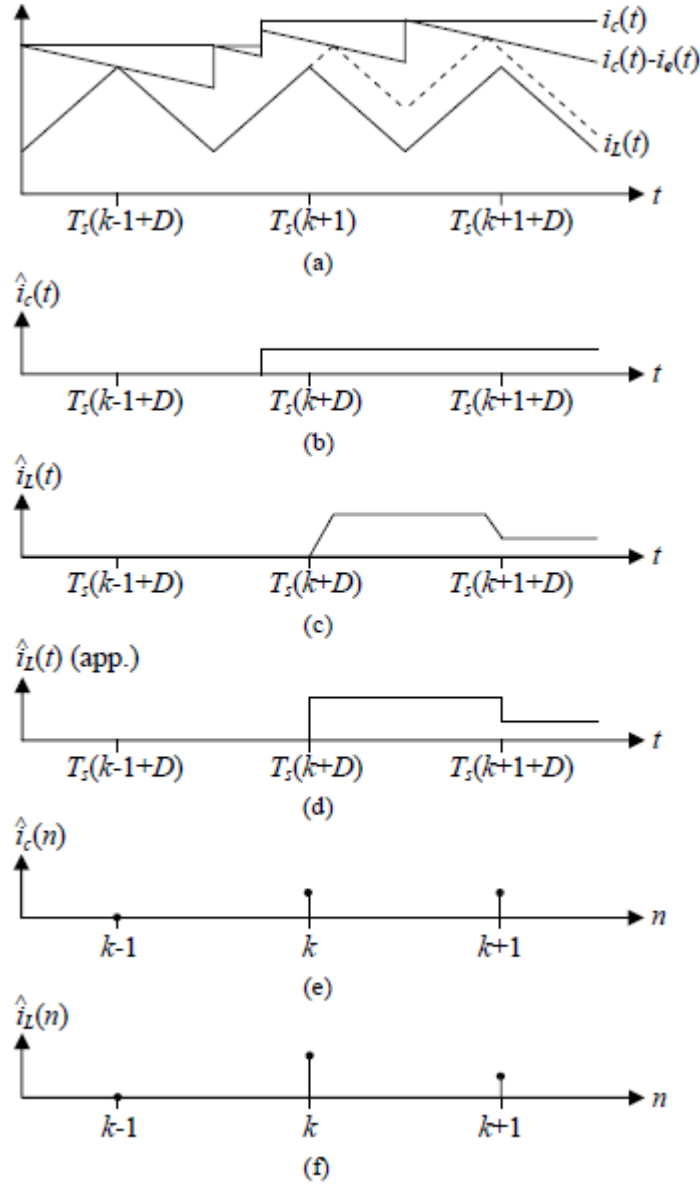


Fig. 4.10 Diferentes versiones de corrientes en un controlador de corriente.

Se muestra una aproximación de $\hat{i}_L(t)$ en la Figura 4.10(d). Esta aproximación causa un error pero la integral de este error es pequeño comparado con la integral de $\hat{i}_L(t)$ si la amplitud de $\hat{i}_L(t)$ es pequeña. Si se busca un modelo linealizado, el uso de la forma de onda de 4.10(d) en vez de la forma de onda en la Figura 4.10(c) no es una aproximación ya que

$$\lim_{\max(|\hat{i}_L(t)|) \rightarrow 0} = \frac{\int |error(t)| dt}{\int |\hat{i}_L(t)| dt} = 0 \quad (4.90)$$

La señal $i_c(t)$ afecta la forma de onda de la corriente del inductor. Si los cambios en $i_c(t)$ son pequeños, el valor de $i_c(t)$ es importante solo en una pequeña vecindad de los puntos $t=(n+D)T_s$. Si los cambios de $i_c(t)$ en ese alrededor son pequeños solo una muestra de $i_c(t)$ (o $\hat{i}_c(t)$) es necesaria para obtener un modelo preciso. Una muestra de $\hat{i}_c(t)$ es mostrada en la Figura 4.10(e) y es denotada como $\hat{i}_c(n)$.

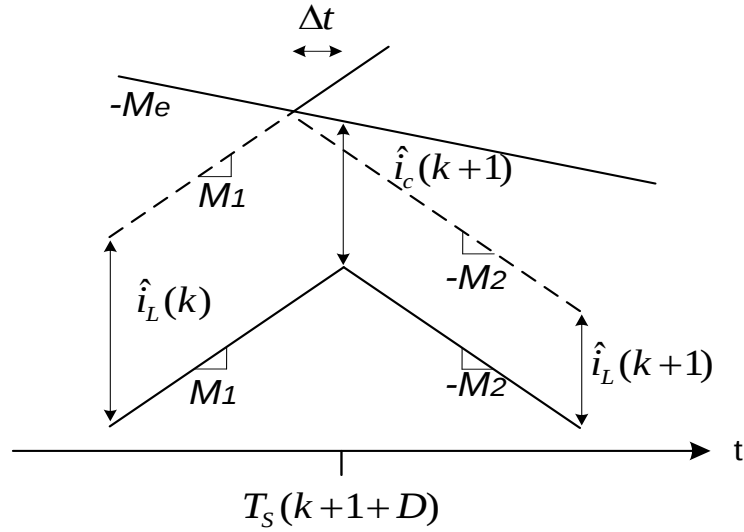


Figura 4.11 Detalle de Fig. 4,10(a).

Una muestra de la aproximación de $\hat{i}_L(t)$ es mostrada en la Figura 4.10(f) y es denotada como $\hat{i}_L(n)$. En la Figura 4.11 se muestra el detalle de una parte de 4.10(a) que sirve para derivar las siguientes ecuaciones:

$$\hat{i}_L(k) - \hat{i}_c(k+1) = M_1 \Delta t + M_e \Delta t \quad (4.91)$$

$$\hat{i}_L(k) - \hat{i}_c(k+1) = M_1 \Delta t + M_2 \Delta t \quad (4.92)$$

De ec. (4.91) se resuelve para Δt

$$\Delta t = \frac{1}{M_1 + M_e} (\hat{i}_L(k) - \hat{i}_c(k+1)) \quad (4.93)$$

Sustituyendo en (4.92)

$$\hat{i}_L(k+1) = -\alpha \hat{i}_L(k) + (1+\alpha) \hat{i}_c(k+1) \quad (4.94)$$

Sustituyendo la variable k por n en ec. (4.94)

$$\hat{i}_L(n+1) = -\alpha \hat{i}_L(n) + (1+\alpha) \hat{i}_c(n+1) \quad (4.95)$$

La siguiente función de transferencia en tiempo discreto es obtenida de la transformada Z de ec. (4.95)

$$H(z) = \frac{\hat{i}_L(z)}{\hat{i}_c(z)} = \frac{(1+\alpha)z}{z+\alpha} \quad (4.96)$$

La corriente del inductor aproximada con perturbación mostrada en la Figura 4.10(d) es reconstruida de $\hat{i}_L(t)$ al hacer uso de un circuito de sostenimiento de orden cero. La función de transferencia del control de corriente continua en el tiempo es [9]:

$$Fh(s) = \frac{\hat{i}_L(s)}{\hat{i}_c(s)} = \frac{1}{T_s} \frac{(1+\alpha)e^{sT_s}}{e^{sT_s} + \alpha} \frac{(1-e^{-sT_s})}{s} \quad (4.97)$$

La primera fracción en ec. (4.97) representa el muestreo de $\hat{i}_c(t)$. La segunda fracción es $H(z)$ la cual es transformada al sustituir z con e^{sT_s} . La tercera fracción es la función de transferencia de un circuito de sostenimiento de orden cero.

Los modelos presentados por Ridley con una aplicación general son basados en la función de transferencia de la ec. (4.97).

4.4 EL MODELO DE RIDLEY

El modelo del controlador consta de seis bloques como se muestra en la Figura 4.12. El bloque R_i se explica más adelante. $F_m(s)$ es la función de transferencia del modulador. Los cambios en los voltajes de entrada y salida afectan el control y este efecto es modelado junto con las ganancias de alimentación directa k_f y k_r . Los voltajes de entrada y salida afectan la pendiente de la corriente del inductor en cada periodo de conmutación. El uso de $\hat{v}_{in}(s)$ y $\hat{v}_o(s)$ en el modelo de pequeñas señales del controlador de corriente complementa $\hat{i}_L(s)$ tal que la forma de onda de $i_L(t)$ se conoce en detalle.

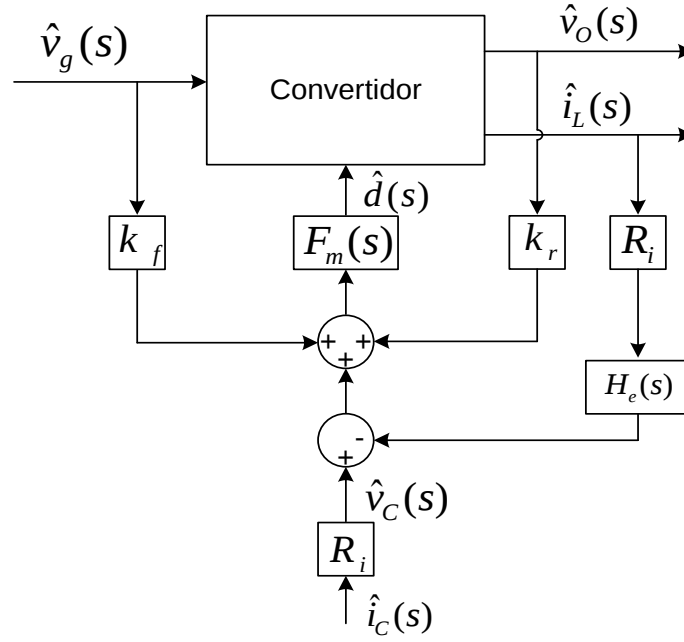


Figura 4.12 Modelo de pequeñas señales del controlador de corriente y el convertidor.

La extensión de alta frecuencia en el modelo de Ridley es basada en la función de transferencia precisa de control de corriente (4.97). $H_e(s)$ es usada para incluir la extensión de alta frecuencia en el modelo de Ridley y esta expresada como:

$$H_e(s) = \frac{sT_s}{e^{sT_s} - 1} \quad (4.98)$$

El modelo de Ridley utiliza una aproximación de (4.98) que es la siguiente

$$e^{-sT_s} \approx \frac{1 + \frac{s}{\omega_n Q_z} + \frac{s^2}{\omega_n^2}}{1 - \frac{s}{\omega_n Q_z} + \frac{s^2}{\omega_n^2}} \quad (4.99)$$

donde

$$Q_z = \frac{-2}{\pi}, \quad \omega_n = \frac{\pi}{T_s}$$

y esta aproximación es usada para remplazar las funciones exponenciales.

Al combinar (4.98) y (4.99) se obtiene la aproximación de $H_e(s)$, la cual es

$$H_e(s) = 1 + \frac{s}{\omega_n Q_z} + \frac{s^2}{\omega_n^2} \quad (4.100)$$

Al combinar (4.97) y (4.99) se obtiene una expresión aproximada para $F_h(s)$

$$F_h(s) = \frac{\hat{i}_L(s)}{\hat{i}_c(s)} = \frac{1}{1 - \frac{s}{\omega_n Q} \frac{1-\alpha}{1+\alpha} + \frac{s^2}{\omega_n^2}} \quad (4.101)$$

Para describir ec. (4.101) se utilizan el siguiente resultado

$$M_2 = M_1 \frac{D}{D'} \quad (4.102)$$

y se tiene el siguiente resultado

$$\frac{1-\alpha}{1+\alpha} = \left(1 + \frac{M_e}{M_1}\right) 2D' - 1 \quad (4.103)$$

Entonces, teniendo el resultado anterior $F_h(s)$ se puede describir como

$$F_h(s) = \frac{\hat{i}_L(s)}{\hat{i}_c(s)} = \frac{1}{1 + \frac{s}{\omega_n Q} + \frac{s^2}{\omega_n^2}} \quad (4.104)$$

donde

$$Q = \frac{1}{\pi(m_c D' - 0.5)} \quad m_c = 1 + \frac{M_e}{M_1}$$

En un controlador de modo corriente llevado a la práctica, la corriente del inductor es medida y transformada a una señal de voltaje. Las señales de voltaje también representan a señales tales como la de control y a la rampa externa. El modelo de Ridley al incluir una ganancia R_i , incluye estas señales en su modelo en el lazo de retroalimentación de corriente del inductor.

$$\hat{v}_c(s) = R_i \hat{i}_c(s) \quad (4.105)$$

$$S_n = R_i M_1 \quad (4.106)$$

$$S_f = R_i M_2 \quad (4.107)$$

$$S_e = R_i M_e \quad (4.108)$$

Por último se presenta el siguiente modelo para el convertidor reductor

$$F_m(s) = F_m = \frac{1}{(S_n + S_e)T_s} = \frac{1}{m_c S_n T_s} \quad (4.109)$$

$$k_f = -\frac{DT_s R_i}{L} \left(1 - \frac{D}{2}\right) \quad (4.110)$$

$$k_r = \frac{T_s R_i}{2L} \quad (4.111)$$

$$F_m(s) = F_m = \frac{1}{(S_n + S_e)T_s} = \frac{1}{m_c S_n T_s} \quad (4.112)$$

4.4.1 Expresiones generales para las funciones de transferencia.

En esta sección se obtiene solamente la expresión para la función de transferencia del control a la salida del diagrama de bloques presentado. La perturbación del ciclo de trabajo se obtiene de la Figura 4.12 y es

$$\hat{d}(s) = F_m(s) \left(k_f \hat{v}_{in}(s) + k_r \hat{v}_o(s) + R_i \hat{i}_c(s) - H_e(s) R_i \hat{i}_L(s) \right) \quad (4.113)$$

Se sabe que las salidas del convertidor son

$$\hat{v}_o(s) = \frac{\hat{v}_o(s)}{\hat{d}(s)} \hat{d}(s) + \frac{\hat{v}_o(s)}{\hat{i}_z(s)} \hat{i}_z + \frac{\hat{v}_o(s)}{\hat{v}_{in}(s)} \hat{v}_{in}(s) \quad (4.114)$$

$$\hat{i}_L(s) = \frac{\hat{i}_L(s)}{\hat{d}(s)} \hat{d}(s) + \frac{\hat{i}_L(s)}{\hat{i}_z(s)} \hat{i}_z + \frac{\hat{i}_L(s)}{\hat{v}_{in}(s)} \hat{v}_{in}(s) \quad (4.115)$$

Al rescribir ec. (4.113) al sustituir (4.114) y (4.115) se obtiene

$$\begin{aligned} \hat{d}(s) F_m(s)^{-1} &= k_f \hat{v}_{in}(s) + k_r \left(\frac{\hat{v}_o(s)}{\hat{d}(s)} \hat{d}(s) + \frac{\hat{v}_o(s)}{\hat{i}_z(s)} \hat{i}_z + \frac{\hat{v}_o(s)}{\hat{v}_{in}(s)} \hat{v}_{in}(s) \right) + R_i \hat{i}_c(s) \\ &\quad - H_e(s) R_i \left(\frac{\hat{i}_L(s)}{\hat{d}(s)} \hat{d}(s) + \frac{\hat{i}_L(s)}{\hat{i}_z(s)} \hat{i}_z + \frac{\hat{i}_L(s)}{\hat{v}_{in}(s)} \hat{v}_{in}(s) \right) \end{aligned} \quad (4.116)$$

despejando $\hat{d}(s)$

$$\hat{d}(s) = \left(F_m(s)^{-1} - k_r \frac{\hat{v}_o(s)}{\hat{d}(s)} + H_e(s) R_i \frac{\hat{i}_L(s)}{\hat{d}(s)} \right)^{-1} \bullet \left(\left(k_f + k_r \frac{\hat{v}_o(s)}{\hat{v}_{in}(s)} - H_e(s) R_i \frac{\hat{i}_L(s)}{\hat{v}_{in}(s)} \right) \hat{v}_{in}(s) + \left(k_r \frac{\hat{v}_o(s)}{\hat{i}_z(s)} - H_e(s) R_i \frac{\hat{i}_L(s)}{\hat{i}_z(s)} \right) \hat{i}_z(s) + R_i \hat{i}_c(s) \right) \quad (4.117)$$

Se modifica (4.113) con el resultado de (4.117)

$$\begin{aligned} \hat{v}_o(s) &= \frac{\hat{v}_o(s)}{\hat{d}(s)} \left(F_m(s)^{-1} - k_r \frac{\hat{v}_o(s)}{\hat{d}(s)} + H_e(s) R_i \frac{\hat{i}_L(s)}{\hat{d}(s)} \right)^{-1} \bullet \\ &\left(\left(k_f + k_r \frac{\hat{v}_o(s)}{\hat{v}_{in}(s)} - H_e(s) R_i \frac{\hat{i}_L(s)}{\hat{v}_{in}(s)} \right) \hat{v}_{in}(s) + \left(k_r \frac{\hat{v}_o(s)}{\hat{i}_z(s)} - H_e(s) R_i \frac{\hat{i}_L(s)}{\hat{i}_z(s)} \right) \hat{i}_z(s) + R_i \hat{i}_c(s) \right) \\ &+ \frac{\hat{v}_o(s)}{\hat{i}_z(s)} \hat{i}_z + \frac{\hat{v}_o(s)}{\hat{v}_{in}(s)} \hat{v}_{in}(s) \end{aligned} \quad (4.118)$$

La función de transferencia del control a la salida del sistema en lazo cerrado que incluye el convertidor y el controlador de corriente se obtiene a partir de (4.118) y es la siguiente

$$\begin{aligned} \hat{v}_o(s) &= \frac{\hat{v}_o(s)}{\hat{d}(s)} \left(F_m(s)^{-1} - k_r \frac{\hat{v}_o(s)}{\hat{d}(s)} + H_e(s) R_i \frac{\hat{i}_L(s)}{\hat{d}(s)} \right)^{-1} R_i = \\ &\frac{R_i}{F_m(s)^{-1} \left(\frac{\hat{v}_o(s)}{\hat{d}(s)} \right)^{-1} - k_r + H_e(s) R_i \frac{\hat{i}_L(s)}{\hat{d}(s)} \left(\frac{\hat{v}_o(s)}{\hat{d}(s)} \right)^{-1}} \end{aligned} \quad (4.119)$$

4.4.2 Función de transferencia para el modelo reductor.

La expresión general para la función de transferencia del control a la salida derivada es aplicada al convertidor buck. La ec. (4.119) es rescrita usando (4.43) y (4.50)

$$\begin{aligned} \frac{\hat{v}_o(s)}{\hat{i}_c(s)} &= \frac{R_i}{F_m(s)^{-1} \frac{R(1+sR_cC) + sL(1+s(R+R_c)C)}{RV_{in}(1+sR_cC)} - k_r + H_e(s) R_i \frac{1+s(R+R_c)C}{R(1+sR_cC)}} = \\ &\frac{R(1+sR_cC)}{R_i^{-1} F_m^{-1}(s) V_{in}^{-1} (R(1+sR_cC) + sL(1+s(R+R_c)C)) - R_i^{-1} k_r R(1+sR_cC) + H_e(s)(1+s(R+R_c)C)} \end{aligned} \quad (4.120)$$

Ahora, la función de transferencia del convertidor buck con modo de control por corriente es derivada de acuerdo al modelo desarrollado por Ridley, donde la pendiente para el inductor mientras el transistor se encuentra encendido es

$$M_1 = \frac{V_{in} - V_o}{L} \quad (4.121)$$

El primer término en el denominador de (4.120) se modifica al usar (4.109), (4.106), (4.121), (4.34) y las definiciones para el convertidor en modo buck del ciclo de trabajo tales como $D=V/V_{in}$ y $D'=1-D$.

$$\begin{aligned} R_i^{-1} F_m^{-1}(s) V_{in}^{-1} (R(1+sR_c C) + sL(1+s(R+R_c)C)) &= R_i^{-1} m_c T_s V_{in}^{-1} (R(1+sR_c C) + sL(1+s(R+R_c)C)) = \\ R_i^{-1} m_c R_i M_1 T_s V_{in}^{-1} (R(1+sR_c C) + sL(1+s(R+R_c)C)) &= m_c \frac{V_{in} - V_o}{L} \frac{T_s}{V_{in}} (R(1+sR_c C) + sL(1+s(R+R_c)C)) \quad (4.122) \\ &= \frac{T_s m_c D'}{L} R(1+sR_c C) + T_s m_c D' s(1+s(R+R_c)C) \end{aligned}$$

Al sustituir (4.122) y (4.111) en el primer término del denominador en ec. (4.120) se tiene el nuevo valor del denominador

$$\frac{\hat{v}_o(s)}{\hat{i}_c(s)} = \frac{R(1+sR_c C)}{(1+s(R+R_c)C)(H_e(s) + sT_s m_c D') + \frac{RT_s}{L} (m_c D' - 0.5)(1+sR_c C)} \quad (4.123)$$

Por último se emplea la siguiente relación

$$F_h(s)^{-1} = 1 + \frac{s}{\omega_n Q} + \frac{s^2}{\omega_n^2} = H_e(s) + sT_s m_c D' \quad (4.124)$$

Entonces al sustituir la ec. (4.124) en (4.123) se obtiene el modelo de Ridley aplicado al convertidor reductor en la ecuación siguiente que es la función de transferencia de control a la salida:

$$\frac{\hat{v}_o(s)}{\hat{i}_c(s)} = \frac{R(1+sR_c C)}{(1+s(R+R_c)C)F_h^{-1}(s) + \frac{RT_s}{L} (m_c D' - 0.5)(1+sR_c C)} \quad (4.125)$$

4.4.3 Función de transferencia para el modelo elevador.

En la sección 4.4.1 se derivó la expresión general de la función de transferencia del control a la salida. En esta sección, esta expresión es usada para derivar la función de

transferencia del convertidor de subida con control por corriente pico de acuerdo al modelo de Ridley.

La metodología usada es análoga al modelado del convertidor buck. Para el convertidor boost, la ec. (4.119) es modificado al usar la ec. (4.79) y (4.86).

$$\frac{\hat{v}_o(s)}{\hat{i}_c(s)} = R_i / F_m^{-1}(s) \left(\frac{\frac{V_{in}}{(RD' + R_c)D'} (R^2 D'^2 - s(R + R_c)L)(1 + sR_c C)}{RD'(RD' + R_c) / (R + R_c) + s(L + RR_c CD') + s^2(R + R_c)LC} \right)^{-1} -$$

$$k_r + H_e(s) R_i \frac{\frac{V_{in}}{D'} (1 + \frac{RD'}{RD' + R_c} + s(R + R_c)C)}{\frac{V_{in}}{(RD' + R_c)D'} (R^2 D'^2 - s(R + R_c)L)(1 + sR_c C)} \quad (4.126)$$

$$= R_i (R^2 D'^2 - s(R + R_c)L)(1 + sR_c C)$$

$$\bullet (F_m^{-1}(s)(RD' + R_c)) D' V_{in}^{-1} (RD'((RD' + R_c) / (R + R_c) + sR_c C) + sL(1 + s(R + R_c)C))$$

$$- k_r (R^2 D'^2 - s(R + R_c)L)(1 + sR_c C) + H_e(s) R_i (RD' + R_c + RD' + s(R + R_c)C(RD' + R_c))^{-1} =$$

$$\left(RD' (1 + sR_c C) (1 - s \frac{(R + R_c)L}{R^2 D'^2}) \right) /$$

$$R_i^{-1} F_m^{-1}(s) V_{in}^{-1} (RD'((RD' + R_c) / (R + R_c) + sR_c C) + sL(1 + s(R + R_c)C)) \frac{(RD' + R_c)}{R}$$

$$- R_i^{-1} k_r RD' (1 + sR_c C) (1 - s(R + R_c)L / (R^2 D'^2))$$

$$+ H_e(s) ((2RD' + R_c) / (RD') + s(R + R_c)C(RD' + R_c) / (RD'))$$

Ridley presenta el siguiente modelo para el convertidor boost

$$k_p = -\frac{T_s R_i}{2L} \quad (4.127)$$

$$k_r = \frac{D' T_s R_i}{2L} \quad (4.128)$$

$F_m(s)$ es definido en (4.112) y $H_e(s)$ es definido en (4.100)

Para esta topología de convertidor se tiene que la pendiente M_1 se tiene el siguiente valor

$$M_1 = \frac{V_{in}}{L} \quad (4.129)$$

El primer término del denominador de ec. (4.126) es rescrito usando (4.112), (4.106) y (4.129)

$$\begin{aligned}
 R_i^{-1} F_m^{-1}(s) V_{in}^{-1} \left(RD'((RD' + R_c) / (R + R_c) + sR_c C) + sL(1 + s(R + R_c)C) \right) \frac{(RD' + R_c)}{R} = \\
 R_i^{-1} m_c R_i M_1 T_s V_{in}^{-1} \left(RD'((RD' + R_c) / (R + R_c) + sR_c C) + sL(1 + s(R + R_c)C) \right) \frac{(RD' + R_c)}{R} = \\
 \frac{T_s m_c}{L} \frac{RD' + R_c}{R} \left(RD' \left(\frac{RD' + R_c}{R + R_c} + sR_c C \right) + sL(1 + s(R + R_c)C) \right)
 \end{aligned}
 \tag{4.130}$$

Se sustituye (4.130) en (4.126) para obtener la función de transferencia al aplicar el modelo de Ridley al convertidor boost se obtiene

$$\begin{aligned}
 \frac{\hat{v}_o(s)}{\hat{i}_c(s)} = \frac{\hat{v}_o(s)}{\hat{v}_c(s) / R_i} = \left(RD' (1 + sR_c C) \left(1 - s \frac{(R + R_c)L}{R^2 D'^2} \right) \right) / \\
 \frac{T_s m_c}{L} \frac{RD' + R_c}{R} \left(RD' \left(\frac{RD' + R_c}{R + R_c} + sR_c C \right) + sL(1 + s(R + R_c)C) \right)
 \end{aligned}
 \tag{4.131}$$

4.5 DISEÑO DEL CONTROLADOR

En esta sección se presenta el desarrollo del controlador según la función de transferencia de control a la salida obtenida en secciones anteriores para los modos de operación reductor y elevador de voltaje del convertidor.

4.5.1 Funciones de transferencia para el modelo reductor.

En el apartado 4.4.2 se desarrolló la función de transferencia del convertidor en modo reductor, la cual es descrita en la ec. (4.125) que ahora se reproduce:

$$Gp(s) = \frac{\hat{v}_o(s)}{\hat{i}_c(s)} = \frac{R(1 + sR_c C)}{(1 + s(R + R_c)C) F_h^{-1}(s) + \frac{RT_s}{L} (m_c D' - 0.5)(1 + sR_c C)} \tag{4.125}$$

Una vez sustituidos los valores de los elementos se obtiene

$$Gp(s) = \frac{(3.24 \times 10^{-6} s + 12)}{(9.121 \times 10^{-14} s^3 + 1.951 \times 10^{-8} s^2 + 1.456 \times 10^{-3} s + 7.639)} \tag{4.132}$$

Se diseña un controlador analógico en MATLAB usando la herramienta de diseño *sisotool* para esta planta. El diagrama de bode para este diseño en lazo abierto se muestra en la Figura 4.13 donde el ancho de banda del sistema se fija a 3kHz con un margen de fase de 75 grados.

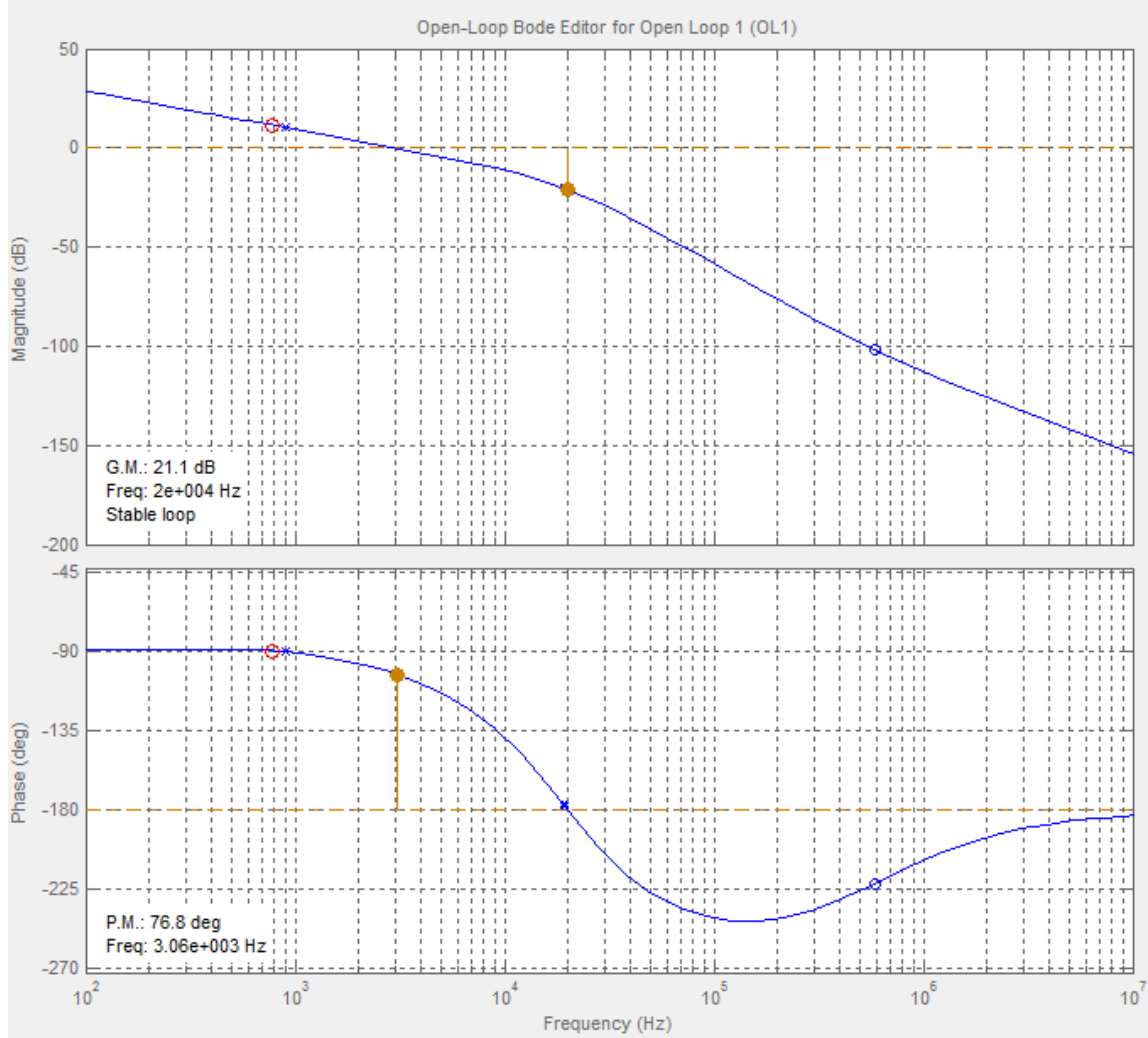


Fig. 4.13 Diagrama de Bode del lazo de control $G_p(s)*G_c(s)$

El controlador que se obtiene a partir de la herramienta es el siguiente:

$$G_c(s) = \frac{100s + 84373}{s} \quad (4.133)$$

4.5.2 Funciones de transferencia para el modelo elevador.

En el apartado 4.4.3 se desarrolló la función de transferencia del convertidor en modo reductor, la cual es descrita en la ec. (4.131) y que se reproduce a continuación

$$\frac{\hat{v}_o(s)}{\hat{i}_c(s)} = \frac{\hat{v}_o(s)}{\hat{v}_c(s)/R_i} = \left(RD'(1+sR_cC)(1-s\frac{(R+R_c)L}{R^2D'^2}) \right) / \quad (4.131)$$

$$\frac{T_s m_c}{L} \frac{RD'+R_c}{R} (RD' \left(\frac{RD'+R_c}{R+R_c} + sR_cC \right) + sL(1+s(R+R_c)C))$$

Una vez sustituidos los valores de los elementos se obtiene

$$Gp(s) = \frac{-1.373s^2 - 4.928 \times 10^{-5}s + 5.76}{1.368 \times 10^{-13}s^3 + 2.498 \times 10^{-8}s^2 + 2.167 \times 10^{-3}s + 4.041} \quad (4.134)$$

Se diseña un controlador analógico en MATLAB usando la herramienta de diseño *sisotool* para esta planta. El diagrama de bode para este diseño en lazo abierto se muestra en la Figura 4.14 donde el ancho de banda del sistema se fija a 3kHz con un margen de fase de 70 grados.

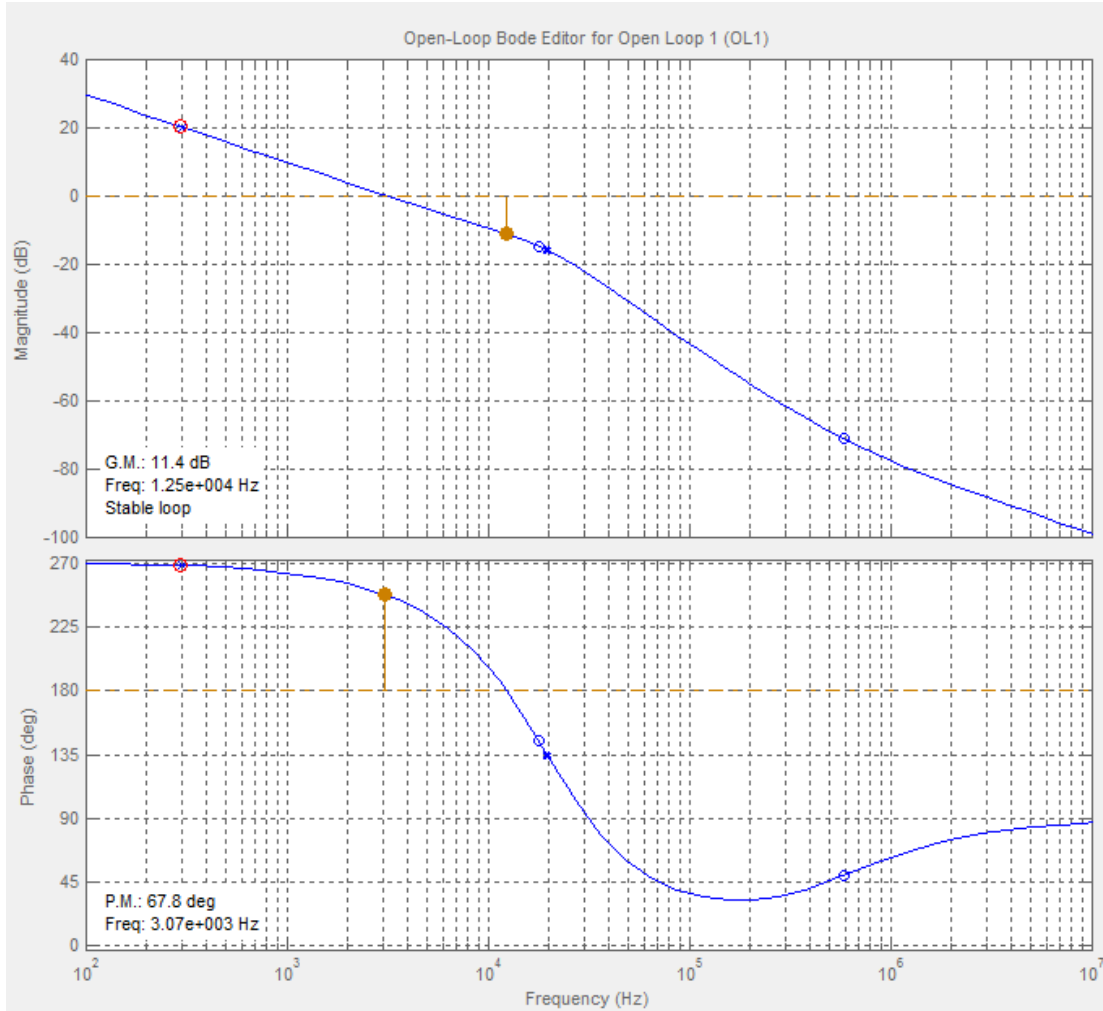


Fig. 4.14 Diagrama de Bode del lazo de control $Gp(s) \cdot Gc(s)$

El controlador que se obtiene a partir de la herramienta es el siguiente:

$$G_c(s) = \frac{6.9217s + 13300}{s} \quad (4.135)$$

4.6 SIMULACIÓN DEL SISTEMA

Para validar el control del convertidor se emplean simulaciones hechas en MATLAB Simulink de respuesta transitoria de cambio en la carga. Los valores de los componentes del prototipo, calculados en la sección 3.3, se muestran en la tabla 4.1.

TABLA 4.1
ELEMENTOS CALCULADOS PARA EL CONVERTIDOR

Característica	Valor
Potencia	8kW
Inductor	48.8 μ H
C	180 μ F
C _{in}	120 μ F
V _o	300 V
V _{in}	144 V

El sistema en modo boost fue simulado hasta alcanzar un estado estable para luego aplicar un cambio en el voltaje de carga. En la simulación se agrega un cambio de 4% en el bus de cd y en la Figura 4.15 se muestra un tiempo de respuesta de 1 mili segundo para dicho cambio en el voltaje en la carga que representa un 3% del ancho de banda, lo cual se considera un valor aceptable.

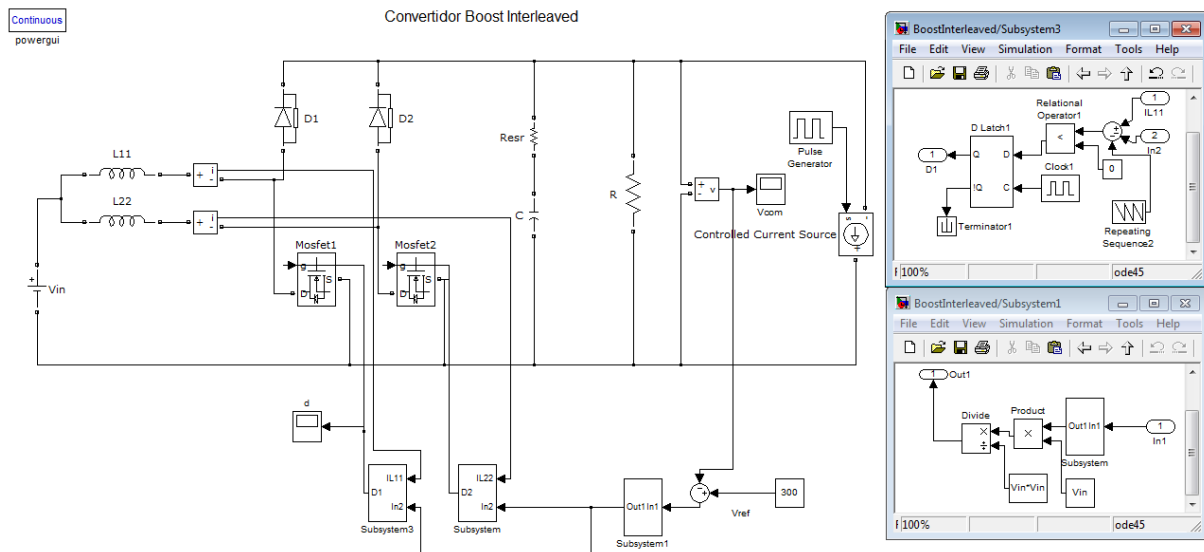


Fig. 4.15 Diagrama de simulación del convertidor en modo elevador y su sistema de control.

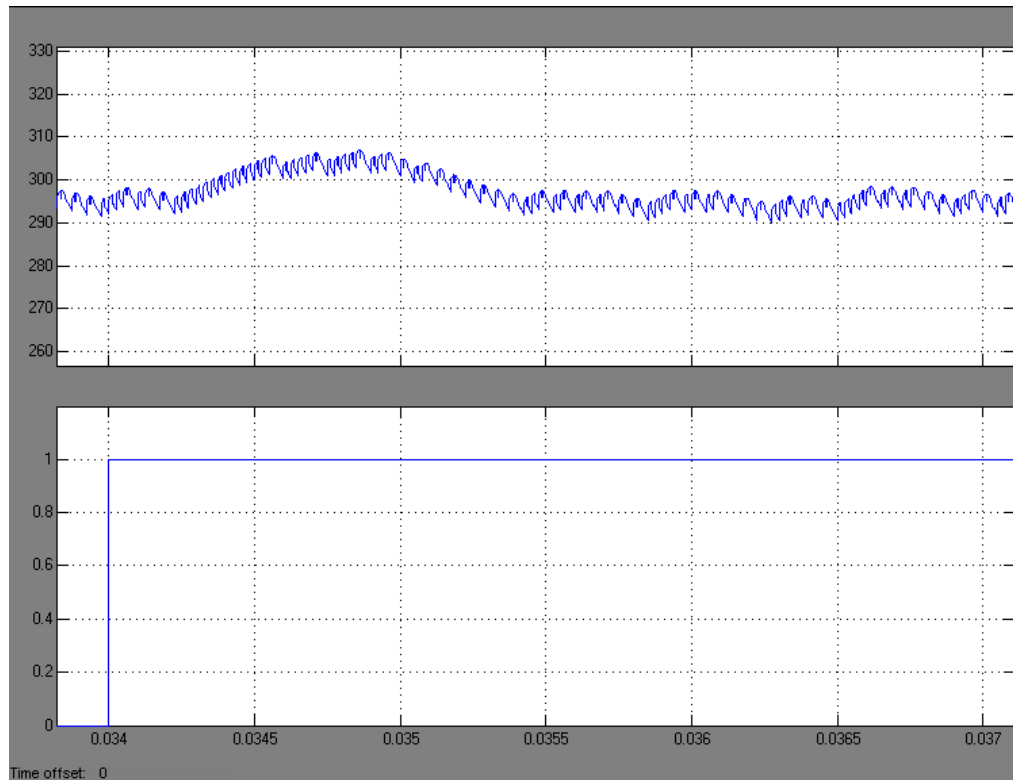


Fig. 4.16 Respuesta a cambio en el voltaje en la carga del convertidor en modo elevador.

El sistema en modo buck mostrado en la Figura 4.17 fue simulado, del mismo modo, hasta alcanzar un estado estable para luego aplicar un cambio en el voltaje de carga. En la simulación se agrega un cambio de 4% en el bus de cd y en la Figura 4.18 se muestra un tiempo de respuesta de 2.5 mili segundos para dicho cambio en el voltaje en la carga que representa un 1% del ancho de banda, lo cual se considera un valor aceptable.

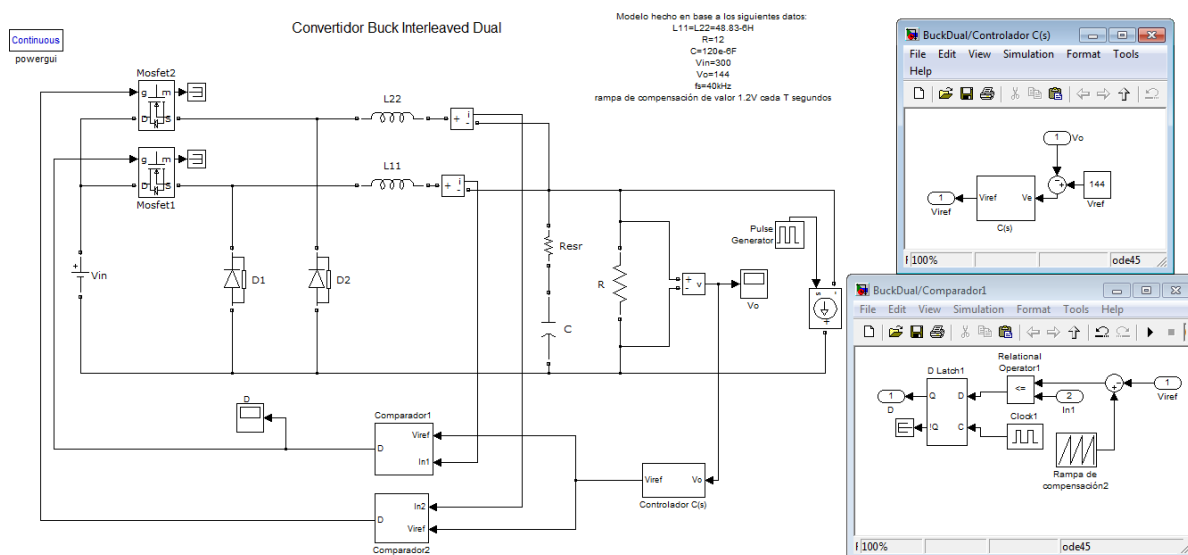


Fig. 4.17 Diagrama de simulación del convertidor en modo reductor de voltaje y su sistema de control.

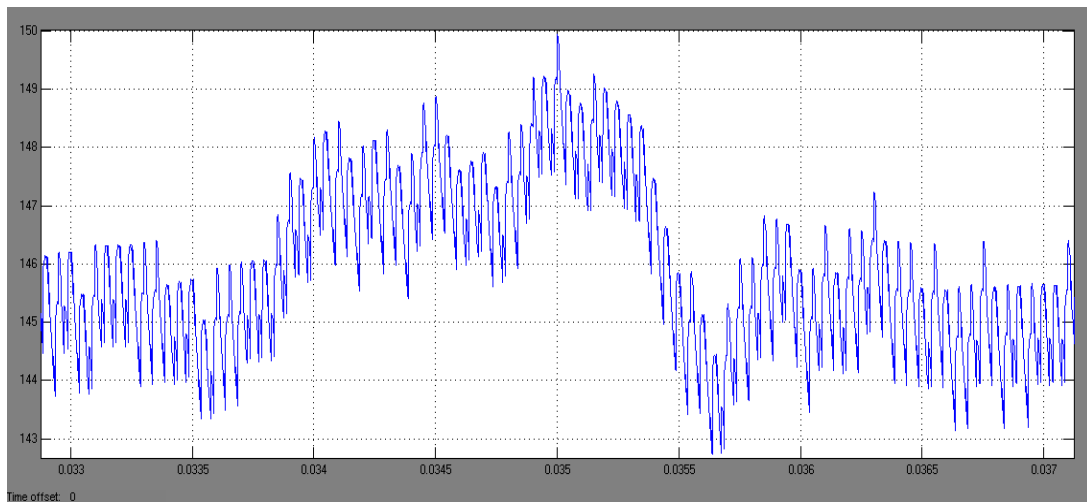


Fig. 4.18 Respuesta a cambio en el voltaje en la carga del convertidor en modo reductor.

4.7 RESUMEN

A lo largo de este capítulo se mostró el procedimiento empleado para el modelado del convertidor con modo de control de corriente pico, el cual sirve para obtener la función de transferencia de control a la salida que incluye el efecto de la rampa de estabilización.

Los resultados en este capítulo se basan en valores de los elementos del convertidor diseñado en el capítulo 3. El control del convertidor fue validado por medio de simulaciones.

CAPÍTULO 5:

IMPLEMENTACIÓN DEL CONTROL DEL CONVERTIDOR Y VALIDACIÓN EXPERIMENTAL

5.1 INTRODUCCIÓN

La operación de un convertidor con un control digital de modo de corriente pico es similar a su contraparte analógica como se muestra en la Figura 5.1. Sin embargo, la red de compensación, amplificación del error, rampa de compensación y generador de pulsos PWM son remplazados por un microcontrolador (μc).

En este capítulo se presentan los resultados obtenidos en la implementación del sistema. Se muestran los resultados de las pruebas realizadas al convertidor y el comportamiento de las variables en el control de corriente pico. Los oscilogramas mostrados de las variables del software fueron obtenidos directamente de los pines del μc o por mediciones directas en terminales del convertidor.

5.2 OPERACIÓN DEL CONVERTIDOR

En la implementación digital del control, se fija el valor del ancho de los pulsos (d) a un valor $d=0.8$, permitiendo que fluya corriente a través del inductor. El voltaje en el bus de CD que se mide por medio de un transductor se aplica al ADC del microcontrolador (μc). El valor analógico de voltaje se muestrea y se convierte a un valor digital. De esta representación digital se resta otro valor digital que es el valor de referencia de voltaje y el valor de error resultante en tiempo discreto se usa como valor de entrada para el controlador.

El valor de la salida que se obtiene al ejecutar el controlador, cuyo diseño fue discutido en el Capítulo 4 y el Apéndice C, se escala de forma apropiada para poder ser usado como entrada del módulo del convertidor digital analógico (DAC), esta señal se denomina voltaje de referencia de la corriente, V_{iref} y es la referencia de la corriente pico antes de ser compensada (Figura 5.1). El DAC conecta la salida del

controlador digital a la entrada del comparador para la detección de la corriente pico. Entonces la entrada del DAC se decrementa en subintervalos fijos durante el periodo de conmutación, lo que simula la rampa de compensación necesaria para amortiguar cualquier oscilación subarmónica. Esta rampa de compensación digital tiene una forma de escalera con un número fijo de escalones durante todo el periodo de conmutación.

La corriente medida se conecta a la entrada no inversora del módulo del comparador analógico, cuya entrada inversora está conectada a la salida del módulo del DAC. Cuando la rampa de la corriente medida sea del mismo valor que V_{iref} compensada, la salida del comparador cambia, lo cual es usado como un disparo dentro del μc para enviar un cero a la señal del PWM y sacar de conducción el Mosfet durante el tiempo restante del ciclo de conmutación. El resultado es la misma operación que en un sistema con control analógico y se usa en las dos ramas del convertidor.

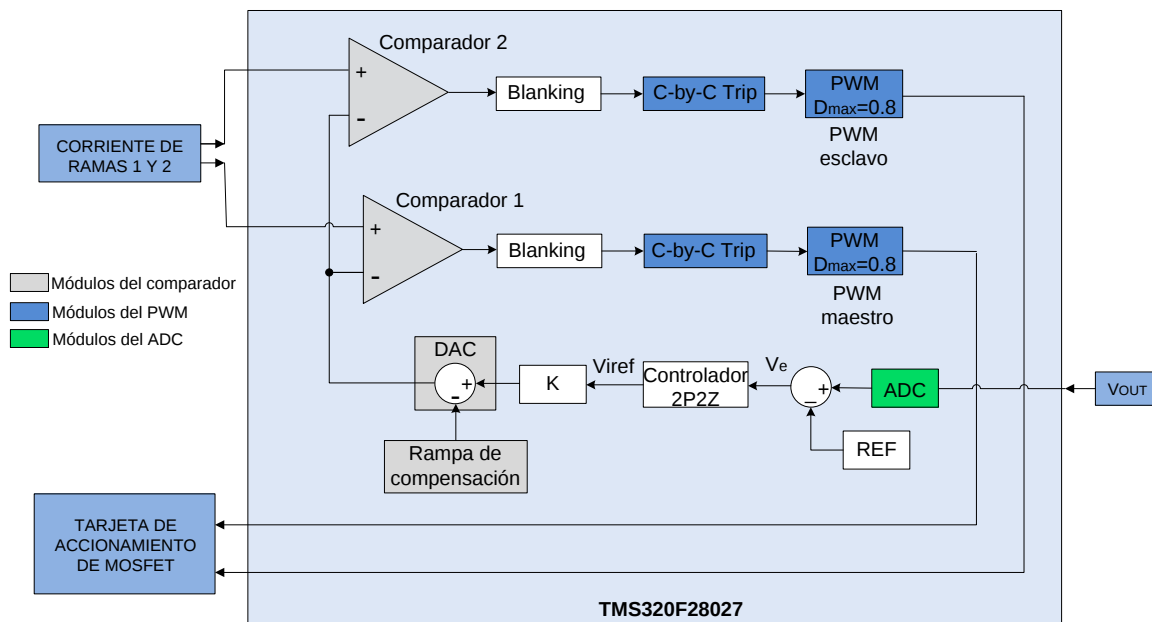


Fig. 5.1 Implementación del control en modo de corriente pico.

5.3 RESULTADOS EXPERIMENTALES.

El oscilograma de la Figura 5.2 muestra los resultados experimentales en modo elevador obtenidos de la implementación del circuito desarrollado en la sección 3.3.4 cuyo diagrama eléctrico se muestra en la figura 3.13. Se presentan los pulsos PWM generados por el μc que tienen una amplitud de 3.3V pero son amplificados hasta un valor de 13.75V, esta señal es aplicada entre las terminales de compuerta (gate) y fuente (source) de los Mosfet.

Se observa que el funcionamiento del hardware es adecuado ya que las especificaciones del Mosfet indican que el rango de voltaje donde se reconoce un alto para la compuerta

del interruptor es de 10V a 20V. También se muestra el desfase de 180° eléctricos entre el par de pulsos con una frecuencia de conmutación de 40 kHz.



Fig. 5.2 Señales medidas entre las terminales de compuerta y fuente del Mosfet.

En el oscilograma de la Figura 5.3 se muestra el principio de la modulación del ancho de los pulsos, donde el ciclo de trabajo máximo se define con un valor $d=0.8$ a la salida de un pin PWM del μc durante el inicio de cada periodo de conmutación T (canal 3 azul), lo cual puede corroborarse porque cuando la corriente medida (canal 1 amarillo) se mantiene en cero y la salida del comparador mostrado en la figura 5.1 (canal 4 verde) se limita por el valor del ciclo de trabajo máximo ($MAX_DUTY=0.8$), o sea cuando se alcanza dicho limite la salida del comparador es un uno y cambia el estado del PWM a cero (saca al Mosfet de conducción) durante el tiempo restante del ciclo de conmutación ($d'=0.2$). Cabe mencionar que el canal 2 (rojo) se utiliza para dar la señal de inicio de la rutina de servicio de interrupción (lectura del ADC, ejecución del controlador y actualización del valor del DAC para ser usado en el siguiente ciclo).

En la figura 5.4 se observa que el ciclo de trabajo máximo es de un valor variable durante cada ciclo (canal 3 azul) y está limitado por un pulso a la salida del comparador (canal 4 verde). La corriente medida (canal 1 amarillo) se compara de forma continua con el módulo del DAC. Cuando se alcanza el valor de referencia, la salida del comparador es un cero que desactiva la señal del PWM durante el tiempo que resta del periodo de conmutación.



Fig. 5.3 PWM máximo limitado a $d=0.8$ (canal 3).



Fig. 5.4 PWM variable (canal 3) dependiente de la salida del comparador (canal 4).

En la medición de la Figura 5.5 se puede ver que mediante un control efectivo la corriente que fluye en las ramas del convertidor se divide de forma balanceada. La medición es hecha durante una prueba con carga resistiva $R=32.3\ \Omega$, voltaje de entrada $V_{in}=144V$ y voltaje de salida $V_{out}=300V$. En la Figura 5.6 se muestra el esquema de conexión para la medición de las corrientes y señales PWM.



Fig. 5.5 División de corrientes en ambas ramas del convertidor.

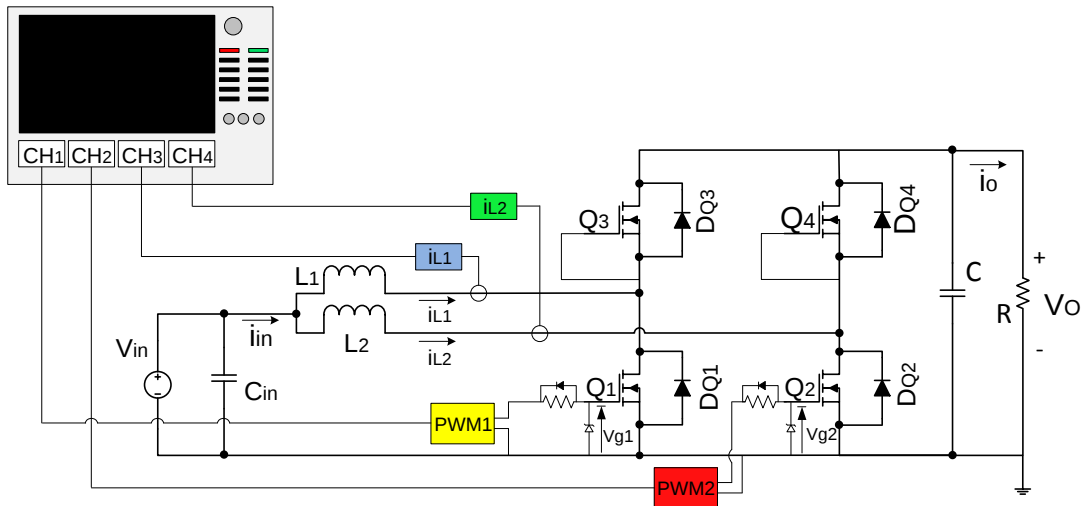


Fig. 5.6 Esquema de medición de corrientes en las ramas del convertidor.

En el oscilograma presentado en la Figura 5.7 se reproduce la prueba anterior con los mismos parámetros, con la única diferencia que aquí se muestra el voltaje en las terminales de la carga cuya forma se aprecia libre de ruido excesivo. El canal 1 (amarillo) muestra el ciclo de trabajo en el pin del μ c aplicado al Mosfet de la rama 1, el voltaje en el bus de CD en el canal 2 (rojo) y por último en los canales 3 (azul) y 4 (verde) se muestran las formas de onda de la corriente en las dos ramas del convertidor. La relación de conversión de voltaje cuando se tienen 144V en la entrada y 310V en la salida es de 2.2:1.



Fig. 5.7 Formas de onda en estado estable.

En la Figura 5.8 se reportan los voltajes de alimentación V_{in} en el canal 1, el canal 2 indica el voltaje en el bus de CD, en los canales 3 y 4 se observan las formas de onda de la corriente en las dos ramas del convertidor. En este oscilograma se tomaron también cuatro señales digitales provenientes del circuito de control. Las señales digitales D0 y D2 medidas (parte inferior color rosa) muestran las señales PWM de los Mosfet de ambas ramas medidas entre la fuente y el drenador. La señal digital D3 indica el inicio de adquisición de datos para luego atender la rutina de servicio de interrupción (ISR). Por último, D4 indica el tiempo de duración de la ISR con una duración menor al inicio del siguiente ciclo de conmutación medido por D0 para

tener tiempo de actualizar el siguiente ciclo de trabajo y evitar hacer inestable el sistema.

La relación de conversión de voltaje cuando se tienen 118V en la entrada y 304V en la salida es de 2.6:1. Durante estas pruebas se limitó la relación de conversión para evitar que una corriente mayor pudiera destruir a los Mosfet.

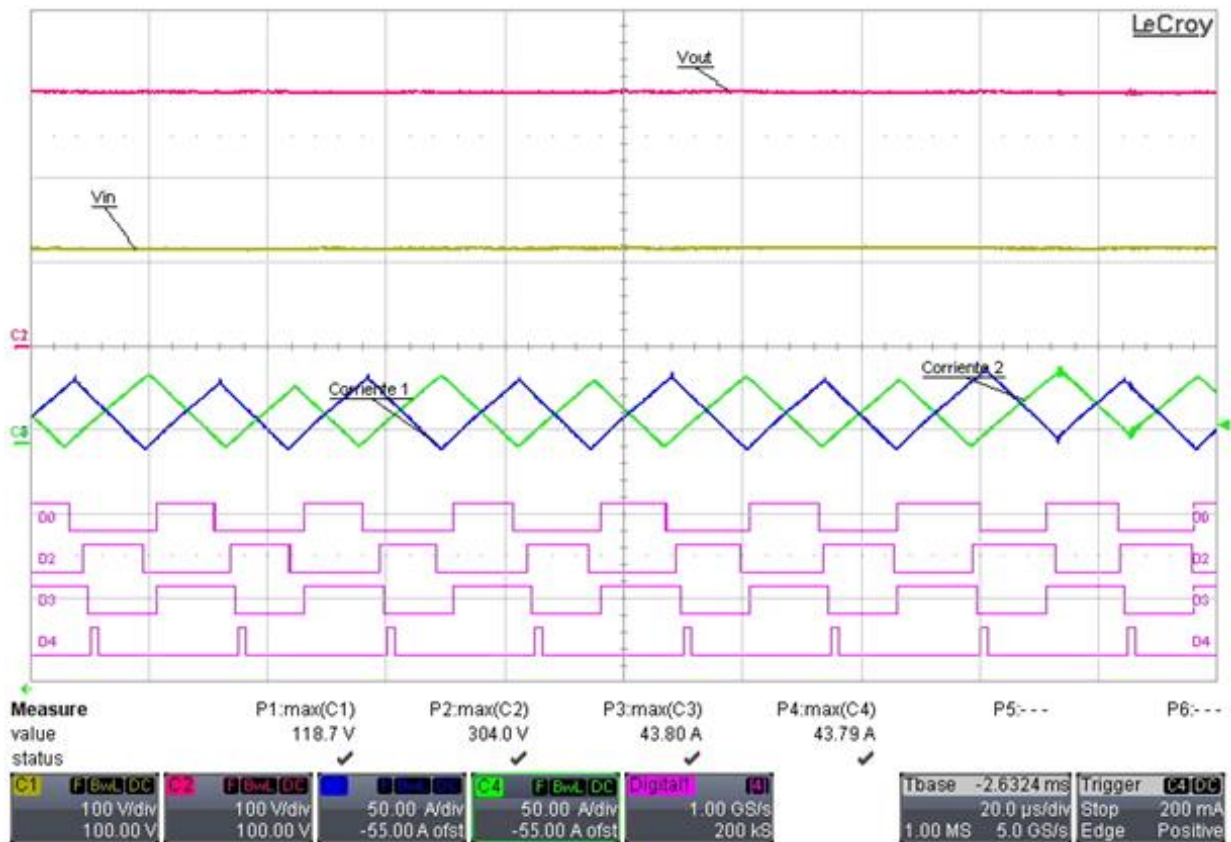


Fig. 5.8 Formas de onda en estado estable.

En la Figura 5.9 se observa el voltaje de alimentación v_{in} en el canal 1 (amarillo), el canal 2 (rojo) indica el voltaje en el bus de CD, en los canales 3 (azul) y 4 (verde) se muestran las formas de onda de la corriente en las dos ramas del convertidor. Estas lecturas se tomaron ante un cambio en la corriente de carga al variar la resistencia de carga de $R = 32.3\Omega$ a $R = 26\Omega$. Se observa una regulación ante cambios en la corriente de carga. En este oscilograma se tomaron también, como en el oscilograma anterior, cuatro señales digitales provenientes del circuito de control. D0 y D2, en la parte inferior, muestran las señales PWM de los Mosfet inferiores de las ramas del convertidor como se muestra en la Figura 5.6. Otra señal digital que se toma en la Figura 5.9 es D3 (señal proveniente del pin ePWM3B) cuyo flanco de caída indica el inicio de adquisición de datos (voltaje de salida, convertir a un valor digital y obtener

el error) para luego iniciar con la rutina de servicio de interrupción. Por último, D4 indica el tiempo de duración de la rutina de interrupción de servicio (cálculo de corriente de referencia, inicio de la rampa de compensación) con una duración menor al inicio del siguiente ciclo de conmutación medido por D0 para tener tiempo de actualizar el siguiente ciclo de trabajo y evitar hacer inestable el sistema.

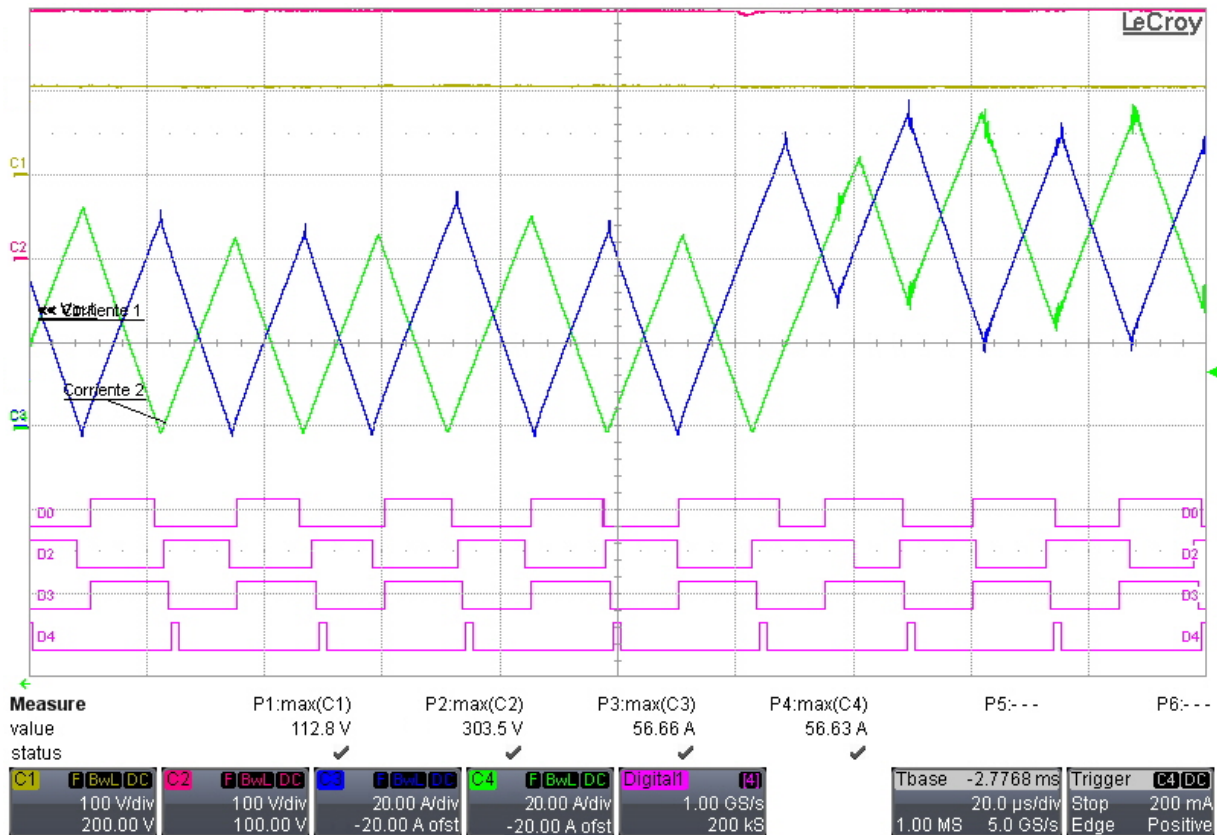


Fig. 5.9 Formas de onda ante cambios en la corriente de carga.

5.4 RESUMEN

La propuesta de solución en este trabajo usa un controlador en el dominio del tiempo discreto, desarrollado en el capítulo 4 y en el Apéndice C. Esto se implementó en un microcontrolador de Texas Instruments TMS320F28027 que tiene todos los elementos necesarios para limitar la corriente pico en las dos ramas del convertidor durante cada periodo de conmutación. Las oscilaciones subarmónicas que se presentan en una topología de elevación de voltaje y usando el modo de control de corriente pico se remueven con una rampa de compensación digital al usar una rampa discreta en forma de escalones.

Se presentaron los resultados medidos ante cambios en el voltaje de entrada y la corriente de carga que comprueban en funcionamiento del convertidor ante posibles condiciones de operación.

CAPÍTULO 6:

CONCLUSIONES Y RECOMENDACIONES

6.1 CONCLUSIONES

Se cumplió el objetivo principal de la tesis de construir un convertidor CD-CD que permita elevar el voltaje de entrada (por lo menos 110V) y lo mantenga en un valor constante (300V) respondiendo ante cambios en el voltaje de entrada y cambios en la corriente de carga. Este convertidor es capaz de permitir un flujo de corriente bidireccional y por lo tanto permitir la inversión del sentido de flujo de potencia. Sin embargo no fue posible desarrollar la parte del convertidor de bajada

En el trabajo se describe el método de diseño del convertidor y su sistema de control. El convertidor fue diseñado y construido con buenos resultados. Se realizaron simulaciones, antes de ser construido, que demostraron el cumplimiento de los requerimientos del diseño. Se mostro que la configuración de dos convertidores elevadores de voltaje conectados en paralelo es una opción adecuada. Los beneficios de los convertidores de varias fases son rizados de corriente menores en los capacitores de entrada y salida en comparación con los de una sola fase. Esto permite usar bancos de capacitores en la entrada y salida más pequeños para satisfacer los requerimientos de rizo de voltaje. El reducir el tamaño de los elementos capacitivos e inductivos reduce el costo y dimensiones del convertidor.

Debido a las características del modo de control por corriente pico para cumplir con los requerimientos de diseño es indispensable un modelo preciso para el diseño del sistema debido a la existencia de oscilaciones sub armónicas inherentes al modo de control.

Se validó el modelo del convertidor y su sistema de control por medio de simulaciones para responder ante cambios en el voltaje de entrada y en el voltaje de la carga. El lazo de control de voltaje fue diseñado basado en los resultados del modelo de control por corriente pico y usando la función Sisotool en Matlab con buenos resultados.

Se describió un método para implementar el modo de control de corriente pico usando un controlador en el tiempo discreto, rampa de compensación y un comparador que permite limitar la corriente durante cada ciclo,

6.2 RECOMENDACIONES

Durante el desarrollo de la tesis se desarrolló un controlador que puede ser utilizado en modo de subida y en modo de bajada. El esfuerzo mayor en el trabajo se dedicó al modo de subida, con el objetivo de regular el voltaje en el bus de alto voltaje en 300V. De esta forma se puede alimentar la entrada de CD del inversor que accionará al motor de tracción de un pequeño VE. Se recomienda hacer pruebas con el convertidor en modo de bajada y con la transición de un modo a otro en función del sentido del flujo de potencia.

En las pruebas realizadas el voltaje de entrada es variable sin embargo se recomienda la conexión de los módulos de SC y realizar pruebas en el laboratorio, así como conectar el convertidor al sistema inversor-motor y realizar pruebas de funcionamiento del sistema de tracción eléctrica.

Para reducir el efecto de las interferencias electromagnéticas (EMI) se recomienda el uso de una jaula de Faraday para evitar afectaciones en algunas mediciones y funcionamiento del controlador que pueden causar inestabilidad.

Una mejora a considerar es estudiar un posible incremento en el valor de la inductancia de los inductores para reducir el rizado de corriente y reducir la interferencia electromagnética.

REFERENCIAS

- [1] Ali Emadi, Young Joo Lee and Kaushik Rajashekara. "Power Electronics and Motor Drives in Electric, Hybrid Electric and Plug-In Hybrid Electric Vehicles", *IEEE Transactions on Industrial Electronics*, Vol. 55, No. 6, June, 2008. pp 2237-2245.
- [2] H. Qiao, Y. Zhang, Y. Yao, L. Wei (2006). "Analysis of Buck-Boost Converters for Fuel Cell Electric Vehicle". *IEEE International Conference*. December 2006. pp 109-113.
- [3] R. M. Schupbach, J. C. Balda (2004). "New Energy-Storage Unit for Heavy-Duty Vehicles Encompassing Cold Weather Starting". *IEEE Power Electronics Specialists Conference 35th Annual*, 2004. pp 2786-2791.
- [4] Guillermo Bossio, Cristian De Angelo y Guillermo García. "Análisis y Diseño de un Convertidor Bidireccional en Cascada para Aplicaciones en Accionamiento de Vehículos Eléctricos", *IX Reunión de Trabajo en Procesamiento de la Información y Control*, Septiembre, 2001. pp 64-69.
- [5] Micah Etan Ortúzar Dworsky. "Diseño y Construcción de Conversor DC-DC para Control de Ultracapacitores en Vehículo Eléctrico", *Tesis para obtener el título de Ingeniero Civil Industrial con Diploma en Ingeniería*. Santiago de Chile, 2002.
- [6] Srdjan M. Lukic, Jian Cao, Ramesh C. Bansal, Fernando Rodríguez and Ali Emadi. "Energy Storage Systems for Automotive Applications", *IEEE Transactions on Industrial Electronics*, Vol. 55, No. 6, June, 2008. pp 2258-2265.
- [7] S. M. Lukic, S. G. Wirashinga, F. Rodríguez, C. Jian and A. Emadi. "Power Management of an Ultracapacitor/Battery Hybrid Energy Storage System in an HEV", *Proc. VPPC*, 2006. pp 1-6.
- [8] Micah Ortúzar, Jorge Moreno y Juan Dixon. "Ultracapacitor-Based Auxiliary Energy System for an Electric Vehicle: Implementation and Evaluation", *IEEE Transactions on Industrial Electronics*, Vol. 54, No. 4, August, 2007. pp 2147-2155.
- [9] Monzer Al Sakka¹, Joeri Van Mierlo¹ and Hamid Gualous², "*Electric Vehicles- Modelling and Simulations*," Dr. Seref Soylu (Ed.), 2011, pp. 309-332.
- [10] HILTech, "Work package 1 Task 1 D1. State-of-the-art review. INTELLICON Contract reference CRAFT 512271," HILTech Developments Limited, 2005.
- [11] F. Profumo, A. Tenconi, M. Cerchio, R. Bojoi, and G. Gianolio, "Fuel cells for electric power generation: Peculiarities and Dedicated Solutions for Power Electronic Conditioning Systems," *EPE-PEMC, Riga, Latvia*, 2004.

- [12] S. M. Naylor, V. Pickert, and D. J. Atkinson, "Fuel Cell Drive Train Topologies - Computer Analysis of Potential Systems," *IET Power Electronics, Machines and Drives*, 2006. pp. 398-403, 2006.
- [13] S. M. Naylor, V. Pickert, and D. J. Atkinson, "Fuel Cell Drive Train Systems – Driving Cycle Evaluation of Potential Topologies," *IEEE Vehicle Power and Propulsion Conference, 2006. VPPC '06*, pp. 1-6, 2006.
- [14] S. M. Naylor, V. Pickert, and D. J. Atkinson, "Optimization of Compressor Power Supply and Control Systems for Automotive Fuel Cell Drive Train Applications," *IEEE Vehicle Power and Propulsion Conference, 2006. VPPC '06*, pp. 1-5, 2006.
- [15] H. Matsuo and F. Kurokawa, "New Solar Cell Power Supply System using a Boost Type Bidirectional dc-dc Converter," *IEEE Trans. Ind. Electron.*, Volume IE-31, Issue 1, Feb. 1984, pp. 51 – 55.
- [16] H.-J. Chiu and L.-W. Lin, "A Bidirectional dc-dc Converter for Fuel Cell Electric Vehicle Driving System," *IEEE Trans. Power Electron.*, Volume 21, Issue 4, July 2006, pp. 950 – 958.
- [17] G. Chen, D. Xu, and Y.-S. Lee, "A Family of Soft-Switching Phase-Shift Bidirectional dc-dc Converters: Synthesis, Analysis, and Experiment," in *Proc. the Power Conversion Conference*, Osaka, Japan, Volume 1, 2-5 April 2002, pp. 122 – 127.
- [18] G. Chen, D. Xu, Y. Wang, Y.-S. Lee, "A New Family of Soft-Switching Phase-Shift Bidirectional dc-dc Converters," in *Proc. IEEE PESC*, Vancouver, British Columbia, Canada, Volume 2, June 2001, pp. 859 – 865.
- [19] H. Fan, D. Xu, "A Family of PWM Plus Phase-Shift Bidirectional dc-dc Converters," in *Proc. IEEE PESC*, Aachen, Germany, Volume 2, 20-25 June 2004, pp. 1668 – 1674.
- [20] F. Blaabjerg, Z. Chen, and S. B. Kjaer, "Power Electronics as Efficient Interface in Dispersed Power Generation Systems," *IEEE Transactions on Power Electronics*, vol. 19, pp. 1184-1194, September 2004.
- [21] R. M. Schupbach and J. C. Balda, "Comparing DC-DC Converters for Power Management in Hybrid Electric Vehicles," *IEEE Electric Machines and Drives Conference, 2003. IEMDC'03*, vol. 3, pp. 1369-1374, 2003.
- [22] A. Lachichi and N. Schofield, "Comparison of DC-DC Converter Interfaces for Fuel Cells in Electric Vehicle Applications," *IEEE Vehicular Power and Propulsion Conference, VPPC'06*, Windsor, United Kingdom, 2006.
- [23] K. P. Yalamanchili and M. Ferdowsi, "Review of Multiple Input DC-DC Converters for Electric and Hybrid Vehicles," *IEEE Vehicle Power and Propulsion Conference*, pp. 160-163, 2005.
- [24] J.-S. Lai and D. J. Nelson, "Energy Management Power Converters in Hybrid Electric and Fuel Cell Vehicles," *Proceedings of the IEEE*, vol. 95, pp. 766-777, April 2007.
- [25] B. R. Taylor, A. J. Brown, D. A. Stone, and N. Schofield, "A High Power DC-DC Converter Employing Synchronous Rectification of Parallel MOSFET Devices for Use as an Electric Vehicle Battery-to-Supercapacitor Interface," *EPE-PEMC 2003, Toulouse, France*, 2003.
- [26] A. J. Forsyth, "DC/DC Converters," in *Module EE5A1, Introduction to Power Electronics*. Birmingham: The University of Birmingham, 2000.
- [27] F. Caricchi, F. Crescimbeni, G. Noia, and D. Pirolo, "Experimental Study of a Bidirectional DC-DC Converter for the DC Link Voltage Control and the Regenerative Braking in PM Motor Drives Devoted to

- Electrical Vehicles," *Applied Power Electronics Conference and Exposition, APEC '94*, vol. 1, pp. 381-386, 1994.
- [28] F. Caricchi, F. Crescimbeni, F. G. Capponi, and L. Solero, "Study of Bi-Directional Buck-Boost converter Topologies for Application in Electrical Vehicle Motor Drives," *Applied Power Electronics Conference and Exposition, APEC '98*, vol. 1, pp. 287-293 vol.1, 1998.
 - [29] Z. Cerovsky and V. Pavelka, "DC-DC Converter for Charging and Discharging Super-Capacitor used in Electric Hybrid Cars," *10th European Conference on Power Electronics and Applications*, Toulouse, France, 2003.
 - [30] R. Erickson and D. Maksimovic, *Fundamentals of Power Electronics*, 2 ed. USA: Kluwer Academic Publishers, 2001.
 - [31] A. Fratta, P. Guglielmi, G. M. Pellegrino, and F. Villata, "DC-AC Conversion Strategy Optimized for Battery or Fuel-Cell-Supplied AC Motor Drives," *IEEE ISIE*, vol. 1, pp. 230- 235, 2000.
 - [32] S. Ang and A. Oliva, *Power-Switching Converters*. USA: Marcel Dekker Ltd, 2005.
 - [33] A. Fratta, P. Guglielmi, F. Villata, and A. A.-V. Vagati, A., "Efficiency and costeffectiveness of AC drives for electric vehicles improved by a novel, boost DC-DC conversion structure," *Power Electronics in Transportation*, 1998, pp. 11-19, 1998.
 - [34] A. Fratta, P. Guglielmi, G. M. Pellegrino, P. Scapino, and F. Viliata, "Efficient modulation technique and NL control of H-bridge boost converters for battery-supplied AC motor drives," *IEEE Industrial Electronics*,. ISIE '99, vol. 2, pp. 806-812, 1999.
 - [35] A. Fratta, P. Guglielmi, G. M. Pellegrino, and F. Villata, "Power loss analysis and measurement of a high efficiency DC-DC converter for EV traction AC drives," *Industrial Technology 2000*, vol. 1, pp. 347-352, 2000.
 - [36] A. Fratta, G. Griffero, S. Nieddu, G. M. Pellegrino, and F. Villata, "New Hybrid Iron-Ferrite-Core Coupling Reactors Upgrade Effectiveness of H-Bridge-Based Power Conversion Structures," *IEEE International Symposium on Industrial Electronics, ISIE 2002*, vol. 3, pp. 884-889, 2002.
 - [37] A. Fratta, G. Griffero, P. Guglielmi, S. Nieddu, and F. Villata, "Minimum capacitor size in DC/DC/AC converters by means of novel PWM technique and DC-link structure," *IEEE Industrial Electronics, ISIE 2002*, pp. 789-794, 2002..
 - [38] A. Fratta, G. Griffero, P. Guglielmi, S. Nieddu, and G. M. Pellegrino, "Application of new FPGA-based top-performance digital control techniques to PWM power converters," *IEEE Industrial Electronics Society, IECON 2004*, vol. 1, pp. 810-815, 2004.
 - [39] H.-B. Shin, J.-G. Park, S.-K. Chung, H.-W. Lee, and T. A. Lipo, "Generalised Steady-State Analysis of Multiphase Interleaved Boost Converter with Coupled Inductors," *IEE Proceedings Electric Power Applications*, vol. 152, pp. 584-594, 2005.
 - [40] R. Giral, L. Martinez-Salamero, and S. Singer, "Interleaved converters operation based on CMC," *IEEE Transactions on Power Electronics*, vol. 14, pp. 643-652, 1999.
 - [41] P.-W. Lee, Y.-S. Lee, D. K. W. Cheng, and X.-C. Liu, "Steady-State Analysis of an Interleaved Boost Converter with Coupled Inductors," *IEEE Transactions on Industrial Electronics*, vol. 47, pp. 787-795, August 2000.

- [42] M. Gerber, J. A. Ferreira, I. W. Hofsjager, and N. Seliger, "Optimal Interleaving of DC/DC Converters in Automotive Applications," *10th International Power Electronics and Motion Control Conference, Toulouse, France*, pp. 1-10, 2003.
- [43] X. Huang, X. Wang, T. Nergaard, J.-S. Lai, X. Xu, and L. Zhu, "Parasitic Ringing and Design Issues of Digitally Controlled High Power Interleaved Boost Converters," *IEEE Transactions on Power Electronics*, vol. 19, pp. 1341-1352, September 2004.
- [44] K. Wang, C. Y. Lin, L. Zhu, D. Qu, F. C. Lee, and J. S. Lai, "Bi-directional DC to DC Converters for Fuel Cell Systems," *Power Electronics in Transportation*, 1998, pp. 47-51, 1998.
- [45] A. Fratta, P. Guglielmi, F. Villata, and A. A.-V. Vagati, A., "Efficiency and costeffectiveness of AC drives for electric vehicles improved by a novel, boost DC-DC conversion structure," *Power Electronics in Transportation*, 1998, pp. 11-19, 1998.
- [46] W. Li and X. He, "ZVT Interleaved boost converters for high-efficiency, high step-up DCDC conversion," *IET Proceedings Electric Power Applications*, vol. 1, pp. 284-290, March 2007.
- [47] N.-J. Park and D.-S. Hyun, "N Interleaved Boost Converter with a Novel ZVT Cell Using a Single Resonant Inductor for High Power Applications," *IEEE Industry Applications Conference*, vol. 5, pp. 2157-2161, 2006.
- [48] E. Sanchis-Kilders, A. Ferreres, E. Maset, J. D. Ejea, V. Esteve, J. Jordan, R. Garcia, and A. Garrigos, "High Power Passive Soft Switched Interleaved Boost Converters," *IEEE Power Electronics Specialists Conference, Aachen, Germany*, pp. 426-432, 2004.
- [49] J. Zhang, J. Lai, R. Kim, and W. Yu, "High-Power Density Design of a Soft-Switching High-Power Bidirectional DC-DC Converter," *IEEE Transactions on Power Electronics*, vol. 22, pp. 1145-1153, 2007.
- [50] H. Li, F. Z. Peng, and J. S. Lawler, "A Natural ZVS High-Power Bi-Directional DC-DC Converter with Minimum Number of Devices," *IEEE Industry Applications Conference*, vol. 3, pp. 1874-1881, 2001.
- [51] H. Li, F. Z. Peng, and J. S. Lawler, "A natural ZVS medium-power bidirectional DC-DC converter with minimum number of devices," *IEEE Transactions on Industry Applications*, vol. 39, pp. 525-535, 2003.
- [52] C. M. de Oliveira Stein, J. R. Pinheiro, and H. L. Hey, "A ZCT Auxiliary Commutation Circuit for Interleaved Boost Converters operating in Critical Conduction Mode," *IEEE Transactions on Power Electronics*, vol. 17, pp. 954-962, 2002.
- [53] M. Ilic and D. Maksimovic, "Interleaved Zero-Current-Transition Buck Converter," *IEEE Transactions on Industry Applications*, vol. 43, pp. 1619-1627, 2007.
- [54] G. Yao, H. He, J. Shi, Y. Deng, and X. He, "A ZCS PWM Switch Circuit for the Interleaved Boost Converters," *IEEE Power Electronics Specialists Conference, PESC '06*, pp. 1-4, 2006.
- [55] C. Liu, A. Johnson, and J.-S. Lai, "A Novel Three-Phase High-Power Soft-Switched DC/DC converter for Low-Voltage Fuel Cell Applications," *IEEE Transactions on Industry Applications*, vol. 41, pp. 1691-1697, 2005.
- [56] Z. Peng, H. Li, G.-J. Su, and J. S. Lawler, "A New ZVS Bidirectional DC-DC Converter for Fuel Cell and Battery Application," *IEEE Transactions on Power Electronics*, vol. 19, pp. 54-65, 2004.
- [57] M. C. Caponet, F. Profumo, and A. Tenconi, "Evaluation of power losses in power electronic converters for industrial applications: comparison among hard switching, ZVS and ZVS-ZCS converters," *Power Conversion Conference, 2002. PCC Osaka 2002*, vol. 3, pp. 1073-1077, 2002.

- [58] J.-G. Cho, J.-W. Baek, G.-H. Rim, and I. Kang, "Novel Zero-Voltage-Transition PWM Multiphase Converters," *IEEE Transactions on Power Electronics*, vol. 13, pp. 152-159, January 1998.
- [59] G. Yao, A. Chen, and X. He, "Soft Switching Circuit for Interleaved Boost Converters," *IEEE Transactions on Power Electronics*, vol. 22, pp. 80-86, January 2007.
- [60] A. Di Napoli, F. Crescimbeni, S. Rodo, and L. Solero, "Multiple input DC-DC power converter for fuel-cell powered hybrid vehicles," *IEEE Power Electronics Specialists Conference, PESC 02*, vol. 4, pp. 1685-1690, 2002..
- [61] A. Lidozzi, M. Pasquali, A. Puccetti, M. Santoro, and L. Solero, "A Novel Multi-Input Power Electronic Converter for Automotive Applications," *EPE- PEMC 2004, Riga, Latvia*, pp. 1-6, 2004.
- [62] L. Solero, A. Lidozzi, and J. A. Pomilio, "Design of multiple-input power converter for hybrid vehicles," *IEEE Transactions on Power Electronics*, vol. 20, pp. 1007-1016, 2005.
- [63] A. Di Napoli, F. Crescimbeni, F. Guilli Capponi, and L. Solero, "Control Strategy for Multiple Input DC-DC power Converters Devoted to Hybrid Vehicle Propulsion Systems," *IEEE Industrial Electronics*, vol. 3, pp. 1036-1041, 2002.
- [64] M. Michon, J. L. Duarte, M. Hendrix, and M. G. Simoes, "A three-port bi-directional converter for hybrid fuel cell systems," *IEEE Power Electronics Specialists Conference, PESC 2004*, vol. 6, pp. 4736-4742, 2004.
- [65] H. Tao, A. Kotsopoulos, J. L. Duarte, and M. A. M. Hendrix, "Design of a soft-switched three-port converter with DSP control for power flow management in hybrid fuel cell systems," *Conference on Power Electronics and Applications*, pp. 1-10 2005.
- [66] J. L. Duarte, M. Hendrix, and M. G. Simoes, "Three-Port Bidirectional Converter for Hybrid Fuel Cell Systems," *IEEE Transactions on Power Electronics*, vol. 22, pp. 480-487, 2007.
- [67] H. Tao, J. L. Duarte, and M. A. M. Hendrix, "High-resolution phase shift and digital implementation of a fuel cell powered UPS system," *European Conference on Power Electronics and Applications, 2007*, pp. 1-10, 2007.
- [68] H. Tao, A. Kotsopoulos, J. L. Duarte, and M. A. M. Hendrix, "Transformer-Coupled Multiport ZVS Bidirectional DC-DC Converter with Wide Input Range," *IEEE Transactions on Power Electronics*, vol. 23, pp. 771-781, 2008.
- [69] H. Tao, A. Kotsopoulos, J. L. Duarte, and M. A. M. Hendrix, "Triple-half-bridge bidirectional converter controlled by phase shift and PWM," *IEEE Applied Power Electronics Conference and Exposition, APEC '06*, pp. 1-7, 2006.
- [70] H. Tao, A. Kotsopoulos, J. L. Duarte, and M. A. M. Hendrix, "Family of multiport bidirectional DC-DC converters," *IEE Proceedings Electric Power Applications*, vol. 153, pp. 451-458, 2006.
- [71] H. Tao, J. L. Duarte, and M. A. M. Hendrix, "High-Power Three-Port Three-Phase Bidirectional DC-DC Converter," *IEEE Industry Applications Conference*, pp. 2022-2029, 2007.
- [72] H. Tao, J. L. Duarte, and M. A. M. Hendrix, "Three-Port Triple-Half-Bridge Bidirectional Converter With Zero-Voltage Switching," *IEEE Transactions on Power Electronics*, vol. 23, pp. 782-792, 2008.

- [73] H. Tao, A. Kotsopoulos, J. L. Duarte, and M. A. M. Hendrix, "Multi-input bidirectional DC-DC converter combining DC-link and magnetic-coupling for fuel cell systems," *Industry Applications Conference*, vol. 3, pp. 2021-2028, 2005.
- [74] D. Liu and H. Li, "A ZVS Bi-Directional DC-DC Converter for Multiple Energy Storage Elements," *IEEE Transactions on Power Electronics*, vol. 21, pp. 1513-1517, 2006.
- [75] H. Li and D. Liu, "Power Distribution Strategy of Fuel Cell Vehicle System with Hybrid Energy Storage Elements Using Triple Half Bridge (THB) Bidirectional DC-DC converter," *IEEE Industry Applications Conference*, 2007, pp. 636-642, 2007.
- [76] Rashid M.H. *Microelectronic Circuits: Analysis and Design*. Boston: PWS, 1999.
- [77] Martin Hadartz and Martin Julander. "Battery-Supercapacitor Energy Storage", *Master of Science Thesis in Electrical Engineering*. Göteborg, Sweden, 2008.
- [78] A. J. Forsyth and R. I. Gregory, "Small-signal modeling and control of the quasisquare-wave boost converter," *IEEE Transactions on Power Electronics*, vol. 13, pp. 36-46, 1998.
- [79] W. Wen, Y.-S. Lee, M. H. L. Chow, and D. K.-W. Cheng, "Interleaved Boost Converter with Zero Diode Reverse-Recovery Loss," *IEEE Transactions on Aerospace and Electronics Systems*, vol. 40, October 2004.
- [80] H. Xu, X. Wen, and L. Kong, "Dual-Phase DC-DC Converter in Fuel Cell Electric Vehicle," *IEEE International Power Electronics Congress*, 2004. CIEP 2004, pp. 92-97, 2004.
- [81] Gerado Calderón-López. "Design and Control of the Dual-Interleaved Boost Converter With Interphase Transformer", *A thesis submitted to The University of Manchester for the degree of Doctor of Philosophy*. Manchester, U.K., 2008.
- [82] Microchip Technology Inc., "TC4421A/TC4422A 9A High-speed MOSFET drivers," Product data sheet, Microchip, 2005.
- [83] Metglas, "POWERLITE High Frequency Distributed Gap Inductor Cores," Product data sheet: Metglas Inc., 2005.
- [84] Metglas, "DC Choke Core Design Tool," 3.0.6 ed: Metglas, 2004. Downloaded from www.metglas.com/design/
- [85] Metglas, "Power Factor Correction Inductor Design for Switched Mode Power Supplies using Metglas Powerlite C - Cores," in Metglas Application Guide, 2007.
- [86] J. W. McClean, "Inductor design using amorphous metal C-cores," *IEEE Circuits and Devices Magazine*, vol. 12, pp. 26-30, 1996.
- [87] X. Zhu, D. Su, Y. Zhang, and L. Wei, "Bus Bar Design for EMC Performance of Power Converters in Fuel Cell Electric Vehicles," *IEEE International Conference on Vehicular Electronics and Safety*, 2006. ICVES 2006, pp. 144-147, 2006.
- [88] Z. Qiu, H. Zhang, and G. Chen, "Study and Design of Noninductive Bus bar for high power switching converter," *Power Electronics and Motion Control Conference, 2006. IPEMC '06*. vol. 2, pp. 1-4, 2006
- [89] M. C. Caponet, F. Profumo, R. W. De Doncker, and A. Tenconi, "Low stray inductance bus bar design and construction for good EMC performance in power electronic circuits," *IEEE Transactions on Power Electronics*, vol. 17, pp. 225-231, 2002.

- [90] NOMEX DuPont tipo 410, "Características Técnicas," *Hoja de datos del fabricante*, 2001.
- [91] R. Erickson and D. Maksimovic, *Fundamentals of Power Electronics*, 2 ed. USA: Kluwer Academic Publishers, 2001.
- [92] J R. D. Middlebrook and S. Cuk, "A General Unified Approach to Modelling Switching-Converter Power Stages," *Power Electronics Specialists Conference* 76, pp. 18-34, 1976.
- [93] L.-H. Chen, J.-C. Hwang, S.-N. Yeh, and G.-C. Yu, "Analysis and Design of Four-Leg Fuel Cell Boost Converter," *IEEE Industrial Electronics, IECON 2006*, pp. 4285-4290, 2006.
- [94] .-C. Hwang, L.-H. Chen, and S.-N. Yeh, "Comprehensive analysis and design of multileg fuel cell boost converter," *Applied Energy*, vol. 84, pp. 1274–1288, 2007.
- [95] V. Vorpérian, "Simplified Analysis of PWM Converters using Model of PWM Switch. Continuous Conduction Mode," *IEEE Transactions on Aerospace and Electronic Systems*, vol. 26, pp. 490-496, 1990.
- [96] Vorpérian, "Fast analytical techniques for electrical and electronic circuits," *Cambridge University Press*, 2002.
- [97] Middlebrook, R. D., Cuk, S. (1976), "A general unified approach to modeling switching converter power stages," *IEEE Power Electronics Specialists Conference Record*, pp. 18-34, 1976.
- [98] Wester, G. W., Middlebrook, R. D. (1973), "Low-frequency characterization of switched dc-dc converters," *IEEE Transactions on Aerospace and Electronic Systems*, vol. AES-9, no. 3, pp. 376-385, 1977.
- [99] Vorperian, V. (1990), "Simplified analysis of PWM converters using model of PWM switch: Part I and II," *IEEE Transactions on Aerospace and Electronic Systems*, vol. 26, no. 3, pp. 490-505, 1990.
- [100] Clique, M., Fossard, A. J. (1977), "A general model for switching converters," *IEEE Transactions on Aerospace and Electronic Systems*, vol. AES-13, no. 4, pp. 397-400, 1977.
- [101] R. D. Middlebrook, S. Cuk," A General Unified Approach o Modeling Switching-Converter Power Stages," *International Journal of Electronics*, Vol. 42, No. 6, pp. 521-550, June 1977.
- [102] Slobodan Cuk, "Modeling, Analysis, and Design of Switching Converters," Ph. D. thesis, California Institute of Technology, November 1976.
- [103] Ridley, R. B. (1990a), "A new, continuous-time model for current-mode control with constant frequency, constant on-time, and constant off-time, in CCM and DCM," *IEEE Power Electronics Specialists Conference Record*, pp. 382-389, 1990.
- [104] Åström, K. J., Wittenmark, B. (1997), *Computer-controlled systems: theory and design*, Third edition, Prentice Hall, ISBN 0-13-314899-8.
- [105] Clique, M., Fossard, A. J. (1977), "A general model for switching converters," *IEEE Transactions on Aerospace and Electronic Systems*, vol. AES-13, no. 4, pp. 397-400, 1977.
- [106] Biricha Digital Power Ltd., Digital Power Multi-Day Workshop Manual (2010), pp. 168.
- [107] Ridley, R. B "Designer's Series, Part V Current Mode Control Modeling", *Switching Power Magazine*, vol. X, no. X, pp. 01-09, June 08.
- [108] Muhammad H. Rashid, *Power Electronics Circuits, Devices and Applications of Power Electronics*, 1st ed. USA: Prentice Hall Inc., 1993.

APÉNDICE A:

CÁLCULO DE PÉRDIDAS EN LOS DISPOSITIVOS SEMICONDUCTORES

La mayoría de las pérdidas en el convertidor ocurren en los circuitos de potencia del convertidor. Las pérdidas en los circuitos de control y protección no se tienen en cuenta. Las pérdidas se estiman teóricamente para dimensionar los dispositivos disipadores de calor y seleccionar los componentes de potencia.

A.1 Pérdidas en conducción en MOSFETs y diodos

Las pérdidas en los MOSFETs cuando se encuentran en conducción se determinan a partir de la resistencia entre el drenador y fuente ($R_{DS(on)}$) cuando el transistor se encuentra en conducción, con una temperatura de conducción alta ($T_j \geq 100^\circ\text{C}$). Asumiendo que la forma de onda en el transistor es como la que se muestra en la Figura B.1, las pérdidas durante conducción se pueden calcular de la siguiente forma [91]:

$$P_Q = \frac{1}{T} \int_0^{DT} p(t) dt = R_{DS(on)} d \left[I_{Lmin}^2 + \Delta I_L \left(I_{Lmin} + \frac{\Delta I_L}{3} \right) \right] \quad (\text{A.1})$$

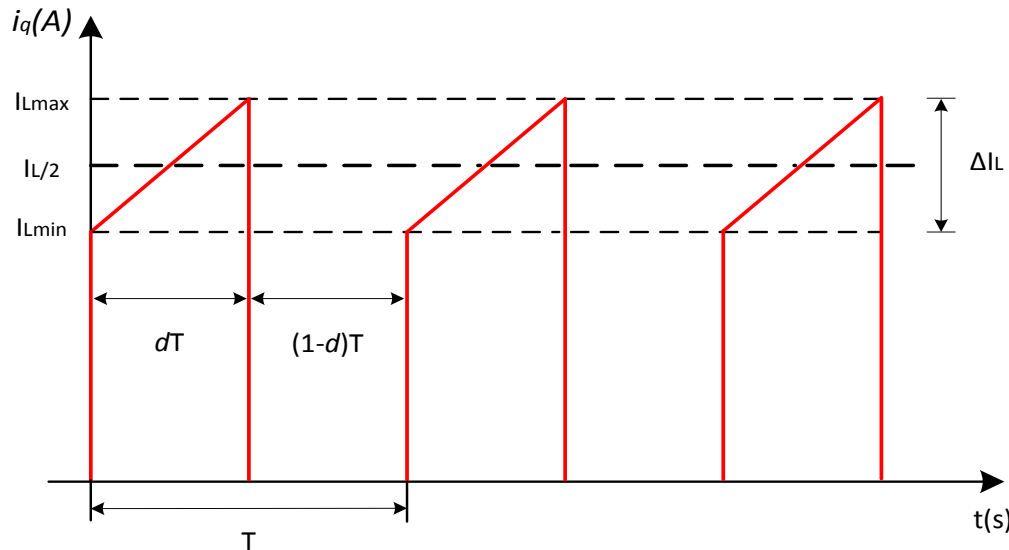


Fig. A.1. Forma de onda ideal de la corriente a través del transistor durante el encendido.

Las pérdidas por conducción en los diodos (P_D) se calculan considerando una caída de voltaje constante entre sus terminales, V_{FM} , y el flujo de corriente promedio durante el periodo de apagado de los transistores [91]:

$$P_D = \frac{V_{FM} I_L (1-d)}{2} \quad (A.2)$$

Por lo que las pérdidas totales durante la conducción en los componentes semiconductores de las dos ramas se calculan como:

$$P_C = 2(P_Q + P_D) \quad (A.3)$$

B.2 Pérdidas durante la conmutación

Para el cálculo de las pérdidas durante la conmutación en la Figura A.2 se muestra las formas de onda idealizadas de los voltajes y corrientes en los transistores durante la transición al encendido (Figura A.2a) y al apagado (Figura A.2b).

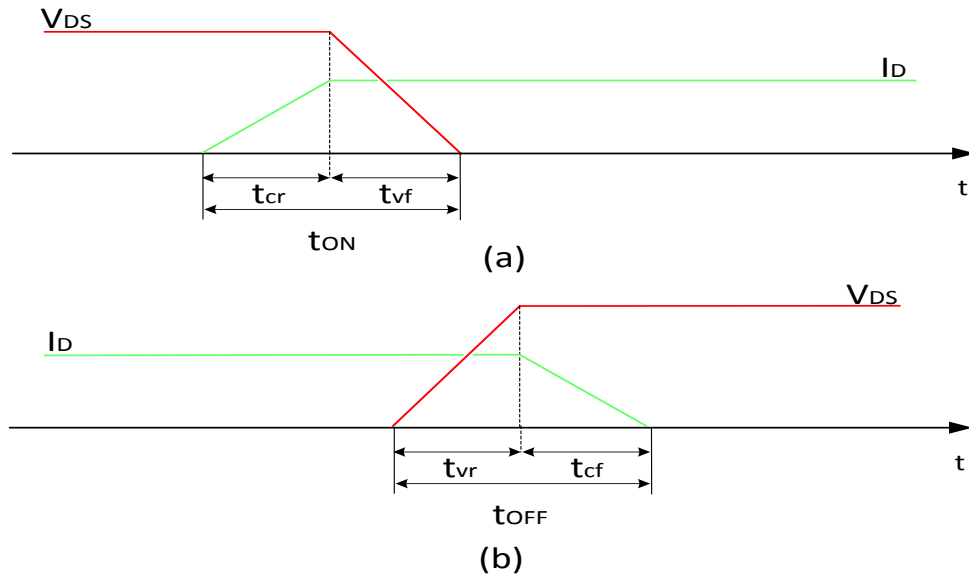


Figura A.2 Formas de onda de voltaje y corriente durante la conmutación en un MOSFET: (a) encendido y (b) apagado.

El tiempo total de encendido, t_{ON} , comprende el tiempo de aumento de la corriente, t_{cr} , y el tiempo de la caída del voltaje en las terminales drenador y fuente, t_{vf} . Inicialmente el voltaje drenador-fuente, V_{DS} , se fija al voltaje de salida y no puede cambiar hasta que la corriente en el drenador, I_D , alcance su valor máximo, posteriormente V_{DS} comienza a caer. Si se asume que la corriente se divide en partes iguales en los dos inductores, la energía perdida durante la transición se calcula como [91]:

$$E_{ON} = \frac{V_{DS} I_L t_{ON}}{4} \quad (A.4)$$

De forma contraria durante el instante de apagado, la corriente del transistor solo puede caer cuando el voltaje del transistor ha alcanzado su valor de apagado. Por lo que el tiempo total de apagado, t_{OFF} , comprende el tiempo de incremento de voltaje, t_{vr} , y el tiempo de caída de corriente, t_{cf} . En este caso las pérdidas de energía se estiman como:

$$E_{OFF} = \frac{V_{DS} I_L t_{OFF}}{4} \quad (A.5)$$

Las pérdidas por conducción por rama del convertidor son aproximadas mediante la expresión [91]:

$$P_{SW1} = (E_{ON} + E_{OFF}) f_{sw} = \frac{V_{DS} I_L (t_{ON} + t_{OFF}) f_{sw}}{4} \quad (A.6)$$

Se toman los datos de las hojas de especificaciones de los MOSFETs y del circuito para el accionamiento de compuerta para calcular los tiempos de conmutación. La corriente de compuerta, i_g , se calcula como:

$$i_g = \frac{V_{GS} - V_{plt}}{Z_{drv} + R_g} \quad (A.7)$$

donde V_{GS} es el voltaje entre compuerta y fuente, V_{plt} es el voltaje umbral del dispositivo como es dado por la gráfica de carga de compuerta vs voltaje compuerta-fuente, Z_{drv} es la impedancia a la salida del accionamiento de compuerta y R_g es el resistor de la compuerta. El tiempo de aumento y disminución de la corriente se calcula a partir de la carga requerida por la compuerta desde un valor mínimo de sostenimiento a un voltaje umbral, Q_{th-p} , valor dado en la hoja de especificaciones del fabricante:

$$t_{cr} = \frac{Q_{th-p}}{i_g} \quad (A.8)$$

El tiempo de incremento y caída de voltaje son estimados de la carga total

$$t_{vf} = \frac{Q_{plt}}{i_g} \quad (A.9)$$

Si se asume que el tiempo de encendido y apagado son iguales, estos pueden ser aproximados como

$$t_{ON} = t_{OFF} = t_{cr} + t_{vf} \quad (A.10)$$

Al sustituir (A.8) a (A.10) en (A.6) y considerando las dos ramas del convertidor se tiene que las pérdidas totales por conmutación en el convertidor son [91]:

$$P_S = \frac{v_o I_o}{T} \left(\frac{Q_{th-p} + Q_{plt}}{i_g} \right) \quad (A.11)$$

A.3 Pérdidas por recuperación inversa

Por último, las pérdidas por recuperación inversa en cada diodo son aproximadas al usar la carga Q_{rr} y el tiempo t_{rr} recuperación inversa, con el di/dt que se tenga en el circuito. Por lo que las pérdidas por recuperación inversa total P_{rr} son [91]:

$$P_{rr} = 2 f_{sw} \left(\frac{v_o I_o t_{rr}}{2} + v_o Q_{rr} \right) \quad (A.12)$$

Finalmente, las pérdidas totales presentes en todos los elementos semiconductores del convertidor, que se utilizan para dimensionar el disipador de calor, es la suma de pérdidas por conducción (A.3), conmutación (A.11) y por recuperación inversa en los diodos (A.12):

$$P_T = P_C + P_S + P_{rr} \quad (A.13)$$

APÉNDICE B: **DIAGRAMAS ESQUEMÁTICOS Y PCB DEL CONVERTIDOR**

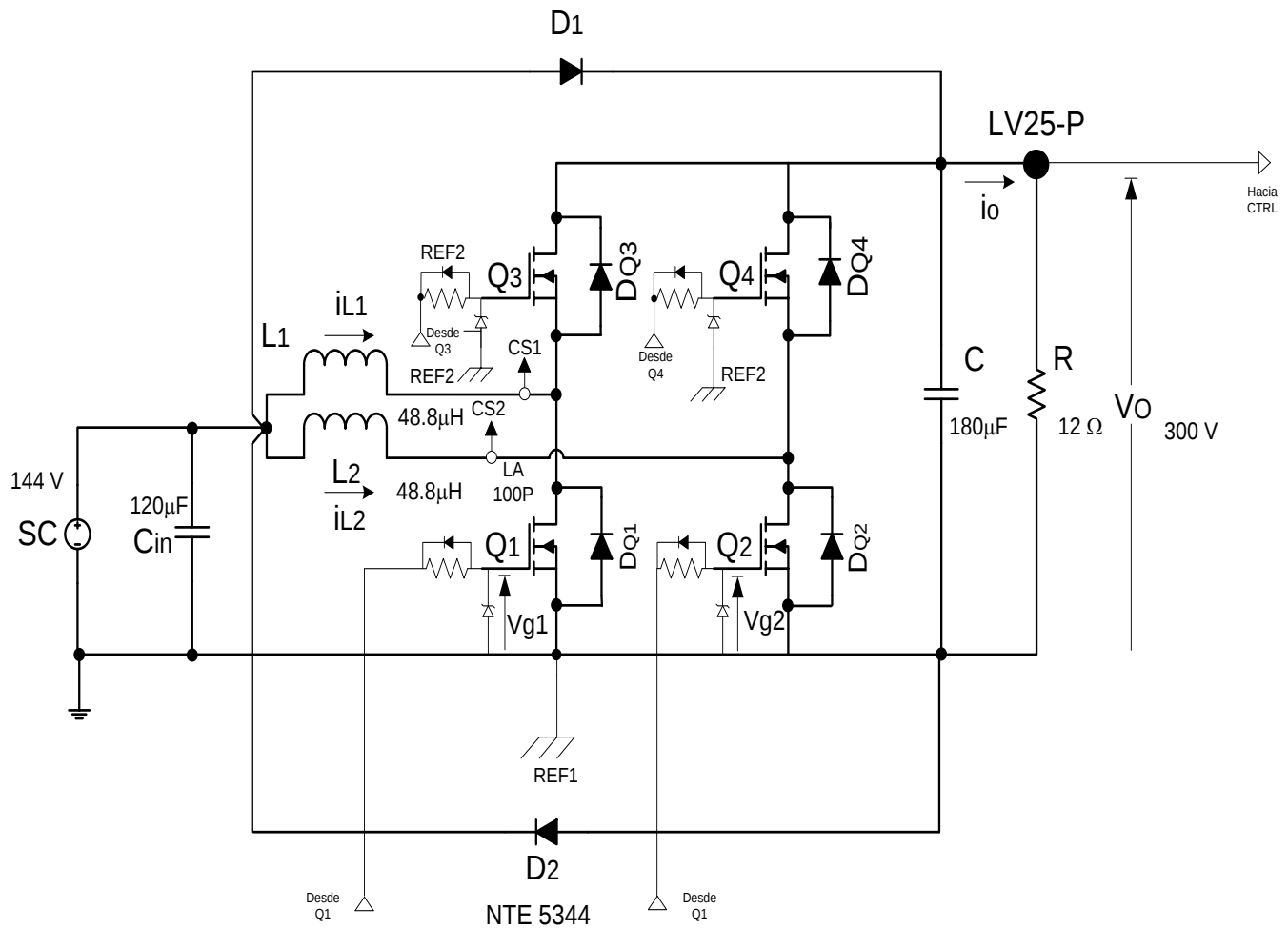


Fig. B.1. Diagrama eléctrico del convertidor.

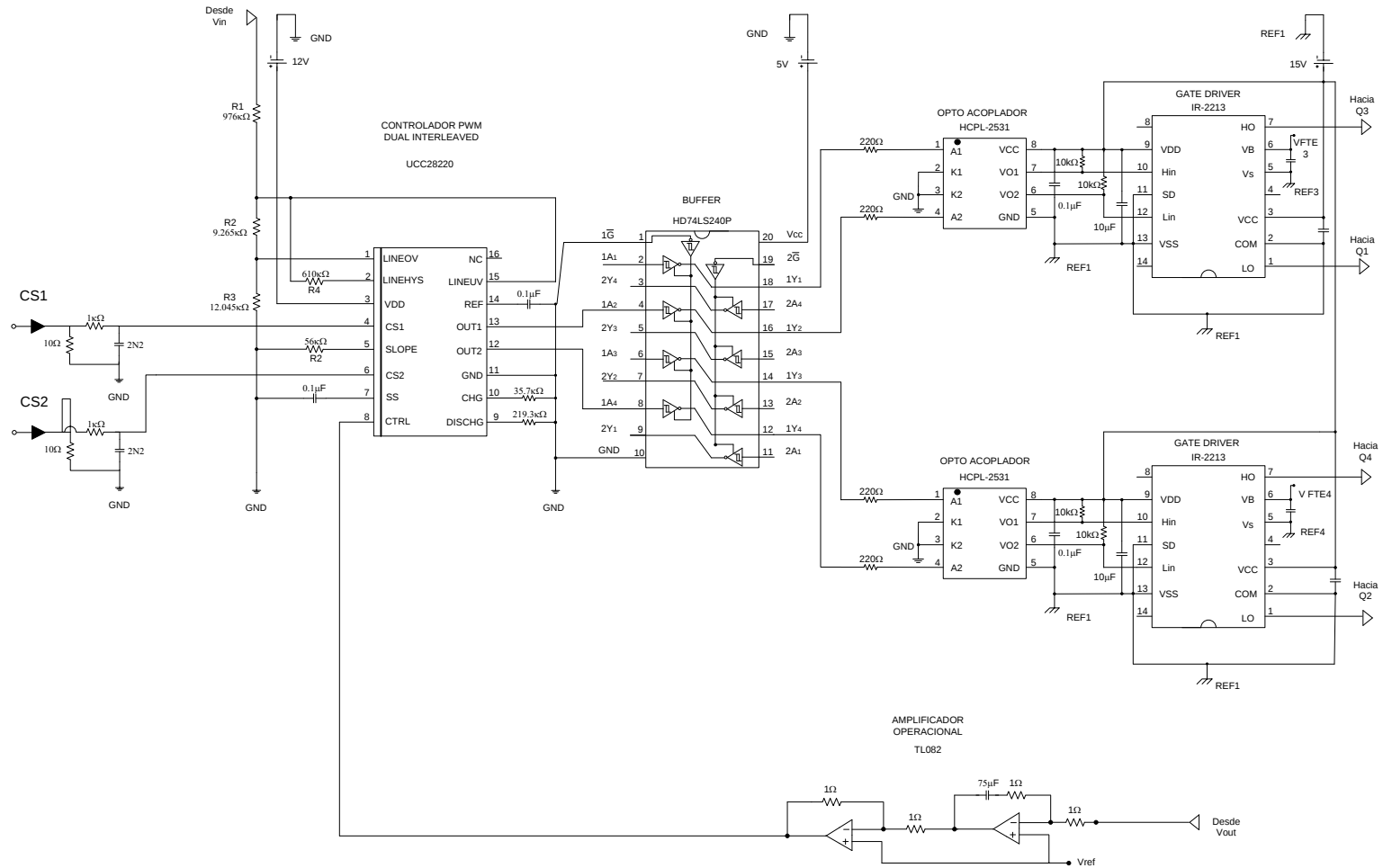


Fig. B.2. Diagrama eléctrico del sistema de control.

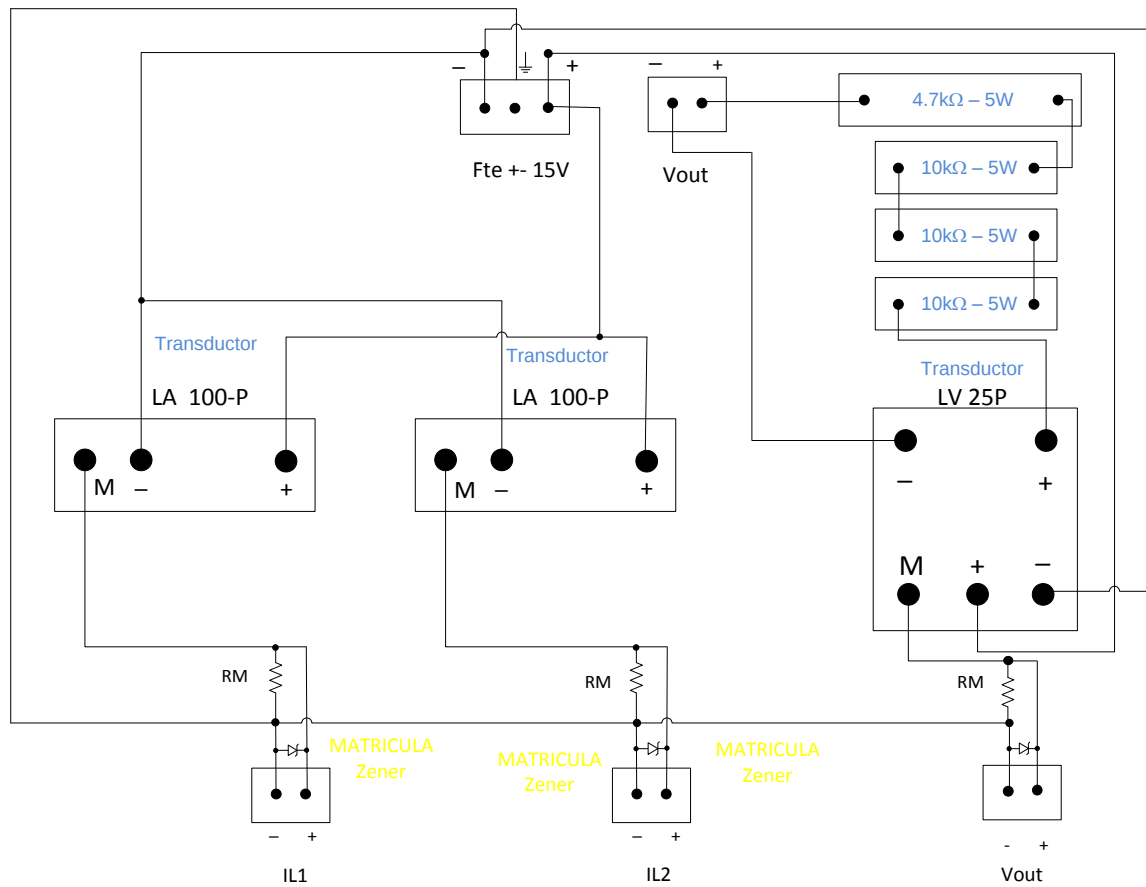


Fig. B.4. Esquemático de la tarjeta de medición.

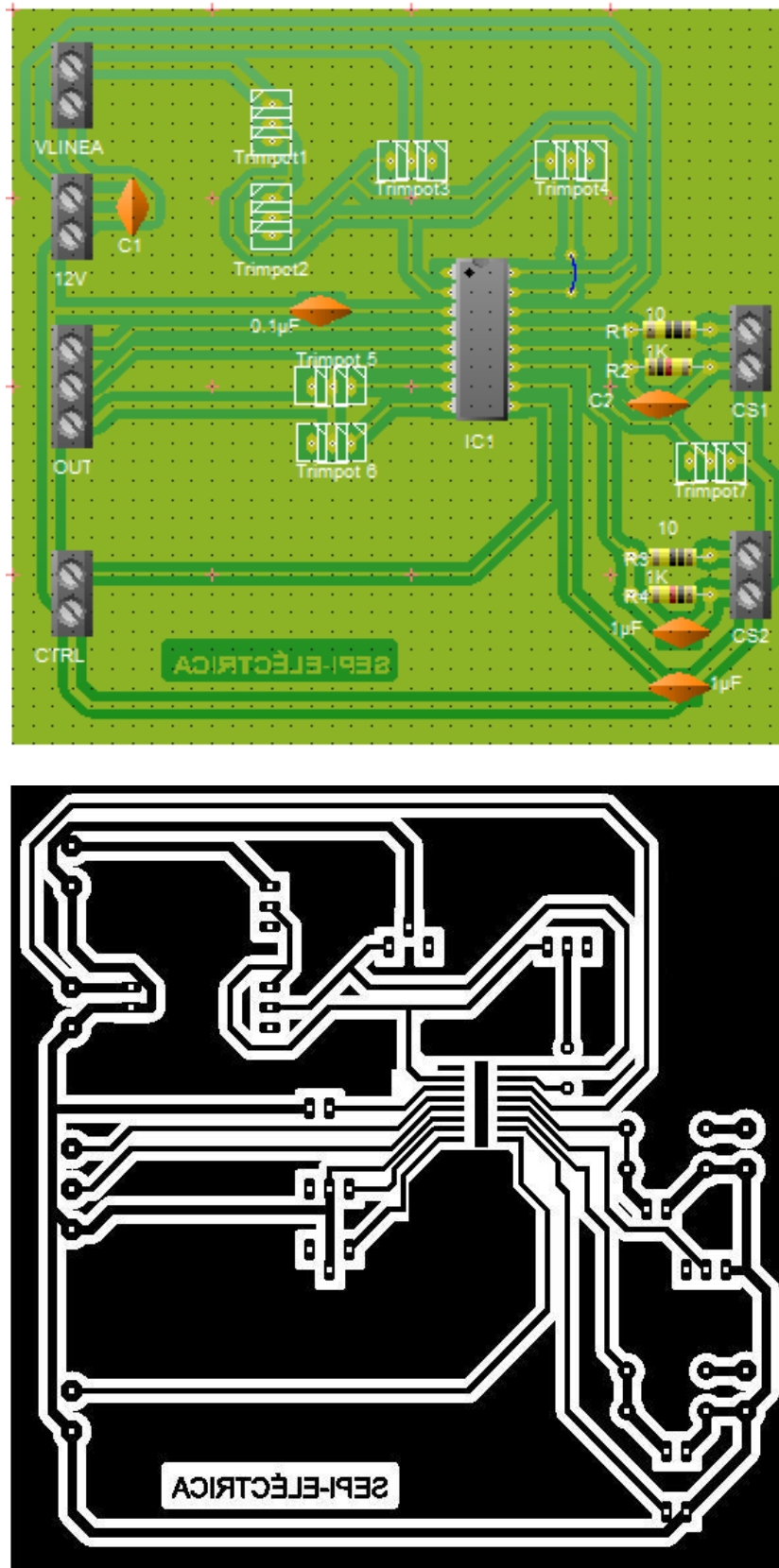


Fig. B.4. Diseño de la PCB para el CI UCC28220D.

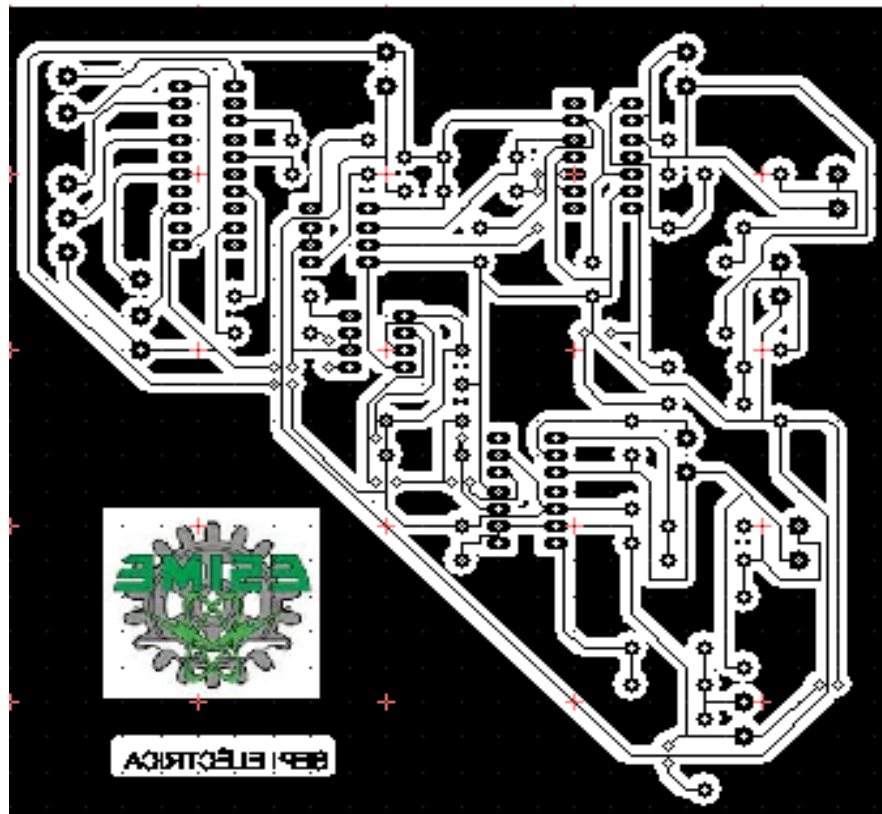
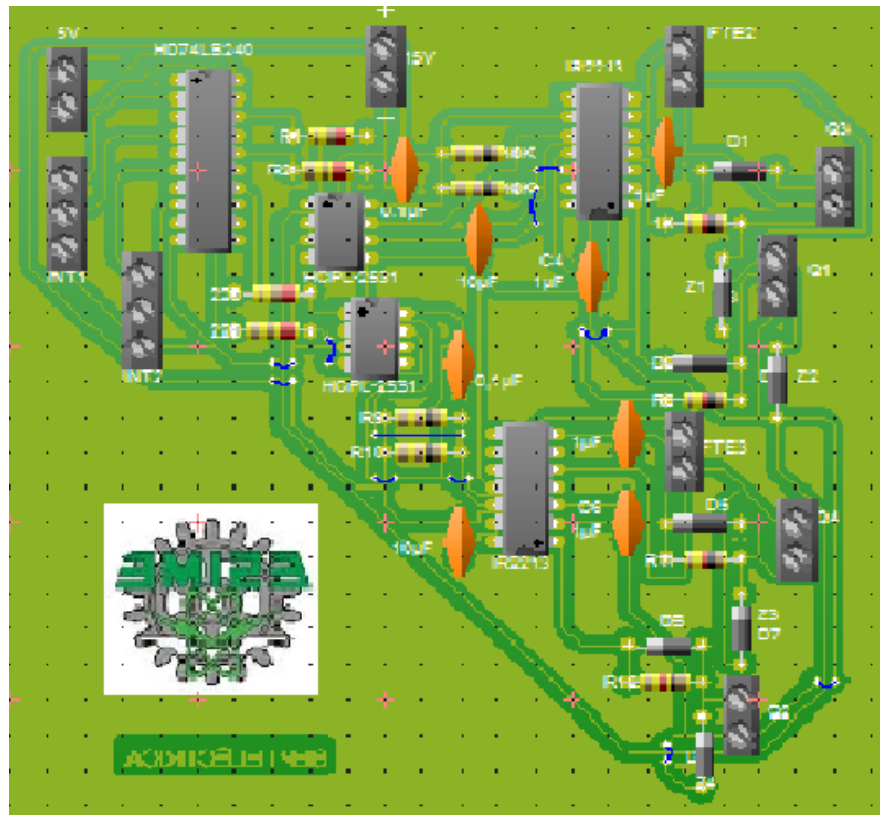


Fig. B.5. Diseño de la PCB de la tarjeta impulsora de MOSFETs.

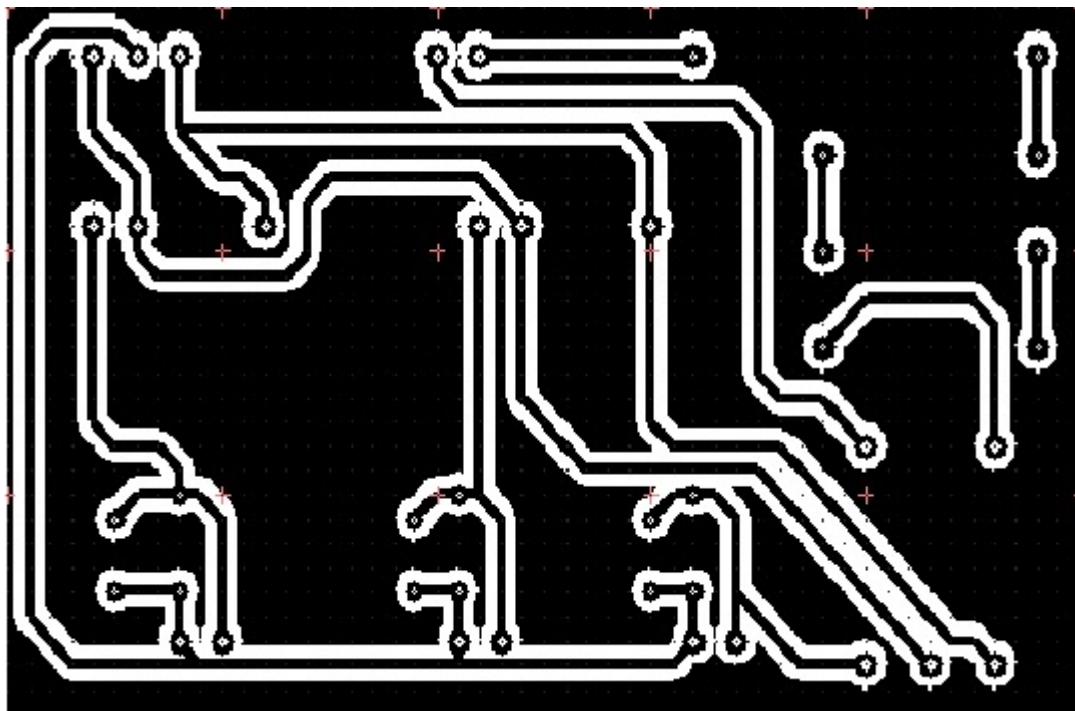
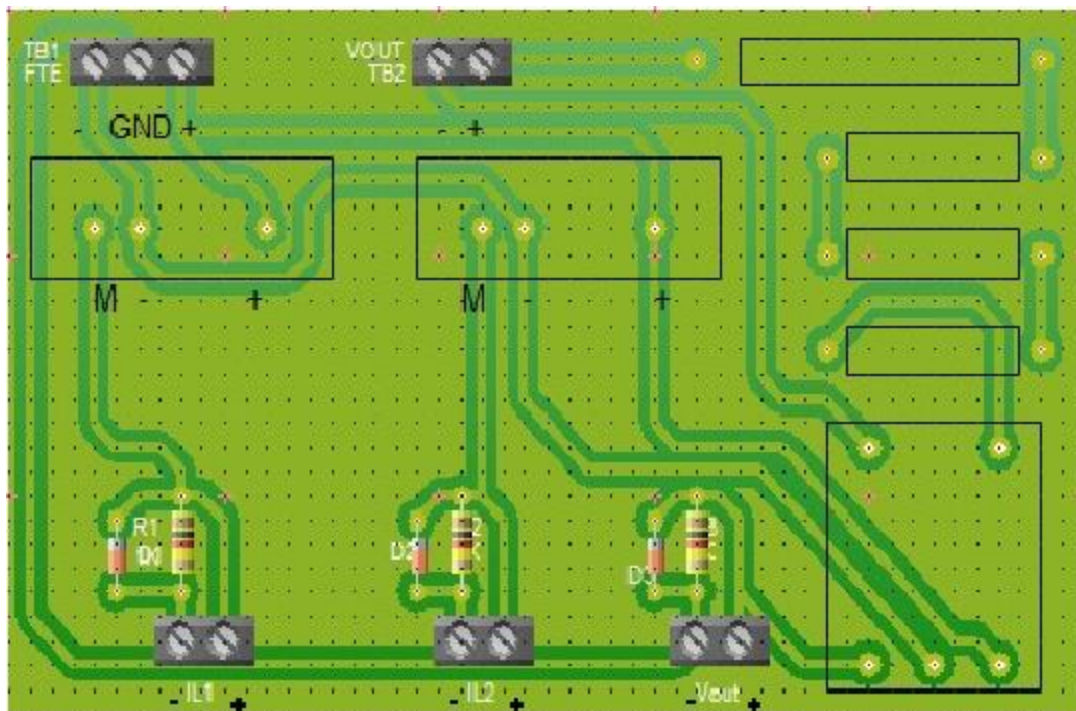


Fig. B.6. Diseño de la PCB de la tarjeta de medición del convertidor.

APÉNDICE C:

CÁLCULO DE PARÁMETROS PARA EL CONTROL DIGITAL

C.1 Ejemplo de diseño

Las especificaciones para el convertidor en modo elevador son las presentadas en la Tabla C.1.

Tabla C.1
Parámetros del convertidor

Parámetro	Valor
V_{in}	144V
V_o	300V
R_L	26Ω
L_O	$48.8\mu H$
C_O	$180\mu F$
R_{ESR}	$31m\Omega$
R_i	0.0614Ω
D	0.52
f_s	40kHz
f_x	2kHz

Se elige una frecuencia de conmutación f_s 40kHz y una frecuencia de cruce $f_x=2$ kHz.

Paso 1: Calcular la rampa de compensación digital

El módulo del convertidor digital a analógico (DAC) del micro controlador TMS320F28027 incluye un sub módulo que se usa para implementar la rampa de compensación requerida. Este método de compensación utiliza una rampa digital para remover oscilaciones sub armónicas [91].

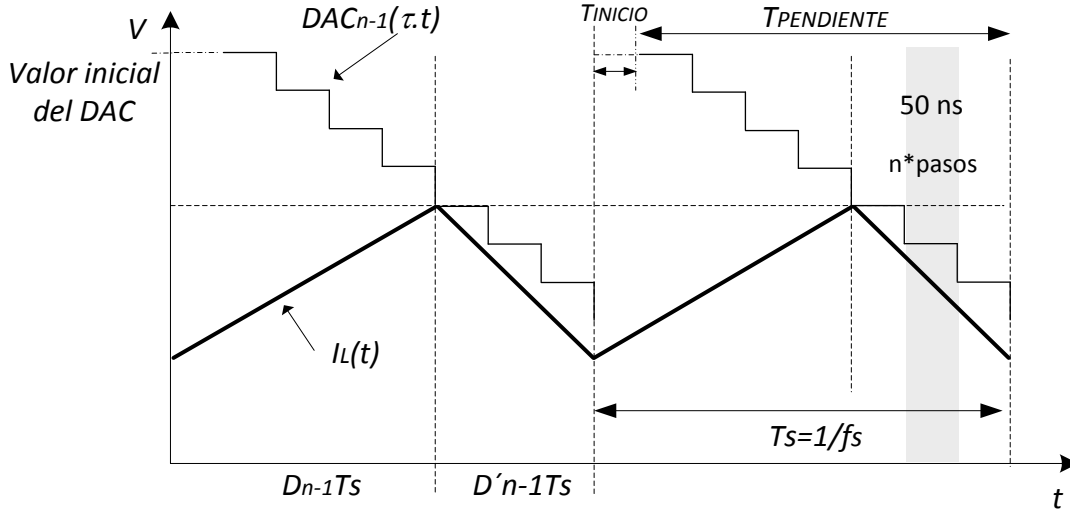


Fig. C.1 Rampa de compensación usando una rampa digital.

Al inicio el valor del DAC se carga con el valor calculado por el controlador digital después de ser escalado por la ganancia K, para escalar la salida del controlador a un valor digital que sea adecuado para usarlo con el DAC, esto fija el valor inicial de la señal de corriente de referencia antes de generar la rampa de compensación (Figura C.1). La corriente medida se compara con esta corriente de referencia durante todo el ciclo de conmutación (ver Figura 5.1). El sub módulo de conteo del módulo del comparador decrementa el valor fijado en el DAC por un valor constante durante cada ciclo de reloj. Esto genera una rampa de pendiente negativa (en forma de escalera) en la señal de referencia de corriente, como lo haría la rampa de compensación en un circuito analógico, dicha rampa amortigua las oscilaciones subarmónicas de forma efectiva [107].

El valor inicial (la altura) de la rampa de compensación requerida se obtiene al seguir el siguiente procedimiento para un convertidor CD-CD en modo elevador de voltaje:

1.1. Calcular el valor pico-pico de la rampa de compensación externa requerida para hacer que el factor $Q_c = 1$ usando la ecuación (C.1) [107]:

$$V_{PP} = -\frac{(0.18-d)R_iT_sV_o}{L} \quad (C.1)$$

Sustituyendo los valores de la tabla C.1 en la ecuación C.1 se obtiene:

$$V_{PP} = -\frac{(0.18-0.52) \times 0.0614\Omega \times 25\mu s \times 300V}{48.8\mu H} \quad (C.2)$$

$$V_{pp} = 3.2 \text{ V} \quad (\text{C.3})$$

1.2. Convertir esta rampa a un valor digital

La altura de la rampa digital que se utiliza para eliminar cualquier oscilación en un ciclo de conmutación se calcula con el resultado de la ecuación C.3 y los valores del módulo del comparador:

$$\text{AlturaRampaDigital} = V_{pp} \times \frac{2^{DAC_{BITS}} - 1}{V_{DAC}} \times 64 \quad (\text{C.4})$$

$$\text{AlturaRampaDigital} = 3.2\text{V} \times \frac{1023}{3.3\text{V}} \times 64 \quad (\text{C.5})$$

$$\text{AlturaRampaDigital} = 63488 \quad (\text{C.6})$$

1.3. Calcular el valor a ingresar en el registro DECVAL

El valor que se resta en cada pulso del reloj del sistema se puede calcular de la siguiente forma usando la altura de la rampa digital, la frecuencia de conmutación y la frecuencia del reloj del sistema.

$$\text{DecVal} = \frac{\text{AlturaRampaDigital} \times F_s}{F_{CLK}} \quad (\text{C.7})$$

$$\text{DecVal} = \frac{63488 \times 40\text{kHz}}{60\text{MHz}} \quad (\text{C.8})$$

$$\text{DecVal} \approx 45 \quad (\text{C.9})$$

Estas ecuaciones se utilizan para fijar los valores correctos en los registros correspondientes en el programa CodeComposer® de Texas Instruments.

Paso 2: Inicializar el controlador

Los parámetros se ingresan en la parte superior del archivo C usando las declaraciones `#define`.

Se usa una referencia para calcular el error digital al restar la salida del ADC a la referencia. El valor del error digital es la entrada del controlador. Por lo tanto el valor de referencia debe ser igual al equivalente digital del voltaje de salida multiplicado por la ganancia del transductor.

$$REF = V_0 \times G_{TRDV} \times \frac{2^{ADC_{BITS}} - 1}{V_{ADC}} \quad (C.10)$$

Para un voltaje de salida de 300V con una ganancia de 0.0106 y un ADC de 12 bits:

$$REF = 300 \times 0.0106 \times \frac{4095}{3.3} \quad (C.11)$$

$$REF = 3946 \quad (C.12)$$

Paso 3: Escalar la salida del controlador para su uso con el DAC

El ultimo termino a calcular es el factor K que se usa para escalar la salida del controlador a un valor digital que sea adecuado para usarlo con el DAC del módulo del comparador. El valor de K se obtiene mediante el siguiente proceso:

- El voltaje del bus de CD se mide con el transductor de voltaje que tiene una ganancia G_{TRDV} .
- El rango de medición de voltaje del ADC es de 0V a 3.3V (ADCmax V) y una salida digital de 12 Bits $ADCbits = 4095$.
- El módulo DAC del comparador tiene un rango de entrada de 10 bits de un valor $DACbits = 1023$ y un voltaje analógico de 0V a 3.3V (DACmaxV).

Estos tres componentes se combinan para determinar el valor de K.

$$K = \frac{1}{G_{TRDV}} \times \frac{ADC \max V}{ADCbits} \times \frac{DACbits}{DAC \max V} \quad (C.13)$$

$$K = \frac{1}{0.0106} \times \frac{3.3V}{4095} \times \frac{1023}{3.3V} \quad (C.14)$$

$$K = 24 \quad (C.15)$$

Paso 4: Convertir el controlador al dominio del tiempo discreto

En el método usado en este trabajo conocido como método de rediseño digital, primero se diseña un controlador en el dominio del tiempo continuo ignorando los efectos de muestreo y almacenamiento asociados con el convertidor analógico digital ADC y el circuito digital PWM. El controlador analógico después es convertido a un compensador en el tiempo discreto usando técnicas de aproximación.

La Figura C.2 representa los componentes del sistema de control en lazo cerrado en el dominio s .

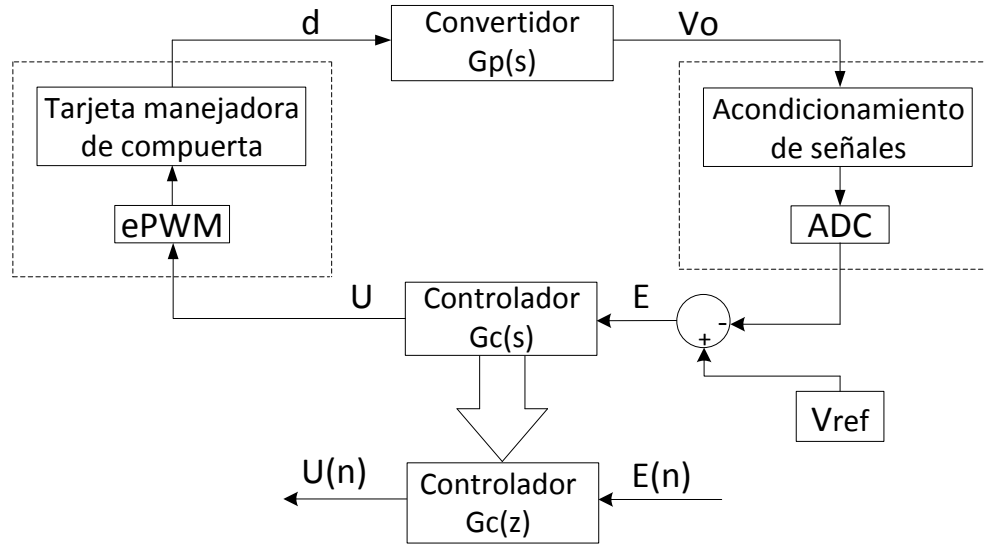


Fig. C.2 Lazo de control del convertidor en el dominio s .

Debido a que el DSP trabaja con valores en el dominio de z , los polos y el cero obtenidos tienen que ser transformados al dominio del tiempo discreto. Se elige el método de la transformada bilinear de Tustin, el cual es un método relativamente sencillo y efectivo. Dicha transformación se obtiene al remplazar los términos de s con la siguiente aproximación [106]:

$$s \approx \frac{2}{T_s} \frac{z-1}{z+1} \quad (C.16)$$

Donde T_s es el periodo de muestreo el cual es equivalente al periodo de conmutación y la función de transferencia del controlador es de la forma:

$$G_c(s) = \frac{w_{CP0}}{(s)} \times \frac{1 + \frac{(s)}{w_{CZ1}}}{1 + \frac{(s)}{w_{CP1}}} \quad (C.17)$$

Después de sustituir (C.16) en el controlador (C.17) se obtiene la función de transferencia del controlador equivalente en el dominio z que es de la forma:

$$G_c(z) = \frac{w_{CP0}}{\left(\frac{2}{T_s} \frac{z-1}{z+1}\right)} \times \frac{1 + \frac{\left(\frac{2}{T_s} \frac{z-1}{z+1}\right)}{w_{CZ1}}}{1 + \frac{\left(\frac{2}{T_s} \frac{z-1}{z+1}\right)}{w_{CP1}}} \quad (C.18)$$

Luego de simplificar términos de la función de transferencia del controlador se reescribe en términos:

$$G_c(z) = \frac{B_2 + B_1 z + B_0 z^2}{-A_2 - A_1 z + z^2} \quad (C.19)$$

Para el caso específico del convertidor en modo subida, los coeficientes de (C.19) se obtienen a partir de los resultados de SISOTOOL de Matlab con los que se tiene la siguiente función de transferencia:

$$G_c(z) = \frac{-2.96062468 + 2.42648481z^{-1} + 5.38710949z^{-2}}{-0.96695512 - 0.003304488z^{-1} + z^{-2}} \quad (C.20)$$

En el μc , el controlador se ejecuta en forma de una ecuación diferencial lineal (EDL). Esta EDL se obtiene a partir de (C.19) y (C.21):

$$G_c(z) = \frac{y(z)}{x(z)} \quad (C.21)$$

Para obtener la LDE se multiplica (C.19) por z^{-2} y se tiene:

$$G_c(z) = \frac{y(z)}{x(z)} = \frac{B_2 z^{-2} + B_1 z^{-1} + B_0}{-A_2 z^{-2} - A_1 z^{-1} + 1} \quad (C.22)$$

De la ecuación (C.22) se reagrupan términos:

$$y[z] \times (-A_2 z^{-2} - A_1 z^{-1} + 1) = x[z] \times (-B_2 z^{-2} - B_1 z^{-1} + B_0) \quad (C.22)$$

$$-A_2 y[n-2] - A_1 y[n-1] + y[n] = B_2 x[n-2] + B_1 x[n-1] + B_0 x[n] \quad (C.23)$$

$$y[n] = B_2 x[n-2] + B_1 x[n-1] + B_0 x[n] + A_2 y[n-2] + A_1 y[n-1] \quad (C.24)$$

Donde $x[n]$ es el error de entrada al controlador para este periodo de muestreo y $y[n]$ es la salida del controlador. $x[n-1]$ denota un valor de la variable para un tiempo de muestreo anterior y $x[n-2]$ su valor para dos muestras anteriores.

Paso 5: Margen en blanco para señal con ruido

La corriente en el inductor es una señal con ruido. Durante el tiempo de encendido existe un pico de corriente alto que potencialmente puede causar que se presente un evento no deseado como el mostrado en la Figura C.3 para una señal PWM. Para prevenir esto se debe dejar un cierto margen en blanco al inicio de cada periodo de conmutación donde se ignora el valor medido como se muestra en la figura.

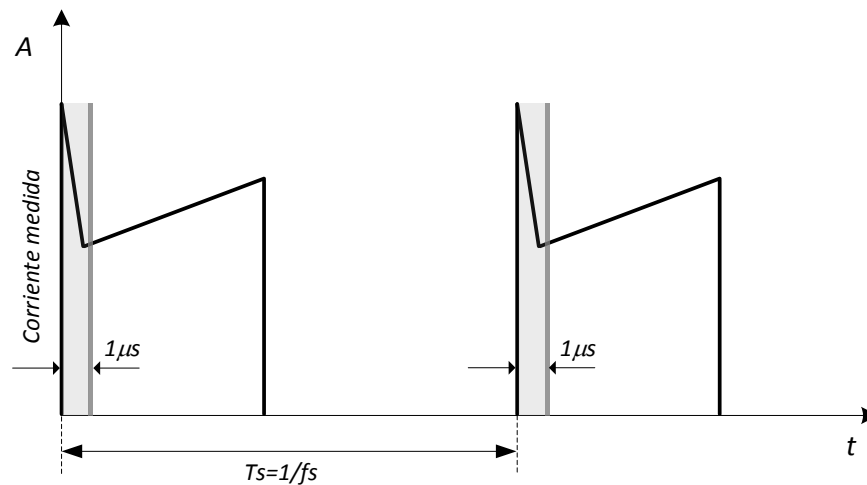


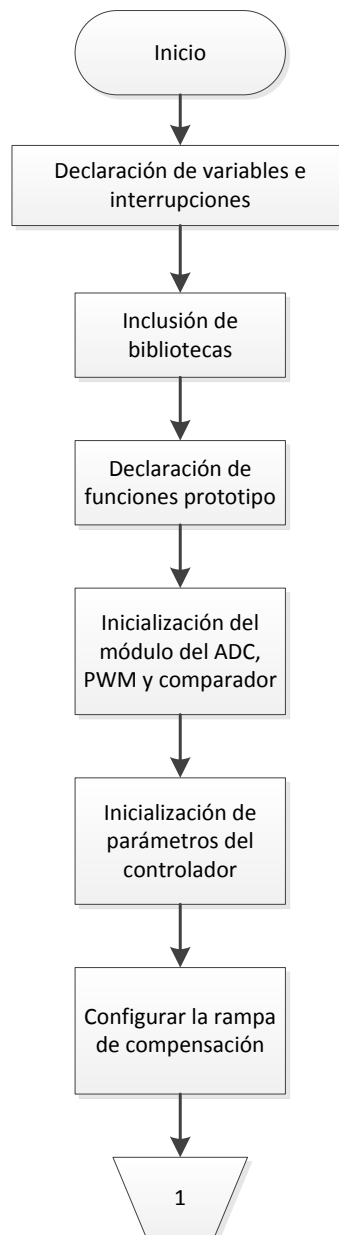
Fig. C.3 Medición del total de tiempo del margen en blanco.

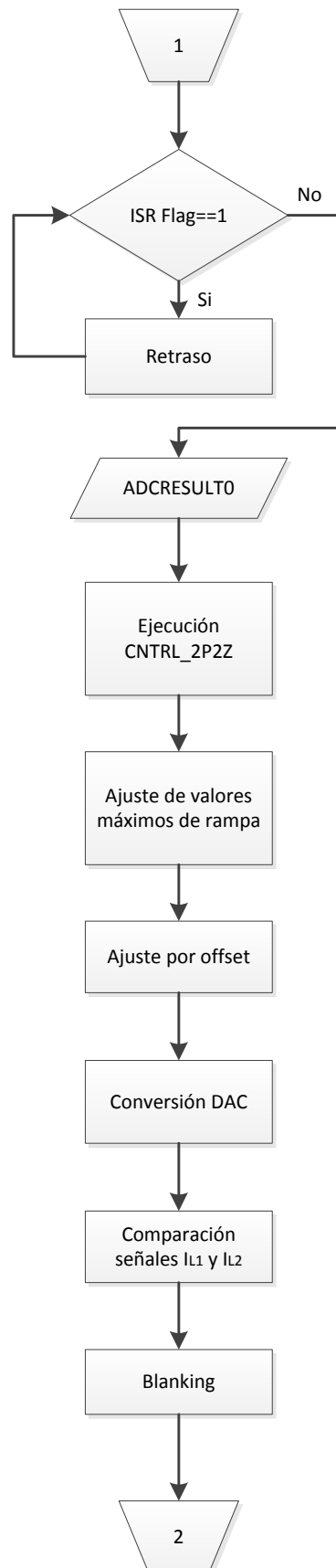
En el diseño se debe especificar el número de microsegundos requeridos que no serán tomados en cuenta.

APÉNDICE D:

CÓDIGO PARA EL MODO DE CONTROL DE CORRIENTE PICO

C1. Diagrama de flujo





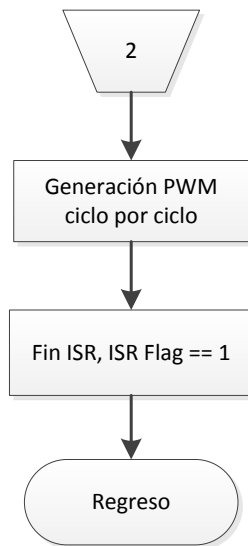


Fig. D.1 Diagrama de flujo del programa.

C2. Implementación en controlSUITE

```

/*****
*Este programa utiliza el modo de control de corriente para el control de un
*convertidor boost con dos ramas entrelazadas.
*
* Se utiliza un controlador tipo II además de una rampa de compensación para
* remover oscilaciones subarmonicas. El comparador 2 del F28027 se usa para
* detectar cuando la corriente en la rama 1 alcanza un valor mayor que la
* corriente de control
* IL>Ic, lo mismo aplica para la rama 2 con el comparador 1.
*
* EL transductor de corriente de la rama 1 se conecta al pin ADCIN4/J1 PIN6 -
* COMP2A Entrada no inversora del comparador 2.
* EL transductor de corriente de la rama 2 se conecta al pin ADCIN2/J1 PIN8 -
* COMP1A Entrada no inversora del comparador 1.
* El voltaje de salida se conecta al pin ADCINB2/J1 PIN9 - ADC B2.
* La señal PWM de la primera rama se tiene en ePWM1A conectado en el pin J6 PIN1
* La señal PWM de la segunda rama se tiene en ePWM1B conectado en el pin J6 PIN3
*
*****/
/***** INCLUDES *****/
typedef unsigned int Uint16;
typedef unsigned long Uint32;
#include "DSP2802x_Comp.h"
#include "DSP2802x_EPwm.h"
#include "DSP28x_Project.h"
#include "IQmathLib.h"
/***** DECLARACION DE VALORES *****/
/* Coeficientes del controlador tipo II para un convertidor boost
* Frecuencia de conmutación de 40kHz, 65 grados de margen de fase y 3kHz de ancho
de banda

```

```
*/
#define period 1500 /* 40kHz cuando se fija PLL a 0xC (60MHz) */
#define slopeval 38.6 /* Compensación */
#define K (24)
#define REF (_IQ15toF(450)) /* Relación 1250 - 100V aproximada */
#define MIN_DUTY 0
#define MAX_DUTY 49152 /* D=0.75 para evitar que se
sature el núcleo del inductor */
#define A1 +0.003304488
#define A2 +0.96695512
#define B0 +5.38710949
#define B1 +2.42648481
#define B2 -2.96062468
// Define iq31 type
typedef long _iq31;
typedef union CNTRL_ARG CNTRL_ARG;
typedef struct CNTRL_2p2zData CNTRL_2p2zData;
// Access to int and IQ
union CNTRL_ARG
{
    _iq15 m_IQ;
    int m_Int;
};
// Controlador Tipo II
struct CNTRL_2p2zData
{
    CNTRL_ARG Ref; /* +0 Rango +1 */
    CNTRL_ARG Fdbk; /* +2 Rango +1 */
    CNTRL_ARG Out; /* +4 Rango +1 */
    long temp; /* +6 */
    _iq24 m_U1; /* +8 */
    _iq24 m_U2; /* +10 */
    _iq31 m_E0; /* +12 */
    _iq31 m_E1; /* +14 */
    _iq31 m_E2; /* +16 */
    _iq26 m_B2; /* +18 */
    _iq26 m_B1; /* +20 */
    _iq26 m_B0; /* +22 */
    _iq26 m_A2; /* +24 */
    _iq26 m_A1; /* +26 */
    _iq23 m_K; /* +28 */
    _iq15 m_max; /* +30 */
    _iq15 m_min; /* +32 */
};

/***** SECCION POST DECLARACIONES *****/
interrupt void adc_isr(void);
/* Alineación de datos. */
#pragma DATA_ALIGN ( CNTRL_2p2z , 64 );
CNTRL_2p2zData CNTRL_2p2z;
CNTRL_2p2zData* CNTRL_ptr;
main()
{
    //DSP2803x_SysCtrl.c Inicializa el sistema (relojes y PLL)y calibra el ADC*/
    InitSysCtrl();
}
```

```

/* InitEPwmXGpio en el archivo DSP2802x_EPwm.c */
//InitEPwm1Gpio();
//InitEPwm2Gpio();    //          Pines multiplexados de PWM1 y2 con el
comparador
InitEPwm3Gpio();
InitEPwm4Gpio();    //          Definido en DSP2802x_EPwm.c

/* Desabilitar interrupciones de la CPU */
DINT;
/* En el archivo DSP2802x_PieCtrl.c */
InitPieCtrl();
/* Limpiar todas las banderas de interrupción de la CPU */
IER = 0x0000;
IFR = 0x0000;
/* DSP2802x_PieVect.c */
InitPieVectTable();

/* Interrupción del grupo 1 PIE Vector */
EALLOW;
PieVectTable.ADCINT1 = &adc_isr;
EDIS;

/* DSP2802x_InitPeripherals.c */
InitAdc();

/* Habilita ADCINT1 en PIE */
PieCtrlRegs.PIEIER1.bit.INTx1 = 1; /* Habilita INT 1.1 en el registro de control
PIE */
IER |= M_INT1; /* CPU Interrupción 1 */
EINT; /* interrupción global INTM */
ERTM; /* interrupción realtime global DBGEM */

/* Configuración del ADC */
EALLOW;
AdcRegs.INTSEL1N2.bit.INT1E = 1; /* ADCINT1 habilitado */
AdcRegs.INTSEL1N2.bit.INT1CONT = 0; /* Desabilitar el modo continuo de ADCINT1 */
AdcRegs.INTSEL1N2.bit.INT1SEL = 0; /* setup EOC0 to trigger ADCINT1 to fire */
AdcRegs.ADCSOC0CTL.bit.CHSEL = 0xA; /* Se fija el SOC0 para seleccionar el canal
ADCINB2 */
AdcRegs.ADCSOC0CTL.bit.TRIGSEL = 0xA; /* Set SOC0 start trigger on EPWM3B, due to
round-robin SOC0 converts first then SOC1 */
AdcRegs.ADCSOC0CTL.bit.ACQPS = 6; /* Fijar el ancho de ventana (6 ACQPS + 1) */
AdcRegs.ADCCTL1.bit.INTPULSEPOS = 0; /* Configura interrupciones */
AdcRegs.ADCCTL1.bit.ADCPWDN=1;
EDIS;

/* Se asume que el reloj de ePWM3B, para el SOC, se habilita en InitSysCtrl(); */
EPwm3Regs.ETSEL.bit.SOCBEN = 1; /* habilita el SOC en el grupo B */
EPwm3Regs.ETSEL.bit.SOCBSEL = 6; /* Selecciona el SOC del CPMB en conteo
ascendente upcount ESTE BIT DETERMINA CUANDO UN PULSO SERA GENERADO EN ESTE
CASO CUANDO SEA IGUAL A CMPB */
EPwm3Regs.ETPS.bit.SOCBPRD = 1; /* Genera pulso en 1er evento */

```

```
//=====
/* Fija periodo / duty / modo de conteo del ePWM MAESTRO*/
EPwm3Regs.TBPHS.half.TBPHS = 0; /* Registro de desfase = ; es la referencia para el
desfase */
EPwm3Regs.TBCTL.bit.PHSEN = TB_DISABLE; /* Desfase deshabilitado*/
EPwm3Regs.TBCTL.bit.HSPCLKDIV = TB_DIV1; /* Divisor de reloj HSpeed para SYSCLKOUT
*/
EPwm3Regs.TBCTL.bit.CLKDIV = TB_DIV1; /* Divisor del reloj */
EPwm3Regs.TBCTL.bit.PRDL = TB_SHADOW;
EPwm3Regs.TBCTL.bit.SYNCSEL = TB_CTR_ZERO; // El desfase es con respecto
// al inicio (ctr=0) del ePWM Maestro
EPwm3Regs.AQCTLA.bit.ZRO = AQ_SET; /* Fija UN 1 (ALTO) en el PWM3A cuando ctr=0 */
EPwm3Regs.AQCTLA.bit.CAU = AQ_CLEAR; /* Fija un 0 a PWM3A en conteo A ascendente */
EPwm3Regs.AQCTLB.bit.ZRO = AQ_SET; /* Fija un 1 cuando ctr=0 */
EPwm3Regs.AQCTLB.bit.CBU = AQ_CLEAR; /* Fija un 0 en PWM1B */
EPwm3Regs.CMPB = 800; /* numero de cuentas a comparar B SE
JUSTIFICA EL PWM B para tener (1500-800) un tiempo en que realizar los calculos,
leer el ADC y actualizar el sig. PWM */
EPwm3Regs.CMPA.half.CMPA = 1250; /* Set compare A value */
EPwm3Regs.TBPRD = period; /* Set period for ePWM3 */
EPwm3Regs.TBCTL.bit.CTRMODE = TB_COUNT_UP; /* Count up and start */

/* Fija periodo / duty / modo de conteo del ePWM ESCLAVO*/
EPwm4Regs.TBCTL.bit.PHSEN = TB_ENABLE; /* Desfase HABILITADO*/
EPwm4Regs.TBCTL.bit.HSPCLKDIV = TB_DIV1; /* Divisor de reloj HSpeed para SYSCLKOUT
*/
EPwm4Regs.TBCTL.bit.CLKDIV = TB_DIV1; /* Divisor del reloj */
EPwm4Regs.TBCTL.bit.PRDL = TB_SHADOW;

EPwm4Regs.TBCTL.bit.PHSDIR = TB_UP;
EPwm4Regs.TBCTL.bit.SYNCSEL = TB_SYNC_IN; // syncin = syncout
EPwm4Regs.TBPHS.half.TBPHS = 750; /* Registro de desfase = ; es la referencia para
el desfase de 180 grados */

EPwm4Regs.AQCTLA.bit.ZRO = AQ_SET; /* Fija 1 el PWM1A en cero */
EPwm4Regs.AQCTLA.bit.CAU = AQ_CLEAR; /* Fija un 0 a PWM1A en conteo A ascendente */
EPwm4Regs.AQCTLB.bit.ZRO = AQ_SET; /* Fija un 1 cuando ctr=0 */
EPwm4Regs.AQCTLB.bit.CBU = AQ_CLEAR; /* Fija un 1 en PWM1B */
EPwm4Regs.CMPB = 915; /* numero de cuentas a comparar B */
EPwm4Regs.CMPA.half.CMPA = 1250; /* Set compare A value */
EPwm4Regs.TBPRD = period; /* Set period for ePWM1 */
EPwm4Regs.TBCTL.bit.CTRMODE = TB_COUNT_UP; /* Count up and start */

//=====
/* Configuración trip zone basado en salida del Comparador 1 y configurar blanking
- ePWM MAESTRO*/
EALLOW;
EPwm3Regs.TZSEL.bit.DCAEVT2 = 1; /* Comparador digital DC, salida A, ciclo por
ciclo - La salida del comparador genera el trip c by c */
EPwm3Regs.TZCTL.bit.TZA = TZ_FORCE_LO; /* EPWM3A a 0 */
EPwm3Regs.TZCTL.bit.TZB = TZ_NO_CHANGE; /* EPWM3B sin acción */
EPwm3Regs.TZDCSEL.bit.DCAEVT2 = TZ_DCAH_HI; /* DCAEVT2 = DCAH high (activo cuando
la salida del comp es un alto) */
```

```

EPwm3Regs.DCTRIPSEL.bit.DCAHCOMPSEL = DC_COMP1OUT; /* DCAH = Salida del comparador
1      Define la fuente del DCAH */
EPwm3Regs.DCACTL.bit.EVT2SRCSEL = DC_EVT2; /* DCAEVT2 = DCAEVT2 (sin filtro) */
EPwm3Regs.DCACTL.bit.EVT2FRCSYNCSSEL = DC_EVT_ASYNC; /* Take async path */
EPwm3Regs.DCFCTL.bit.PULSESEL = 0; /* Time-base counter equal to period (TBCTR =
TBPRD) */
EPwm3Regs.DCFCTL.bit.BLANKINV = 0; /* Blanking window inverted */
EPwm3Regs.DCFCTL.bit.BLANKE = 1; /* Habilitar Blanking Window */
EPwm3Regs.DCFCTL.bit.SRCSEL = 0; /* Fuente señal DCAEVT1 */
EDIS;
EPwm3Regs.DCFWINDOW = 0; /* 0 duración blanking window */
EPwm3Regs.DCFOFFSET = 40; /* blanking window offset e inicio de blanking window*/

/* Configura trip zone basado en salida de Comparador 2 y configura blanking -
ePWM ESCLAVO*/
EALLOW;
EPwm4Regs.TZSEL.bit.DCAEVT2 = 1; /* Comparador digital DC, salida A, ciclo por
ciclo */
EPwm4Regs.TZCTL.bit.TZA = TZ_FORCE_LO; /* EPWM4A a 0 */
EPwm4Regs.TZCTL.bit.TZB = TZ_NO_CHANGE; /* EPWM4B sin accion */
EPwm4Regs.TZDCSEL.bit.DCAEVT2 = TZ_DCAH_HI; /* DCAEVT2 = DCAH high (activo cuando
la salida del comp es un alto) */
EPwm4Regs.DCTRIPSEL.bit.DCAHCOMPSEL = DC_COMP2OUT; /* DCAH = Salida del comparador
2      Define la fuente del DCAH*/
EPwm4Regs.DCACTL.bit.EVT2SRCSEL = DC_EVT2; /* DCAEVT2 = DCAEVT2 (sin filtro) */
EPwm4Regs.DCACTL.bit.EVT2FRCSYNCSSEL = DC_EVT_ASYNC; /* Toma async path */
EPwm4Regs.DCFCTL.bit.PULSESEL = 0; /* Time-base counter equal to period (TBCTR =
TBPRD) */
EPwm4Regs.DCFCTL.bit.BLANKINV = 0; /* Blanking window inverted */
EPwm4Regs.DCFCTL.bit.BLANKE = 1; /* Habilitar Blanking Window */
EPwm4Regs.DCFCTL.bit.SRCSEL = 0; /* Fuente de DCAEVT1 */
EDIS;
EPwm4Regs.DCFWINDOW = 0; /* 0 duracion blanking window */
EPwm4Regs.DCFOFFSET = 40; /* blanking window offset e inicio de blanking window*/

//=====
//=====
/* Configurar Comparador 1 */
EALLOW;
SysCtrlRegs.PCLKCR3.bit.COMP1ENCLK = 1; /* habilitar el reloj del comparador */
Comp1Regs.COMPCTL.bit.SYNCSSEL = 0; /* salida tipo Async */
Comp1Regs.COMPCTL.bit.QUALSEL = 0; /* sin "qualification" */
Comp1Regs.COMPCTL.bit.CMPINV = 0; /* No inversora */
Comp1Regs.COMPCTL.bit.COMPSOURCE = 0; /* conexión interna DAC */
Comp1Regs.COMPCTL.bit.COMPDACEN = 1; /* Habilitado */
EDIS;

/* Configura DAC y rampa de compensacion*/
Comp1Regs.DACVAL.all = 0;
EALLOW;
Comp1Regs.DACCTL.bit.FREE_SOFT = 0; /* modo de emulacion. Para inmediatamente */
Comp1Regs.DACCTL.bit.DACSOURCE = 1; /* Habilitar registro de pendiente (ramp) */
Comp1Regs.DACCTL.bit.RAMPSOURCE = 2; /* ePWM3 como fuente de sincronizacion */
EDIS;

```

```
Comp1Regs.RAMPDECVAL_SHDW = slopeval; /* fija pendiente (slope) */

/* Configura pin GPIO12 para DESTELLAR toggling (y asi llevar un registro de
tiempo)*/
EALLOW;
GpioCtrlRegs.GPAPUD.bit.GPIO00 = 1; /* Deshabilita pull-up en GPIO12 */
GpioCtrlRegs.GPAMUX1.bit.GPIO12 = 0; /* Configura GPIO12 como GPIO */
GpioCtrlRegs.GPADIR.bit.GPIO12 = 1; /* Configura como salida */
EDIS;

// LAS RAMPAS DE COMPENSACION TIENEN DESFASE ENTRE SI Y SON DE LA MISMA MAGNITUD

/* Configurar Comparador 2 */
EALLOW;
SysCtrlRegs.PCLKCR3.bit.COMP2ENCLK = 1; /* habilitar el reloj del comparador */
Comp2Regs.COMPCTL.bit.SYNCSEL = 0; /* salida tipo Async */
Comp2Regs.COMPCTL.bit.QUALSEL = 0; /* sin "qualification" */
Comp2Regs.COMPCTL.bit.CMPINV = 0; /* No inversora */
Comp2Regs.COMPCTL.bit.COMPSOURCE = 0; /* connection interna DAC */
Comp2Regs.COMPCTL.bit.COMPDACEN = 1; /* Habilitado */
EDIS;

/* Configura DAC y rampa de compensacion */
Comp2Regs.DACVAL.all = 0;
EALLOW;
Comp2Regs.DACCTL.bit.FREE_SOFT = 0; /* modo de emulacion. Para inmediatamente */
Comp2Regs.DACCTL.bit.DACSOURCE = 1; /* Habilitar registro de pendiente (ramp) */
Comp2Regs.DACCTL.bit.RAMPSOURCE = 3; /* ePWM3 como fuente de sincronizacion PUEDE
SER ePWM4 */
EDIS;
Comp2Regs.RAMPDECVAL_SHDW = slopeval; /* fija pendiente (slope) */

/* Configura pin GPIO29 para toggling (llevar un registro de tiempo) */
//EALLOW;
//GpioCtrlRegs.GPAPUD.bit.GPIO00 = 1; /* Desabilita pull-up en GPIO29 */
//GpioCtrlRegs.GPAMUX1.bit.GPIO29 = 0; /* Configura GPIO29 como GPIO */
//GpioCtrlRegs.GPADIR.bit.GPIO29 = 1; /* Configura como salida */
//EDIS;

/* Initialize controller */
CNTRL_2p2z.Ref.m_IQ = _IQ15(REF);
CNTRL_2p2z.m_U1 = _IQ24(0.0);
CNTRL_2p2z.m_U2 = _IQ24(0.0);
CNTRL_2p2z.m_E1 = _IQ30(0.0);
CNTRL_2p2z.m_E2 = _IQ30(0.0);
CNTRL_2p2z.m_B2 = _IQ26(B2);
CNTRL_2p2z.m_B1 = _IQ26(B1);
CNTRL_2p2z.m_B0 = _IQ26(B0);
CNTRL_2p2z.m_A2 = _IQ26(A2);
CNTRL_2p2z.m_A1 = _IQ26(A1);
CNTRL_2p2z.m_K = _IQ24(K);
CNTRL_2p2z.m_max = _IQ15(MAX_DUTY);
CNTRL_2p2z.m_min = _IQ15(MIN_DUTY);
CNTRL_ptr = &CNTRL_2p2z;
```

```

while(1)
{

}

//Unica interrupcion
interrupt void adc_isr(void)
{
GpioDataRegs.GPADAT.bit.GPIO12 = 1; /* Fija GPIO12 (para llevar un registro del
tiempo) */
AdcRegs.ADCINTFLGCLR.bit.ADCINT1 = 1; /* Limpia la bandera ADCINT1 para el
siguiente SOC (Cada vez que entra a la interrupcion) */
PieCtrlRegs.PIEACK.all = PIEACK_GROUP1; /* "Acknowledge" para PIE */

/* El ADC da el valor de retroalimentacion al controlador del lazo de voltaje
externo */
CNTRL_2p2z.Fdbk.m_Int = AdcResult.ADCRESULT0;

/*
* Configurado para ejecutarse en el menor tiempo posible.
*/
asm("""
\t\n PUSH XAR7 "
\t\n PUSH XT "
\t\n PUSH ACC "
\n\t.global _CNTRL_2p2z "
\n_CNTRLstart: "
\t\n MOVW DP, #_CNTRL_2p2z+0 "
\t\n MOVL XAR7, #_CNTRL_2p2z+18 "
\t\n SETC SXM, OVM"
\t\n MOV ACC, @_CNTRL_2p2z+0 "
\t\n SUB ACC, @_CNTRL_2p2z+2 "
\t\n LSL ACC, #16 "
\t\n ; Diff equation"
\t\n MOVL @_CNTRL_2p2z+8+4, ACC "
\t\n MOVL XT, @_CNTRL_2p2z+8+8 "
\t\n QMPYL ACC, XT, *XAR7++ "
\t\n MOVDL XT, @_CNTRL_2p2z+8+6 "
\t\n QMPYL P, XT, *XAR7++ "
\t\n ADDL ACC, P "
\t\n MOVDL XT, @_CNTRL_2p2z+8+4 "
\t\n QMPYL P, XT, *XAR7++ "
\t\n ADDL ACC, P "
\t\n SFR ACC, #1"
\t\n MOVL @_CNTRL_2p2z+6, ACC "
\t\n MOVL XT, @_CNTRL_2p2z+8+2 "
\t\n QMPYL ACC, XT, *XAR7++ "
\t\n MOVDL XT, @_CNTRL_2p2z+8+0 "
\t\n QMPYL P, XT, *XAR7++ "
\t\n "
\t\n ADDL ACC, P "
\t\n LSL ACC, #5 "
\t\n ADDL ACC, ACC "
\t\n ADDL ACC, @_CNTRL_2p2z+6 "

```

```
"\t\n MOVL @_CNTRL_2p2z+8+0,ACC "  
"\t\n MOVL XT,ACC "  
"\t\n QMPYL ACC,XT,*XAR7++ "  
"\t\n MINL ACC,*XAR7++ "  
"\t\n MAXL ACC,*XAR7++ "  
"\t\n MOV @_CNTRL_2p2z+4, AL "  
"\t\n POP ACC "  
"\t\n POP XT "  
"\t\n POP XAR7 ");  
Comp1Regs.RAMPMAXREF_SHDW = CNTRL_2p2z.Out.m_Int; /* Se fija el valor de Icontrol  
*/  
Comp2Regs.RAMPMAXREF_SHDW = CNTRL_2p2z.Out.m_Int; /* Se fija el valor de Icontrol  
*/  
GpioDataRegs.GPADAT.bit.GPIO12 = 0; /* Clr GPIO12 (fijar el tiempo de control de  
ADC, ctrl y comp -la interrupcion de principio a fin-) */  
  
return;  
}
```